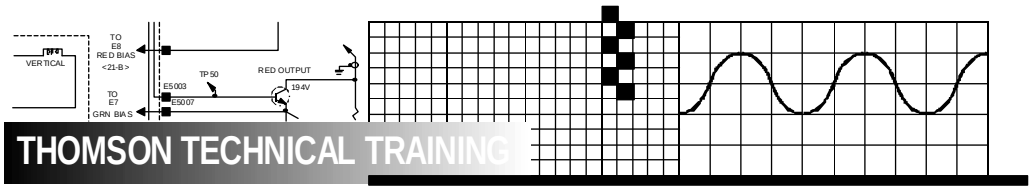


INTRODUCCION

Ésta publicación tiene como objetivo ayudar al técnico en el servicio del televisor con chasis CTC203. Se explicará la teoría de operación, enfatizando en los circuitos nuevos y diferentes asociados al chasis controlado digitalmente. El manual cubre las fuentes de alimentación, deflexión horizontal y vertical, sintonizador, procesamiento de señal de video y la teoría de operación del procesamiento de señal de audio, además de sugerencias y consejos técnicos para la búsqueda y solución de fallas. Está diseñado para asistir al técnico para que se familiarice con la operación del chasis, incrementando su confianza y además mejore su eficiencia general para el servicio del producto.

Nota: Esta publicación sólo pretende usarse como ayuda de entrenamiento, lo cuál no significa el reemplazo del manual de servicio. La información electrónica de servicio TCE para este producto contiene información específica acerca de refacciones, procedimientos de seguridad y alineamientos y debe ser consultado antes de efectuar cualquier servicio. La información contenida en este manual, es la más actualizada en el momento de su publicación. Los diagramas y diseños de circuitos están sujetos a cambios sin previo aviso.

INFORMACION SOBRE MEDIDAS DE SEGURIDAD

La información de seguridad, según el producto, está contenida en cada manual de servicio de Thomson Consumer Electronics. Todos los requerimientos de seguridad del producto deben cumplirse antes de devolver el producto al cliente. Los centros de servicios quienes ignoren las medidas de seguridad u omitan realizarlas, pueden ser responsables por cualquier daño resultante y pueden exponer a otros o a ellos mismos a posibles lesiones.

Todos los circuitos integrados así como los dispositivos de montaje superficial y muchos otros semiconductores son sensibles a la electrostática, por lo tanto requieren de técnicas de manejo especiales.

dbx ® es una marca registrada de Carrillon Electronics Corporation
DirecTV® es una marca registrada de DirecTV Inc., una unidad de Hughes Electronics Corp.
Guide Plus +® es una marca registrada de Gemstar Development Corporation.

SRS ®, el símbolo SRS **(●)** y Sound Retrieval System ® son marcas registradas de SRS Labs, Inc.

Primera Edición 9935- Primera Impresión
Derechos Reservados 1999 Thomson Consumer Electronics, Inc.
Marca Registrada(s)®
Traducido por Thomson México
Impreso en México

Preparado por
Thomson Consumer Electronics Inc.
Depto. de Entrenamiento Técnico
PO Box 1976
Indianapolis, Indiana 46206 E.U.A

THOMSON CONSUMER ELECTRONICS RCA PROSCAN®

Contenido

Descripción del chasis…….....…… 5
Control remoto CRK76…….....…. 9

Generalidades de la fuente de alimentación…….....…….... 10
Generalidades de la fuente de espera……. 12
Latches digitales……...…. 13
Revisión del Latch de control…….. 14
Circuito Latch…….. 15
Diagrama a bloques de la fuente de alimentación principal……. 16
Entrada de CA y Desmagnetización…… 17
Operación de la Fuente principal……..…..19
Fuentes del arranque de encendido…… 27
Fuentes secundarias…….28

Generalidades del circuito de Deflexión……..30
Salida Horizontal……. 34
Circuito de Protección de Rayos X, XRP……..…….. 40
Generación de las fuentes secundarias de Horizontal…….....41
Generalidades de la Exploración Vertical…….. 42

Sistema de Control…… 50
Control de la Fuente del T4-Chip……57
Control de enc. y apag. de la fuente de alimentación principal……..… 57
"Salvamento de información" (Batten Down the Hatches)……... 58
Chip-V……...…. 67
Menú de servicio……...69
Códigos de error……... 72

Sintonizador……... 76
Unidades con GEMSTAR……...… 86

Circuitos FI……..... 92

F2PIP……...…94
Interruptores análogos……..... 96
Procesamiento de la señal principal……...…96
Reloj de Amarre de la ráfaga…….....…96
Conmutación de la entrada de video……..... 98

Procesamiento de Video……..……..……100

Excitadores del TRC……...…….. 108

Módulo de video del CTC203……...…112

T4-Chip U21101……...…. 114
Generalidades del T-chip……..… 114

Control del TRC…… 116
Procesamiento de la Deflexión……..... 116
Procesamiento de video……..... 116

Módulo del Filtro Comb Análogo……...…118
Interruptor del video compuesto…….....……. 119
Filtro Comb Análogo……..... 119
Interruptor de S-Video…….....…. 120
Conectores de entrada……..…120
Conectores de salida…….121
Fuentes de alimentación…….. 121

Audio……..... 122
Decodificador Estéreo/SAP…….....…123
Interruptor Estéreo/SAP……..... 124
DBX……..... 124

GEMSTAR…….....128
Operación…… 131
Prueba de diagnóstico……..... 134
Búsqueda y solución de fallas……..... 136

Generalidades del Chipper Check……... 138
Hardware del Chipper Check……... 139
Software del Chipper Check……. 140
Búsqueda y solución de la falla “No enciende” con Chipper Check……..... 140
Tabla de bandas y frecuencias……..….. 145

INTRODUCCION

El chasis serie **"CTC203"** es el chasis de la línea de TV mas reciente de Thomson Consumer Electronics. La mayoría de las características del chasis serie CTC203, así como de su manejo son muy parecidos a los chasis anteriores de Proscan, RCA y GE. Las estructuras del menú serán reconocibles por cualquier usuario que haya adquirido productos TCE.

Sin embargo existen diferencias, la designación de componentes en el chasis serie CTC203 son similares a las designaciones de los chasis anteriores. La mayoría de los componentes están etiquetados en el circuito impreso. Para ahorrar espacio, los primeros números de los diagramas pueden ser despreciados. Q14100 puede llegar a ser Q100 ó Q4100. Sin embargo, estará localizado probablemente en el área de componentes con serie 14000. En los manuales de servicio TCE, los componentes de 2 números (R16) se localizan generalmente en la parte de componentes del circuito impreso, mientras que los componentes de 3 números (C523) estarán localizados en la parte inferior del circuito impreso.

Es importante para el técnico se entienda la diferencia entre transistores de conmutación y de amplificación. Cuando los transistores de conmutación están conduciendo (On), poseen una caída de voltaje emisor-colector muy baja, típicamente de 0.1 a 2.1 volts. Los transistores amplificadores están polarizados normalmente en conducción (On) todo el tiempo y mientras la caída de voltaje base-emisor será similar (muy cercano a 0.6 volts), la caída de voltaje emisor-colector será desde aproximadamente 1 volt hasta el voltaje de la fuente de alimentación.

A pesar de que este manual hace un esfuerzo por seguir el formato de identificación y localización de componentes, siempre consulte el manual de servicio (ESI) para actualizar la información. El tipo de componente (Transistor, resistor, capacitor, etc.) esta nombrado por la manera en que el componente está rotulado tanto en el material de entrenamiento como en el manual de servicio.

El material de entrenamiento CT203 incluirá nomenclaturas que difiere de alguna forma de los manuales anteriores. Para designar el nombre individual de las terminales de un CI se hará como sigue:

U13101-5 nos indica la terminal 5 del IC U13101.
Q14608-B nos indica la terminal de base del dispositivo transistor Q14608.
Q14601-G nos indica la compuerta del dispositivo MOSFET Q14601.

Los voltajes de la fuente de alimentación y las etiquetas serán usados siempre que sea posible. +5Vr identifica una fuente positiva de 5 volts de encendido. Existen varios tipos de identificadores de fuente de alimentación para el CTC203, estos se explican por sí mismos para los técnicos experimentados, pero puede diferir ligeramente de la designación usado en los manuales de servicio de Thomson Consumer Electronics. Las designaciones comunes son:

- s- Standby (Espera)
- r- Run (Encendido o arranque)
- Reg B+, el cuál puede ser en espera o encendido
- t- Tuner (Sintonizador)

Ponga atención a que fuente de alimentación está siendo referido para evitar cualquier confusión. Una fuente de espera también puede proveer corriente de encendido ó arranque.
El CTC203 utiliza tierra Aislada (Cold) y tierra no aislada (hot). El material de entrenamiento y el manual de servicio continuará con la diferenciación de las dos usando ⏚ para la tierra no aislada y ⏚ para la tierra aislada. Siempre utilice un transformador de aislamiento cuando efectúe el servicio en el chasis del CTC203.

Descripción del Chasis

El CTC203 será usado en una variedad de modelos y tamaños de televisores. Entre los agregados importantes se encuentran la Guía de Programación Gemstar (Guide Plus+), Chip-V, Sintonizador superficial y una sección del sistema de control que puede ser conectada al Chipper Check. Además, posee un número de configuraciones de chasis que le proveen facilidades para la instalación del Filtro Comb y S-Video. Los circuitos correctores de cojín pueden ser conmutados para activarse o desactivarse y así acomodarlos a los cinescopios grandes.

Si bien el CTC203 es versátil, muchos de los circuitos principales no son nuevos, pero refinando los diseños ya existentes y modificados para funcionar juntos, en el chasis CT203. Por ejemplo, el modo de encendido de la fuente de alimentación es muy similar al chasis de Thomson MM101, la sección del sintonizador es parecido a la familia de chasis CTC175/6/7 y el sistema de control posee la apariencia del chasis CTC197 y opera de manera parecida. Recuerde que habrá diferencias en los números de símbolo y cambiarán los valores de algunos componentes, pero el diseño básico es el mismo.

Se espera que el CTC203 sea el chasis de “batalla”, posiblemente reemplace a todos los productos CTC176/177/186/187. Está planeada también construir una versión comercial para usarse en hospitales, hoteles y mercados educacionales.

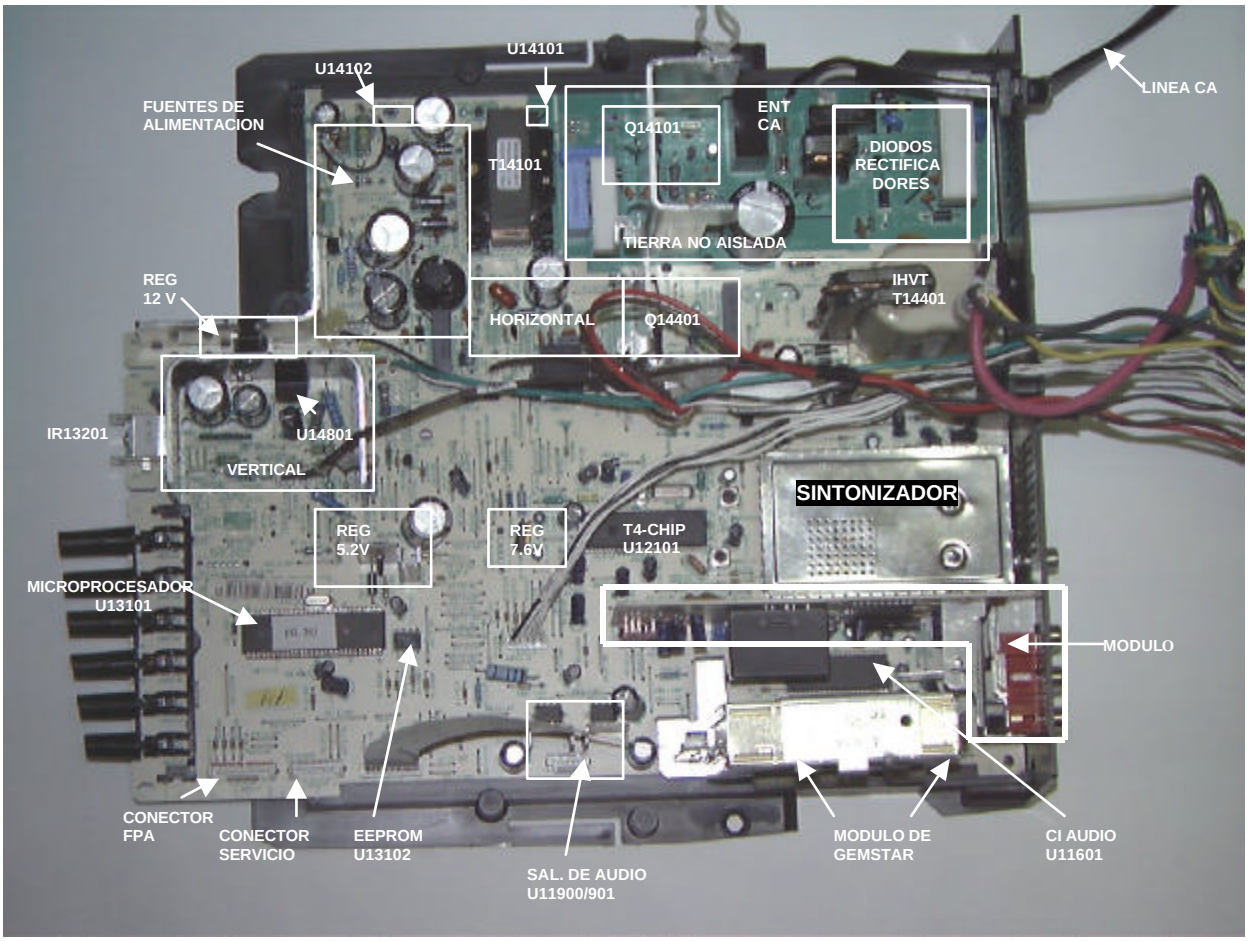


Figura 1-1, Distribución del chasis CTC203

El presente manual de entrenamiento CTC203 dividirá el chasis para su estudio entre varias áreas principales. Estas áreas son:

- Fuente de alimentación principal
- Fuentes de alimentación secundarias
- Deflexión Horizontal
- Deflexión Vertical
- Sistema de Control
- Sintonizador
- FI
- F2PIP
- Módulo de video
- Procesamiento de video
- Filtro Comb Análogo
- Control del TRC
- Audio
- GEMSTAR
- Chipper Check

Se dispondrán de apéndices para seguir los temas principales de discusión, los cuáles incluyen la descripción de las terminales de los principales CIs, así como el conjunto de diagramas a bloque del sistema de control, conmutación de video y conmutación de audio, un glosario de términos viejos y nuevos usados con el CTC203 y los chasis TCE en general y finalmente se encontrarán diagramas de interconexión de los circuitos impresos/componentes.

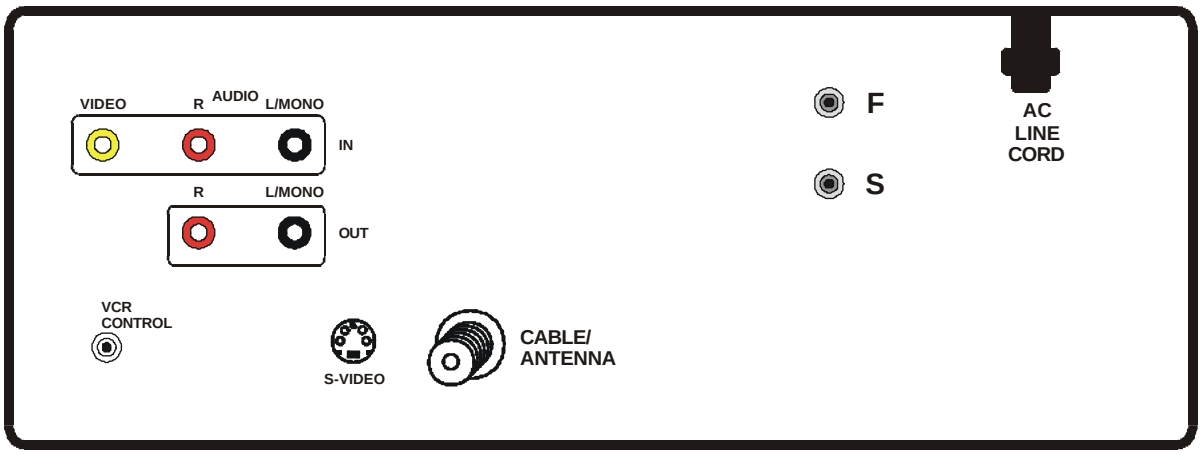


Figura 1-2, Panel posterior del CTC203

Panel de conectores posteriores

El panel de conectores posteriores del CTC203 consiste de tres versiones. Uno, como se muestra en la figura 1-2, tiene entradas de audio/video y conectores de salida de audio (5J). Otro tiene solamente entradas de video y audio (3J) y un tercero que no tiene entradas de audio/video ni tampoco conectores de salida (0J). Todos los modelos poseen un conector de RF cable/antena y la conexión de control para VCR.

El conector de control para VCR habilita el programa de "Guide Plus" para controlar una VCR ó Caja decodificadora de cable para que también sintonice automáticamente al canal seleccionado del "Guide Plus" ó iniciar la grabación de un programa seleccionado en el menú del "Guide Plus".

Los modelos de 5 conectores (5J) también poseen una entrada de S-Video. Si se detecta una señal activa de S-video, la entrada de video se conmutará automáticamente a la fuente de S-video.

Los ajustes de enfoque y reja pantalla están accesibles en el panel posterior sin remover la tapa posterior del televisor.

Consejos Técnicos

El programa "Guide Plus+" posee un modo especial de demostración/aprendizaje disponible para el usuario. La mayoría de los televisores poseen un alfiler insertado dentro del conector de VCR CONTROL en el panel posterior del televisor activando automáticamente este modo. El alfiler activa este modo cada vez que se enciende el televisor. A pesar de que el televisor introduce inmediatamente el modo de demostración, éste puede ser removido a través de la selección del menú en pantalla. Sin embargo, mientras que el alfiler esté insertado en el conector del panel posterior, el televisor no recibirá los canales superiores al canal 13 de VHF aunque el modo de demostración esté activado ó desactivado. El televisor debe ser apagado, el alfiler removido y encender de nuevo el televisor para que opere en forma normal.

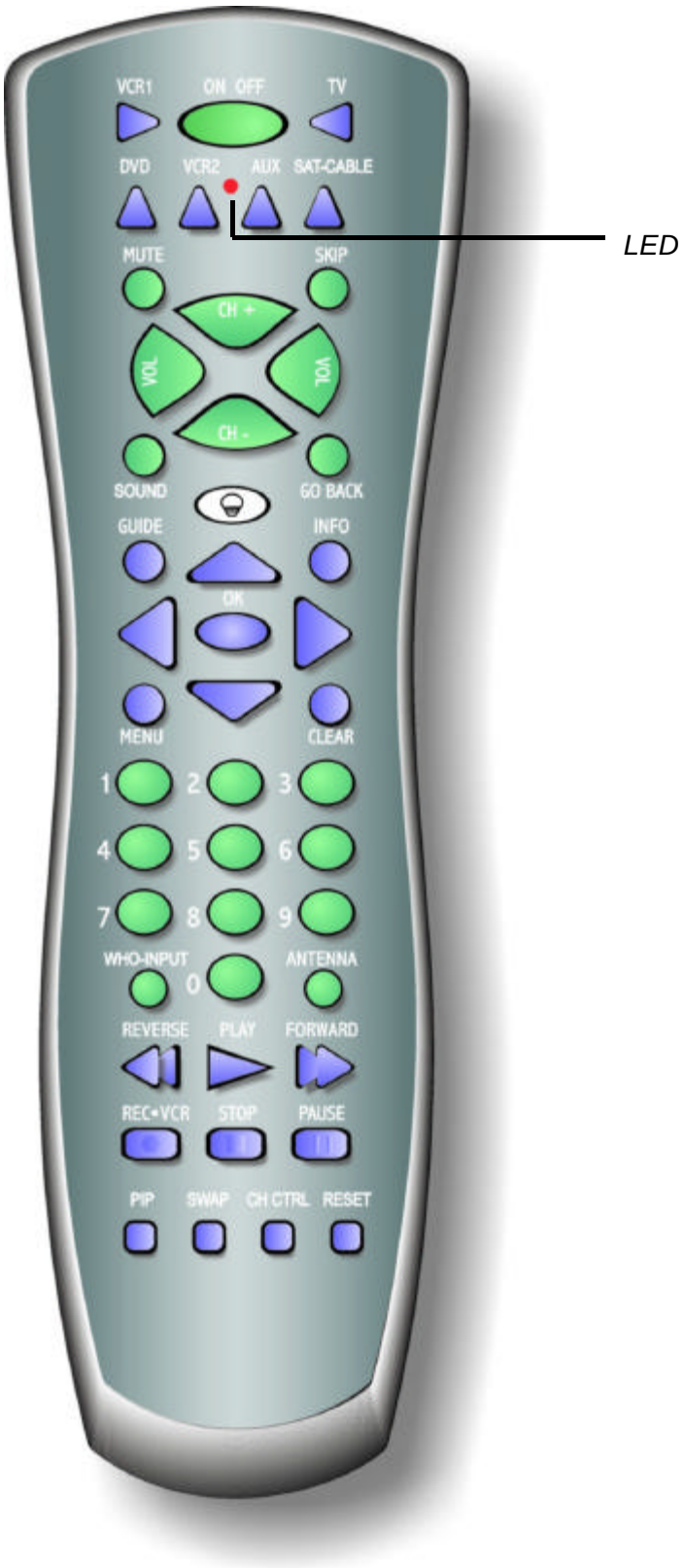


Figura 1-3, Control Remoto CRK76E1.

Control Remoto CRK76

Aunque es similar a los controles remotos anteriores, el CRK76, que es el control remoto para el CTC203, posee pocas características agregadas. Se conservan las teclas de "navegación" que se localizan en la parte media del control remoto. Estas teclas de navegación deberán usarse en vez de las teclas de Canal Arriba ó Abajo, Volumen Arriba ó Abajo para navegar a través de la estructura del menú en pantalla. Usando estas teclas el usuario apuntará la instrucción deseada para seleccionar después con la tecla "OK". Estas teclas de navegación son esenciales también para el uso del sistema de menú del "Guide Plus+".

La serie CRK76 usado en el CTC203 es también un control remoto "universal" capaz de controlar los equipos actuales tales como VCRs, decodificadores de cable y receptores de satélite, a partir de una amplia gama de fabricantes de electrónica de consumo. Además, el control remoto puede ser programado para controlar los equipos de audio RCA y audio Dimensia así como los reproductores de DVD RCA, General Electric y Proscan.

Operación del Control Remoto

Las funciones normales del control remoto no serán discutidas. Estas funciones no poseen cambios sobre los últimos modelos de los diferentes controles remotos. El texto siguiente explica sobre las teclas nuevas y sus funciones.

LED: Nos indica que el control remoto está en el modo de "Aprendizaje" cuando se está programando para ser usado con otros equipos.

SONIDO (SOUND): Con presionar una sola vez, llevará al usuario directamente al menú del procesador de audio.

Guía (Guide): Accede al menú del "Guide Plus+". Cuando el control remoto está programado para controlar un equipo SAT-CABLE, provee acceso a cualquier menú en pantalla disponible para esos dispositivos.

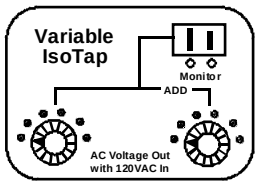
RETROCEDER (GO BACK): Regresa al usuario a la selección anterior de canal, ó si está en el menú, regresa a la selección anterior del menú.

QUE ENTRADA (WHO-INPUT): Se amarra a través de todas las fuentes de entrada disponibles.

SAT-CABLE: Pone al control remoto en posición de controlar a un receptor de satélite compatible o decodificador de cable. Si está activada la Autoprogramación, encenderá también al televisor y seleccionará la entrada correcta a desplegar.

Algunas teclas y funciones no están disponibles en cada modelo equipado con el chasis CTC203. Por ejemplo, en modelos sin PIP, no estarán presente los 4 botones de la parte inferior del control remoto. Algunos modelos de control remoto no incluirán la iluminación de las teclas y en algunos modelos sólo se ilumina las teclas de canales y volumen. Antes de ordenar un reemplazo de control remoto, siempre consulte el ESI™ mas reciente para encontrar el número de parte correcto del control remoto del chasis en particular.

¡PRECAUCION PARA EL SERVICIO!



La mayoría de las conexiones de tierra en el chasis CTC203 son frías (. ⏚.), indicando que son tierras aisladas de la línea de CA. Sin embargo, existen muchas conexiones "calientes" (⏚) que significa conexión de tierra directa a la línea de CA. Como ejemplos de tierra caliente se encuentran, la entrada de CA y el lado primario de la circuitería de la fuente de alimentación.

Siempre use un transformador de aislamiento

Consulte el manual de servicio cuando efectúe el servicio en éste chasis y otros chasis de esta familia.

Revisión de la fuente de alimentación

Existen tres fuentes de alimentación entregando alimentación al CTC203. Todas las fuentes se derivan del B+ sin regular y/o B+ regulada y son:

- Fuente de espera
- Fuente de arranque (conmutada)
- Fuentes secundarias (Del alto voltaje)

Debido a los requerimientos de voltajes mas altos en el CTC203, la fuente de alimentación toma un nuevo acceso para alcanzar las cargas más altas. Primeramente, la fuente principal opera en el modo de conducción "hacia delante", entregando voltaje al devanado secundario del transformador durante el tiempo de encendido "ON" del transistor de poder cuando los campos magnéticos se expanden, mas que durante el tiempo de apagado "OFF" cuando los campos se colapsan.

Todas las fuentes de espera también se elevan para suministrar la demanda de corriente del chasis durante la operación de arranque. Las derivaciones de la fuente principal también proveen corriente para las fuentes secundarias y las fuentes conmutadas (voltajes que se generan hasta que el televisor arranca.)

Existen tres modos de operación para la fuente principal pero solamente dos para las fuentes conmutadas y secundarias, que son:

- Voltaje de espera
- Voltaje de adquisición de datos
- Voltaje de arranque

Los circuitos de la fuente principal suministran muchos diferentes voltajes para el chasis CTC203. La figura 2-1 es un diagrama a bloques que muestra los voltajes generados de la fuente principal y sus derivaciones. Observe que todos los voltajes de espera están derivados del voltaje B+ sin regular. Sin embargo, a diferencia de los chasis anteriores, la fuente principal genera todas las fuentes de bajo voltaje requerido durante el modo de operación de arranque, espera y adquisición de datos. Todos los voltajes, excepto los conmutados y secundarios están disponibles cada vez que el televisor se conecta a la línea de CA. Estos voltajes alimentan principalmente al microprocesador, detector de infrarrojos para el control remoto y la circuitería del sintonizador durante el modo de espera. Todos los otros voltajes se derivan de la fuente principal y se activan durante el modo de arranque o adquisición de datos.

La fuente principal genera voltajes para la operación normal de todo los otros circuitos y componentes. Además, muchas de las fuentes se usan para generar las fuentes de bajo y alto voltaje restantes requeridos por el chasis.

El manual de entrenamiento técnico discutirá las fuentes de alimentación en este orden, Fuentes Principal, Conmutadas (SW) y Secundarias.

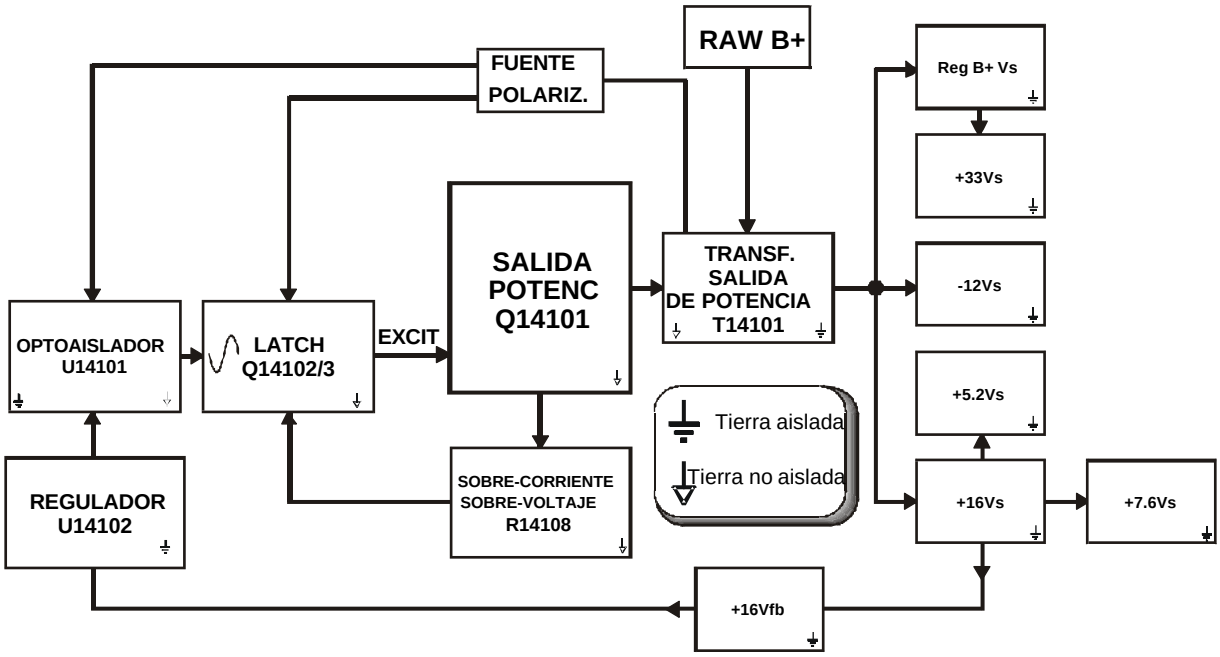


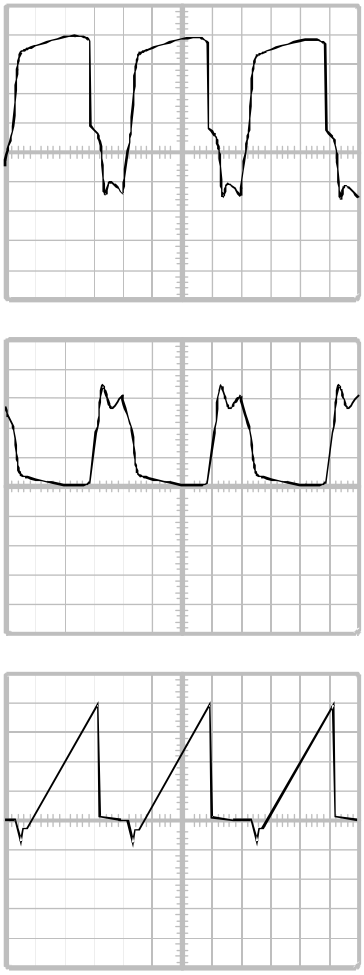
Figura 2-1 Diagrama a bloques de la fuente de alimentación principal del CTC203.

Revisión de las fuentes de espera

La fuente de espera es un nuevo tipo de fuente de alta potencia, fuente ZVS (Conmutación a voltaje cero) desarrollado para minimizar pérdidas por conmutación y ruidos radiados. Un regreso a los dispositivos discretos reducido en número de partes y la utilización de espacios reducidos del circuito impreso.

ZVS se refiere a la habilidad de la fuente de provocar que el voltaje entre el dispositivo de potencia principal sea reducida a casi cero antes de que le dispositivo se conmute a encendido “ON”. Pero existe una retraso de tiempo para permitir que el dispositivo se apague completamente ante cualquier voltaje considerable que esté presente entre el dispositivo. Esto puede estar mejor ilustrado en la figura 2-2

Observe que las dos primeras formas de onda son voltajes, mientras que el tercero es corriente. El MOSFET empieza a conducir corriente cuando el voltaje de compuerta alcanza el punto apropiado de encendido. A partir de ese tiempo, la corriente de salida se incrementa linealmente debido a la inductancia del transformador de salida. Sin embargo, observe que una vez que el voltaje de compuerta se vaya a un nivel alto, el voltaje del drenador se reduce a casi cero volts. Esto elimina mucho la disipación de calor requerido en los dispositivos de salida.



Reduciendo las pérdidas por conmutación a casi cero, la eficiencia de la fuente de alimentación se incrementa enormemente y la limitación de los voltajes de conmutación causa una reducción sustancial de ruidos por conmutación.

También note que por utilizar la recuperación de energía almacenada en el transformador de salida, no se requieren ni circuito amortiguador ó un sujetador. Esto promueve la eficiencia y reduce la cantidad de partes.

Figura 2-2, Formas de onda del dispositivo de salida de la fuente de alimentación.

Latch Digitales

Antes de entrar en detalle con la fuente de alimentación del CTC203, el técnico debe familiarizarse con la circuitería de control para encender y apagar los dispositivos de potencia de la fuente. Este circuito va a ser el mismo para varias fuentes ZVS usadas en éste chasis y en otros chasis de TCE.

El interruptor de control actúa de manera similar a un SCR, pero con algunas variantes. La figura 2-3 nos muestra una tabla de verdad y una representación esquemática simplificada del "Latch" de control de la fuente de alimentación mostrada en la figura 2-4. De nuevo, mientras que otras fuentes ZVS pueden tener ligeras variaciones, el concepto básico así como la operación, es el mismo.

Q1 y Q2 forman el circuito básico del “Latch”. Ambos son transistores de conmutación que se saturan cuando se activan. En este caso se usan un NPN y un PNP para obtener los resultados deseados en la salida. El Latch se controla al poner o remover el voltaje en una de las bases mientras que un voltaje suficiente esté presente en el Q2-E para ajustar el Latch. Recuerde que el B+ proveerá excitación a la salida cuando los "Latch" estén apagados. El Latch REMUEVE la salida. Cada vez que la tabla de verdad muestra una condición bajo (cero), la salida es removida.

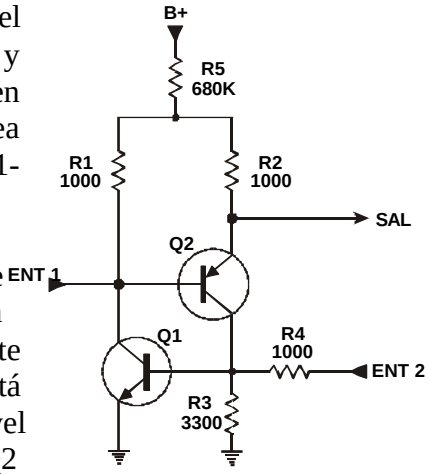
En la condición A, la ENT1 y ENT2 están en un nivel bajo (0). Un nivel bajo en Q2-B lo enciende suministrando un flujo de corriente del B+ a través de R5, R2, Q2-E/C y R3 hacia tierra. Una polarización suficiente se genera entre R3 para encender al Q1 ajustando el latch. Ahora, sin importar lo que pase en ENT1 el latch se ajusta. La caída de voltaje combinada de R3 y Q2-E/C pone al Q2-E a un voltaje muy bajo aislando la salida.

Si ENT2 se va a un nivel alto (1) como en la condición B, no habrá efecto en la salida. El nivel alto en IN2 encendería a Q1, pero como ya estaba encendido el resultado es de no cambio en el estado de salida.

En la condición D, ambas entradas están en un nivel alto. Un nivel alto en Q1-B lo enciende, cuando Q1 se enciende se satura también, llevando Q2-B a un nivel bajo encendiéndolo. Cuando este transistor Q2 se enciende el "latch" se ajusta de nuevo y la salida se va a un nivel bajo.

La condición C es la más difícil de entender porque depende de que los voltajes de entradas sean diferentes antes de que el "latch" se dispare. Si ENT1 esta en un nivel alto, el estado del "latch" dependerá de ENT2 para el estado de su salida. Si ENT2 es bajo, la salida es alto.
Si ENT2 es alto, la salida es baja. Sin embargo, si el "latch" se ajusta (se dispara) Q2 se satura y mantiene encendido al Q1 incluso con el ENT1 en nivel alto. Lo que pasa antes de que el "latch" sea deshabilitado es la pérdida de polarización en Q1-B.

Como ENT2 decrece, empieza a desviar el flujo de corriente fuera de R3 y su caída de voltaje también tiende a decrecer. El voltaje en Q1-B eventualmente caerá lo suficiente para que se apague. Si ENT1 está todavía en un nivel alto, Q2-B se va ahora a un nivel alto y también se apagará. Esto remueve al Q1 y Q2 del circuito y el B+ suministra ahora el voltaje de salida.



	ENT 1	ENT 2	SAL
A	0	0	0
B	0	1	0
C	1	0	1
D	1	1	0

Figura 2-3, Latch Digital y su tabla de verdad

Revisión del latch de control

Ahora que la operación del "latch" digital está entendido, es necesario mostrar como se usa para regular la fuente de alimentación del CTC203. Usando el diagrama simplificado del "latch" digital mostrado en la página anterior y cuando ENT1 es posee un nivel alto, ENT2 podría ser usado para controlar la salida. Cuando ENT2 posee estado alto la salida es de nivel Bajo. Cuando ENT2 es bajo, la salida es alto. En la figura 2-4A, Q1-E está aterrizado. La caída de tensión normal de la unión PN de un transistor nos dice que debe ponerse por lo menos una polarización de 0.6 V en Q1-B para hacerlo conducir.

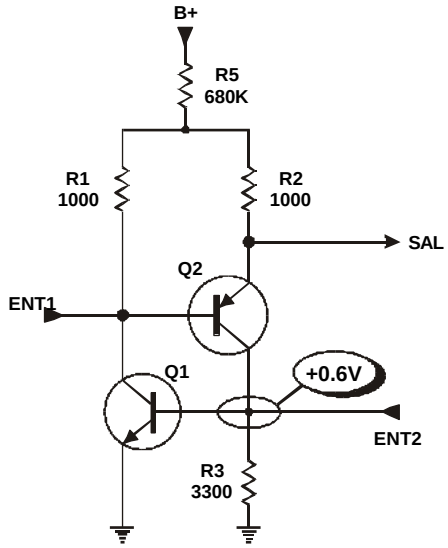


Figura 2-4 A, Latch Digital Normal

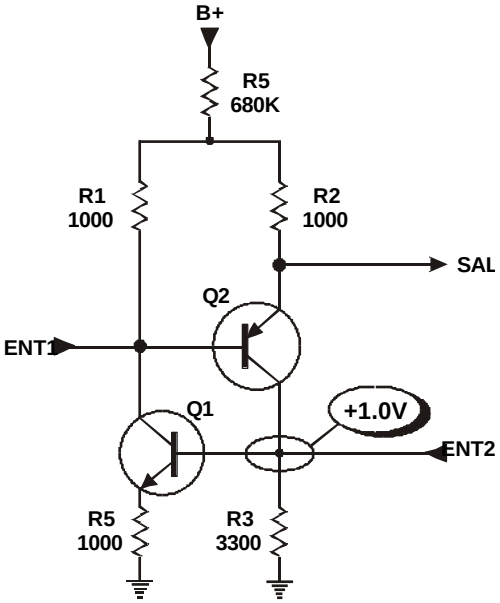


Figura 2-4B

En la figura 2-4B un resistor (R5) ha sido puesto en el circuito de emisor de Q1. La resistencia de R5 reduce la cantidad de corriente a través de la unión PN de Q1 E/B usando el mismo el mismo voltaje en Q1-B. Así, para incrementar la corriente lo suficiente alto para encender Q1, el voltaje de Q1-B debe incrementarse. En este caso a alrededor de +1.0 V.

En la figura 2-4C, Q1-E está conectado a la fuente negativa de 5V. La corriente para encender la unión PN del Q1 sigue siendo el mismo. Ahora, el voltaje en Q1-B necesita ser solamente 0.6V mas alto que Q1-E, o alrededor de –4.4V.

De esta forma, el voltaje que dispara Q1, puede ser variado y usado para controlar la salida del "latch". Si entiende este circuito, la regulación y protección de la fuente de alimentación puede ser más entendida completamente.

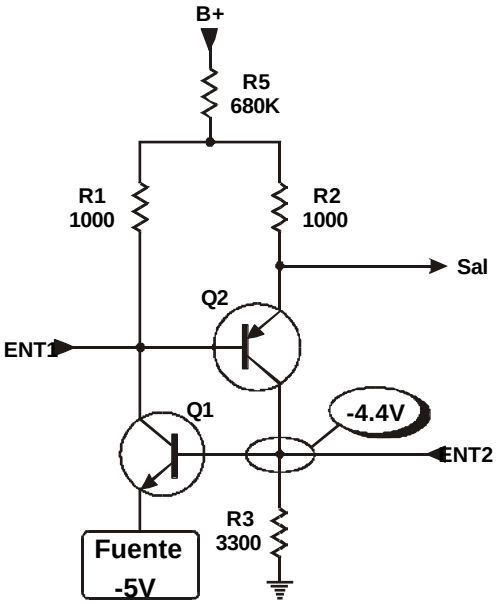


Figura 2-4C

Circuito Latch

La figura 2-5 es el "latch" para control de la fuente de alimentación del CTC203. No es muy diferente del diagrama simplificada de la figura 2-3, sin embargo, existen algunos circuitos adicionales que necesitarán ser discutidos posteriormente.

Cuando se aplica fuente de CA al chasis, el B+ sin regular está presente en la línea de ENT1 en la unión de Q14103-C y Q14102-B. Ya que no existe diferencia de polarización de Q14102-B/E, entonces está apagado y el "latch" también. El B+ sin regular entrega ahora excitación de compuerta al dispositivo de salida Q14101-G, encendiéndolo y así proveer corriente al transformador de salida. En este momento, ENT1 es alto, ENT2 es bajo y el "latch" está apagado, *permitiendo* la excitación de la compuerta.

Dado que se genera corriente en el dispositivo de salida, también se desarrolla un voltaje entre R14108. Cuando este voltaje se incrementa lo suficiente, polarizará directamente a Q14103, el cuál a su vez encenderá al Q14102, ajustando el "latch". Una vía de corriente existe ahora entre el B+ sin regular, R14103, R14106, Q14102-C/E, R14110 y un voltaje de polarización negativa desarrollado a partir del transformador de salida.

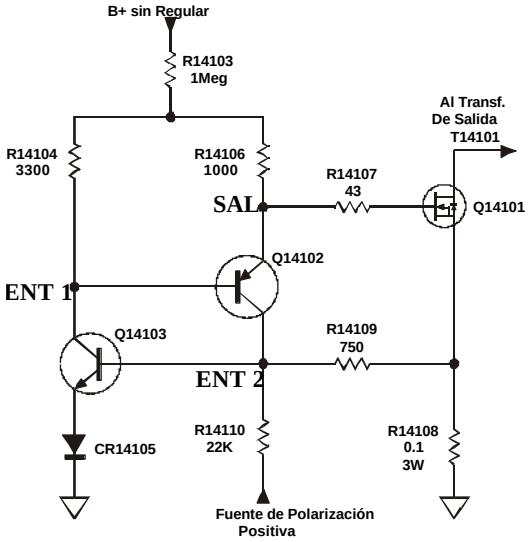


Figura 2-5, Latch para control de la fuente de alimentación.

Una vez que el "latch" se ajusta, el voltaje de Q14102-E y la excitación de salida se remueven, y el dispositivo de salida Q14101 se apaga. Con la pérdida de corriente de salida, la correspondiente caída de voltaje entre el R14108 empieza a decrecer junto con la fuente de polarización negativa. En algún punto el voltaje de Q14103-B cae lo suficientemente bajo que permite que se apague. Cuando esto sucede la polarización del Q14102-B se remueve y éste se apaga. Cuando Q14102 se paga, la excitación de compuerta permite de nuevo encender al dispositivo de salida Q14101 y la corriente de salida comienza a generarse una vez más.

Por el desarrollo del circuito de la fuente de alimentación, será visto que el tiempo de enc./apag. del latch puede ser controlado en forma precisa, ó variando el voltaje de polarización en Q14103-B mientras se mantiene el voltaje en Q14103-E, ó variando la polarización en Q14103-E mientras se mantiene el voltaje en Q14103-B. Controlar el latch significa que la corriente de salida se controla también. El tiempo de apagado del "latch" es razonablemente constante. Es el tiempo de encendido de la salida que controla los voltajes de alimentación.

Diagrama a bloques de la fuente principal.

La fuente principal distribuye alimentación a todos los dispositivos que necesitan estar alimentados cuando el chasis está apagado (modo de espera). Además, debe retener suficiente voltaje para mantener al microprocesador activo durante un evento de falla de alimentación, falla suficientemente larga para ejecutar la rutina de "Salvamento de información" para dar paso a un apagado elegante del chasis antes de que la alimentación desaparezca completamente. ("Salvamento" es una rutina de programación que almacena en forma separada todos los ajustes de usuario y alineamientos del chasis para la EEPROM, esto le permite al aparato arrancar normalmente después de una falla de voltaje catastrófica.)

Los voltajes disponibles durante la operación de espera son:

- -12 volts
- +5.2 volts
- +7.6 volts
- +16 volts
- +33 volts
- B+ sin regular

La fuente convierte al B+ sin regular de la línea de CA entrante a los diferentes voltajes de CD requeridos por el CTC203. Existe un modo de "Adquisición de datos" que requiere una demanda más alta de fuente de corriente de la fuente, que normalmente se necesita durante el modo de espera, pero menos que la que se necesita durante la operación de arranque y total del equipo. Por ejemplo, para bajar la información del TV Guide+, no hay razón para que el TV muestre imagen en la pantalla, sin embargo, el sintonizador debe estar activado para recibir la señal. Esto requiere mas corriente del B+ sin regular, derivado de la fuente de +33V.

Ya que se usa el modo de conducción "hacia delante" la corriente del excitador es proporcional a la corriente de la fuente y pueden ser usadas altas frecuencias (70-90kHz) para aumentar la eficiencia.

La fuente de espera puede ser dividida en diferentes secciones, de acuerdo a la figura 2-5. El circuito Latch (discutido anteriormente) consiste de Q14102 y Q14103. Ellos controlan el tiempo de enc./apag. del dispositivo de salida, Q14101.

La corriente transferida al secundario del transformador de potencia de salida, T14101, se usa para generar varias fuentes a partir del B+ sin regular provisto del rectificador principal de la línea entrante de CA.

El regulador U14102 y el optoaislador U14101 proveen regulación de la fuente de +16Vs y aislamiento entre la tierra fría (aislada) de las fuentes de arranque y la tierra caliente (no aislada) de los componentes del circuito del generador.

La protección de sobrecorriente y sobrevoltaje del dispositivo de salida se provee a través del resistor R14108 en serie con el Q14101.

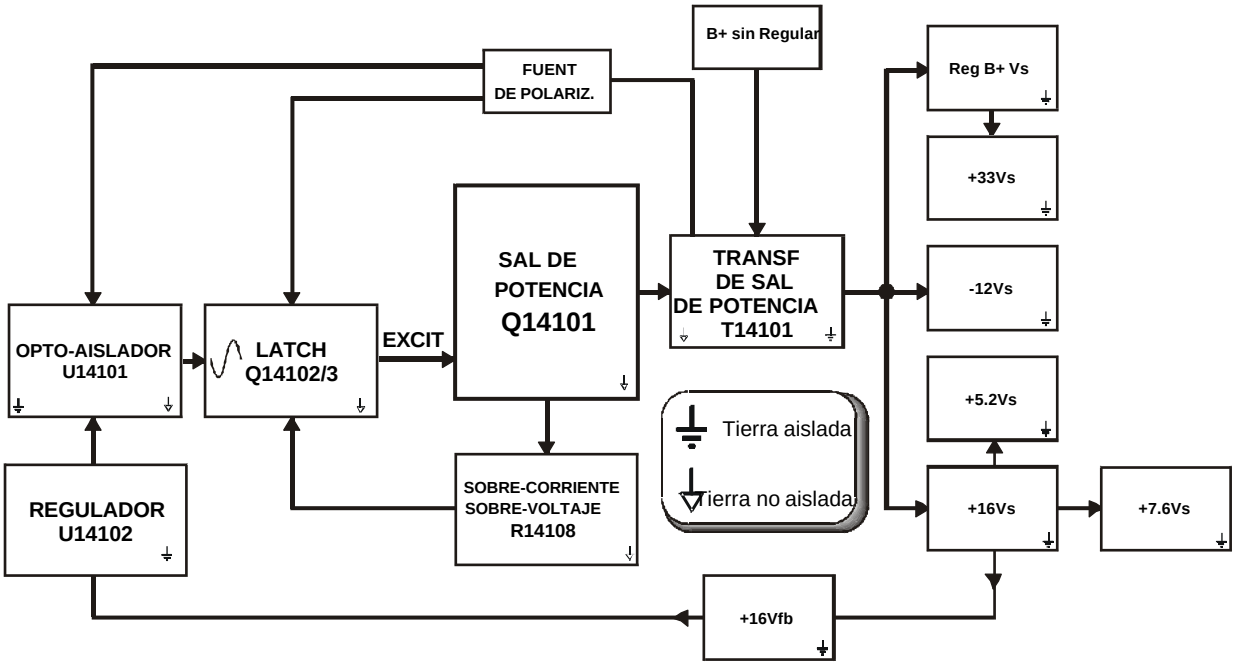


Figura 2-6, Diagrama a bloques de la fuente principal del CTC203 (Voltajes de espera)

Entrada de CA y Desmagnetización.

La fuente de CA se conecta usando un fusible de protección (F14200) y componentes de filtrado/suavizado para asegurar que los picos y las sobretensiones inesperadas no causen fallas catastróficas.

La Desmagnetización se efectúa solamente cuando se activa la fuente de arranque de +12 V. Durante el arranque, el sistema de control envía un nivel alto como salida para encender al Q14201. Mientras que la fuente de 12Vr esté activada, el relé K14201 se enciende activando los contactos del las terminales 3 y 4. La corriente de la línea de CA es enrutada ahora a la bobina desmagnetizadora. La desmagnetización ocurre mientras que lo permita el resistor RT14250. Provee una disminución exponencial de corriente a la bobina desmagnetizadora. La disminución de la corriente desmagnetizadora debe estar permitida antes de que el relé detenga toda la corriente de la bobina desmagnetizadora para permitir una desmagnetización apropiada, de lo contrario resultarán colores no uniformes en la pantalla. Cuando el sistema de control remueve la señal para activar la desmagnetización, Q14201 se apaga, removiendo la corriente de excitación de la bobina del relé, abriendo los contactos y removiendo la fuente de CA de la bobina desmagnetizadora. Entonces, el ciclo de desmagnetización está completo.

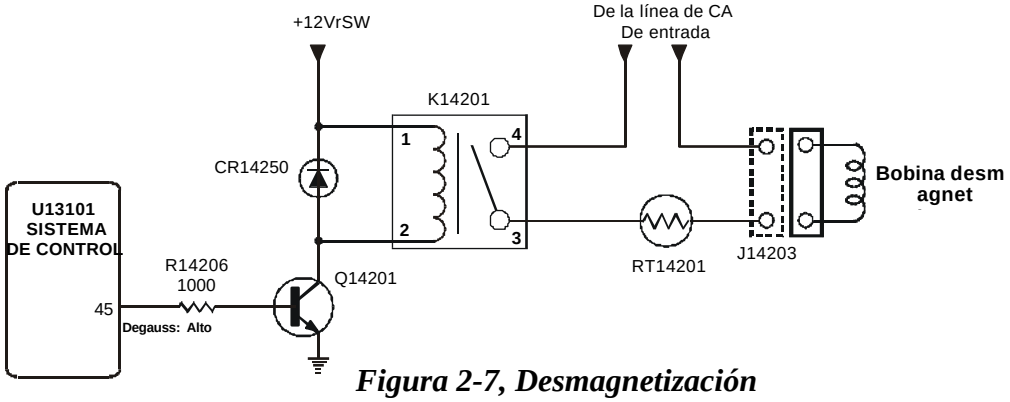


Figura 2-7, Desmagnetización

B+ sin regular

La fuente de CA entrante (95-135 VCA) se envía a través de un filtro LCI (Línea conductora para interferencias) que consiste principalmente del T14201 y algunos capacitores de filtrado. La fuente de B+ sin regular se genera de la línea entrante de CA por un circuito discreto, puente de rectificadores que consiste de CR14201, CR14202, CR14203 y CR14204. El voltaje de entrada de la fuente de alimentación principal es de 95 a 135 VCA para proveer un voltaje sin regular de alrededor de +156 V dependiendo de la versión del chasis. Generalmente, los tamaños más grandes de pantallas requieren voltajes de B+ sin regular mas altos.

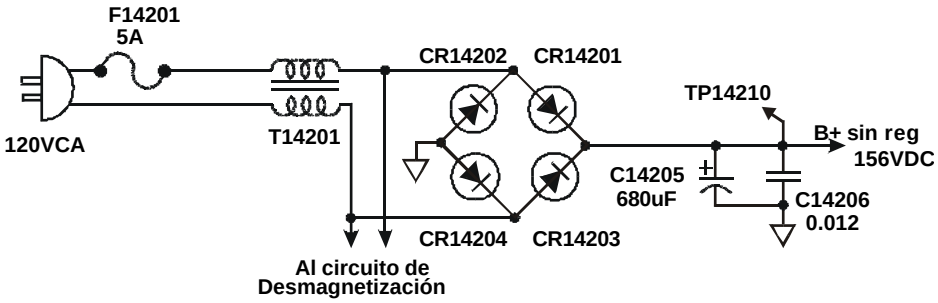


Figura 2-8, Entrada de CA

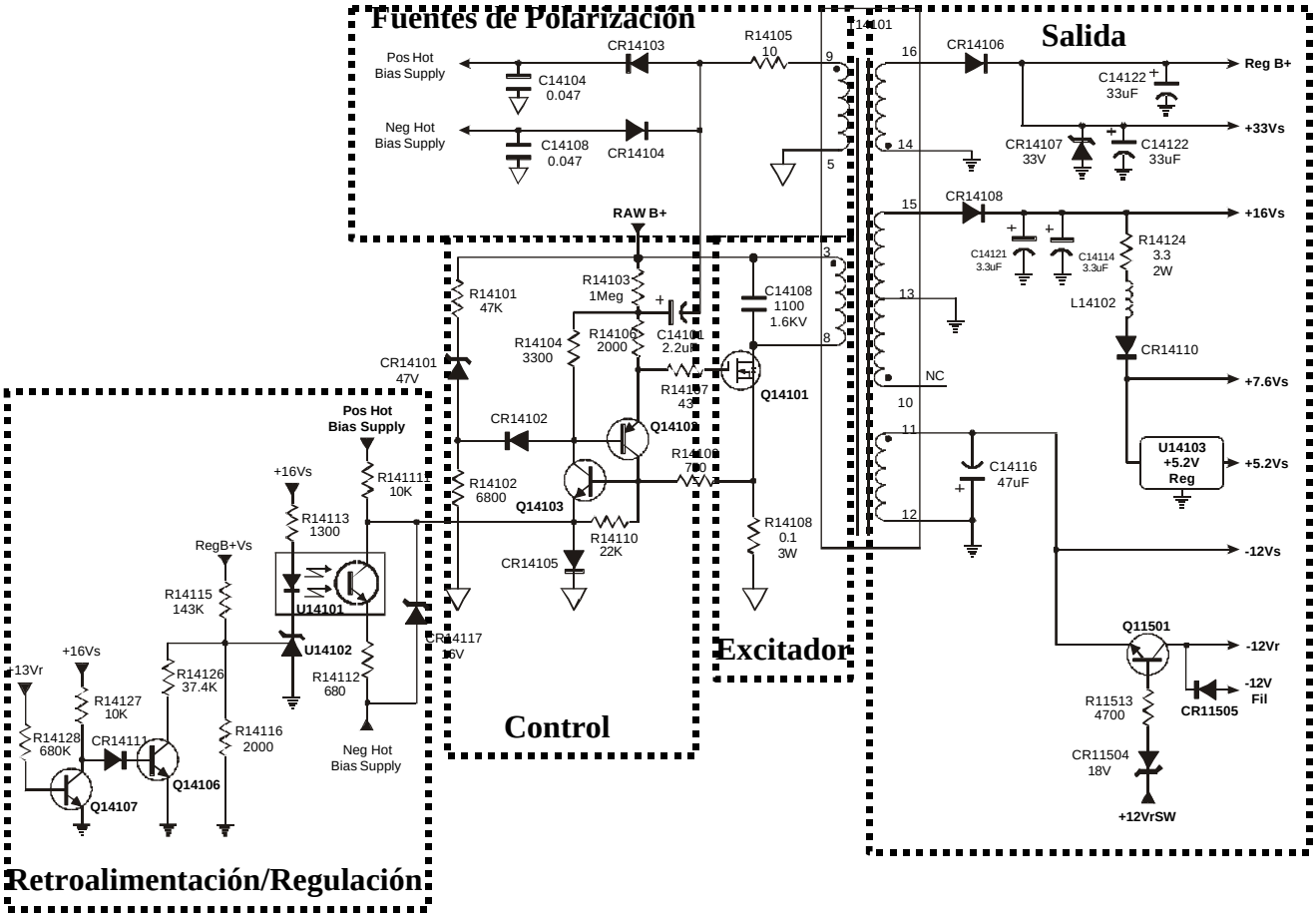


Figura 2-9, Fuente de alimentación principal

Operación de la fuente principal.

Para simplificar el entendimiento de la fuente de espera (mostrado en la figura 2-9), este será dividido en bloques más pequeños. Estos bloques operarán en cierto modo independientemente, pero al final todos deben funcionar juntos para una operación propia de la fuente.

Las secciones son:

- Salida
- Excitación
- Control
- Regulación/Retroalimentación
- Fuentes de polarización

Arranque de la fuente de espera

Una red divisora de voltaje, proveniente del B+ sin regular y que consiste de R14103 y R14107 provee el voltaje positivo inicial de compuerta para el MOSFET de salida Q14101 para iniciar su conducción. Dado que la corriente empieza a fluir en el transformador de salida T14101, devanado 3/8, una corriente de retroalimentación es inducida al devanado 1/2. Este devanado provee varios voltajes de polarización para los excitadores de la fuente y circuitos de retroalimentación, pero inicialmente se usa para incrementar el voltaje de compuerta, usando el C14101 para acoplar el transformador de la compuerta. El voltaje en la terminal 9 se incrementa en una dirección positiva al igual que se incrementa la corriente en el primario. Eventualmente el incremento de voltaje de la salida Q14101 lo satura, iniciando el primer ciclo de operación.

Como la corriente a través de Q14101 se incrementa, se incrementa también la caída de voltaje entre el resistor sensor de corriente R14108 hasta que se alcanza un límite umbral. (Este umbral es discutido en la sección de Latch de control.) Al tiempo que se alcanza el umbral, se enciende el conmutador regenerativo (circuito de "Latch"), que consiste del Q14102/Q14103, removiendo la excitación de compuerta del dispositivo de salida Q14101.

La corriente que fluye a través del Q14101 cae rápidamente a cero y la energía almacenada en el devanado primario del transformador se transfiere al C14108 que carga con el potencial negativo al Q14101-D. Este incremento de voltaje aparece entre el devanado del secundario.

Cuando el lado secundario del transformador conduce, la energía almacenada en el primario del T14101 es entregada a los capacitores de la fuente del secundario y a la carga. Después de que los diodos del secundario dejan de conducir, la energía todavía contenida en C14108 excita al voltaje drenador del Q14101 para que tienda a cero. Cuando el voltaje drenador tiende a ir abajo de cero, un diodo interno lo sujeta cercano a tierra.

Ahora, el voltaje del devanado de excitación del transformador, 5/9, se va a positivo y si el circuito del Latch lo permite, encenderá al Q14101 y se inicia el siguiente ciclo. Una vez que el pulso de arranque inicial proveniente del B+ sin regular arranque el ciclo esta fuente de polarización toma la responsabilidad y continúa la entrega de excitación de compuerta para el dispositivo de salida.

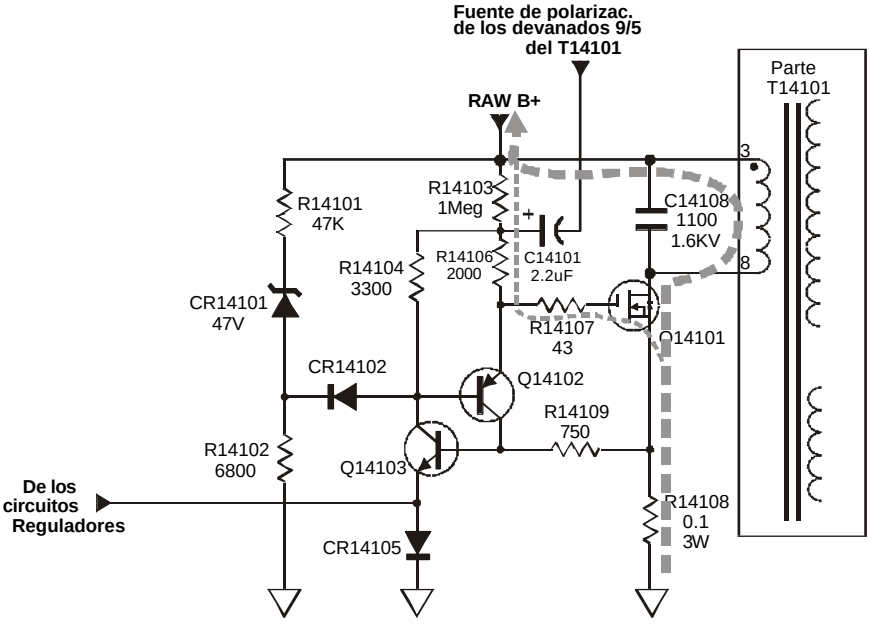


Figura 2-10, Flujo de corriente para el arranque del dispositivo de salida

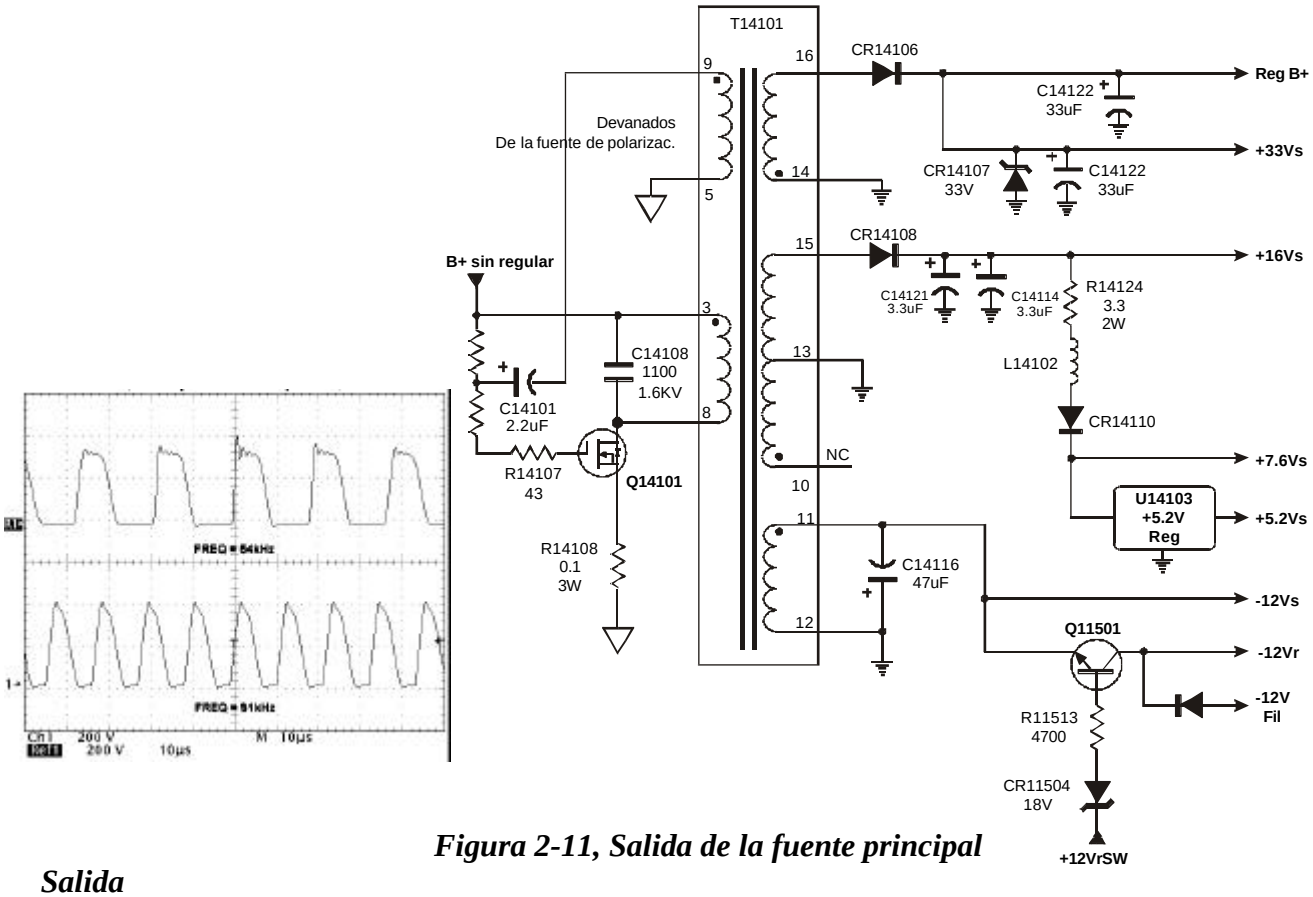


Figura 2-11, Salida de la fuente principal

Salida

El Q14101 provee toda la corriente de excitación para el devanado primario del transformador. Es un MOSFET de potencia que conduce corriente de fuente a drenador cuando el voltaje de compuerta es alto. Una vez encendido, el voltaje de compuerta debe ser reducido a cero o debe ser interrumpido el flujo de corriente drenador-fuente para detener la corriente de salida. Durante la conducción, la corriente fluye del común (caliente) hacia el B+ sin regular, a través de R14108, Q14101 y el devanado primario del T14101. C14108 se usa para sintonizar la frecuencia resonante del primario para mejorar la transferencia de potencia. Normalmente esta frecuencia es acerca de 90kHz durante el modo de espera y 40-60kHz durante la operación de encendido y arranque. La figura 2-11 muestra los voltajes de salida y del excitador y una comparación de las formas de onda de salida del Q14101-D en el modo de espera y en el modo de arranque. Como la corriente fluye a través del primario, las líneas de flujo inducen flujos de corriente a los devanados secundarios 5/9 11/12, 13/15 y 14/16. Voltajes típicos de CA, generados de los devanados son mostrados en la 2-12.

# de pin T14101	Voltaje de CA
3/8	400 p-p
5/9	15 p-p
11/12	26 p-p
13/15	35 p-p
14/16	250 p-p

Figura 2-12, Voltajes típico del devanado secundario

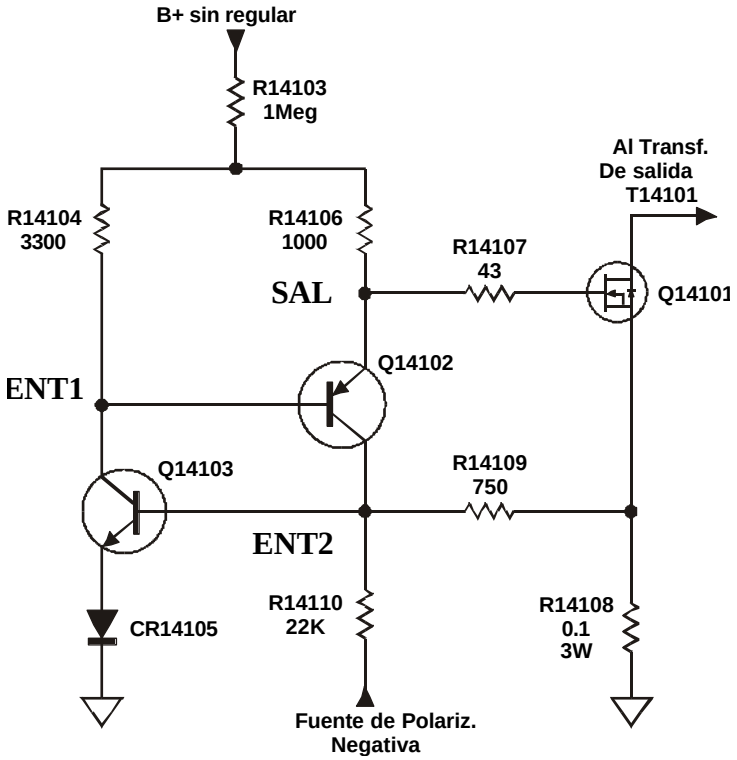


Figura 2-13, Control de excitación para la salida de la fuente principal

Excitación de la fuente de espera

Para ayudar en el entendimiento del circuito de control, esta discusión no tomará en consideración esta vez la fuente de polarización positiva. La operación del circuito de control será idéntica.

En el arranque inicial, R14103 provee el voltaje de compuerta para encender al Q14101, y así proveer la corriente del primario. Cuando empieza a conducir el Q14101, la corriente del devanado primario se incrementa, incrementando el voltaje entre el devanado e induciendo flujo de corrientes a todos los devanados secundarios. El Q14101 se satura rápidamente.

El R14108 monitorea la corriente del devanado primario, el cuál es también la corriente a través del dispositivo de salida Q14101. Dado que esta corriente se incrementa, se incrementa también la correspondiente caída de tensión entre R14108. Cuando alcanza un voltaje, lo suficientemente alto para encender al Q14103, el Latch se ajusta deteniendo la excitación para la salida Q14101. Es así debido al flujo de corriente del común a través de CR14105, Q14103-E/B, Q14102 y el excitador de compuerta R14106, que está siendo desarrollado por el C14101 y el devanado 5/9 del T14101. El emisor del Q14102 cae a un voltaje bajo, apagando al dispositivo de salida Q14101, esto corta el flujo de corriente en el primario del T14101. Sin corriente de drenador, el voltaje de drenador se incrementa ahora debido a la fuerza contraelectromotriz entre los devanados del transformador. Los diodos del secundario conducen y se entregan los voltajes a las cargas. El C14108 ayuda a formar la forma de onda, limitando el tiempo de conducción como el apagado del Q14101, y que el voltaje del drenador tienda a cero.

Ahora, dos cosas están pasando. Primero, con Q14101 ahora apagado, el flujo de corriente del primario empieza a disminuir. Segundo, con la detención del flujo de corriente del primario y la salida, el voltaje entre el R14108 disminuye ahora por debajo del punto de polarización del Q14103, y lo apaga, a su vez apaga al Q14102. La fuente de polarización desarrollada del T14101-5/9 y el C14101 suministran ahora excitación de compuerta y la salida Q14101 se enciende de nuevo. Ahora, el proceso arranca de nuevo.

Fuentes de polarización

Existen dos fuentes generadas durante la operación de la fuente de espera y se usan para polarizar internamente a los componentes de regulación y control de la fuente. Ambos ciclos de la forma de onda del transformador son utilizados para proveer un voltaje de fuente positivo y uno negativo. Estos voltajes varían con respecto al flujo de corriente en el devanado del primario del T14101, pero deberán estar normalmente dentro de un rango de 5 a 10 volt, positivos y negativos respectivamente. Un pulso no rectificado es usado como pulso de compuerta inicial para saturar al dispositivo de salida.

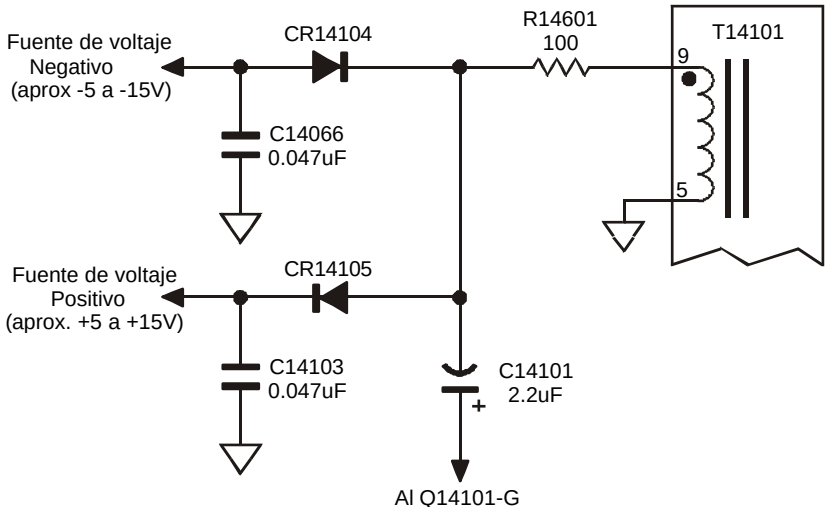


Figura 2-14, Fuentes de polarización

Control de la fuente de espera

Sin alguna forma de regulación, la fuente de alimentación rápidamente alcanzará un voltaje de salida nominal usando el circuito de control de la figura 2-13. La figura 2-15 muestra de nuevo la circuitería de control, pero agregando regulación para mantener los voltajes de salida del secundario de la fuente dentro de los límites de diseño. Las variaciones de la carga son constantes y existe el problema esperado de variaciones de cargas fuera de lo normal para trabajar con él. La fuente principal se requiere para proveer fuente de espera y arranque a algunos circuitos, mas en las complicaciones de demanda de carga.

Todo esto significa que la fuente debe ser regulada y protegida contra condiciones de sobrecarga. Un optoaislador protege el lado primario “caliente” de la fuente del lado secundario “frío” y también es usado para la regulación.

Refiriendo de nuevo a la figura 2-13, puede verse que variando el tiempo de enc./apag. del latch, Q14102 y Q14103, la corriente de salida puede también ser variado. El voltaje de umbral requerido para encender al Q14103, con el diodo CR14105 en su circuito emisor, es de acerca +1.2 V. Esto asume una caída de 0.6 V para la unión PN del diodo IR y 0.6 V para la unión base-emisor del transistor. Si un segundo diodo se pone en serie con CR14105, el voltaje de umbral debería ser de 1.8 V. (Por supuesto, con la caída IR agregado del R14109, el voltaje necesitaría ser mayor.) Si el CR14105 fuera removido, el voltaje de umbral ahora sería menor de 0.6 V o acerca de +0.6 V.

Ahora puede verse que la regulación de la corriente de salida por variación de IN2 es una cuestión de, o incrementar el voltaje en Q141103-B, ó bajar el voltaje de Q14103-E. Ambos métodos nos llevan al mismo resultado. Esta técnica puede ser usada para proveer regulación de corriente de salida.

Regulación de la fuente de alimentación principal

Para proveer regulación al Latch de control, que a su vez varía los voltajes del secundario, se usa un circuito de regulación. El regulador debe también proveer aislamiento, ya que el regulador está monitoreando los voltajes del secundario los cuáles usan tierra "fría" (aislada), y manipulando los circuitos en el primario ó lado "caliente" del transformador de la fuente de alimentación.

Inicialmente, un voltaje de polarización se pone en el Q14103-B a través de una red divisora de voltaje entre las fuentes de polarización positiva y negativa. R14112, la salida de U14101 y R14111 conforman esta red. Las fuentes son difíciles de medir ya que están cambiando constantemente debido a la corriente del primario, sin embargo, cuando opera normalmente el voltaje nominal en Q14103-B es muy cercano a cero.

Un voltaje de retroalimentación Reg B+, es usado para hacer un muestreo de los voltajes del secundario generados por la fuente principal. Si el Reg B+ se incrementa tanto que la unión de R14115 y R14116 se eleva sobre +2.5 volts, disminuye la impedancia interna del U14102 (Ver los consejos técnicos sobre este nuevo dispositivo.) Aumentando la corriente a través del dispositivo enciende al optoaislador U14101 mas intensamente. Y la impedancia de salida de este dispositivo disminuye, esta salida se va a al red divisora de voltaje entre las fuentes de polarización positiva y negativa. Como la impedancia disminuye, el voltaje en Q14103-E se hace mas negativa. Ahora toma menos voltaje en Q14603-B para ajustar el Latch de control a una condición de encendido. Recuerde que cuando el Latch está encendido, se remueve la excitación de compuerta del dispositivo de salida Q14101, se detiene la corriente de salida y empieza la disminución de los voltajes de alimentación del secundario.

Las formas de onda (arriba) muestran los niveles de voltaje en el emisor del U14101 y el colector (abajo.). El emisor es en esencia el rizo de la fuente negativa. El nivel de CD es sobre -11 V. La impedancia interna de la sección de salida aumenta y disminuye a un rango tal que bajo niveles de carga normal fluctúa cercano a 0 V.

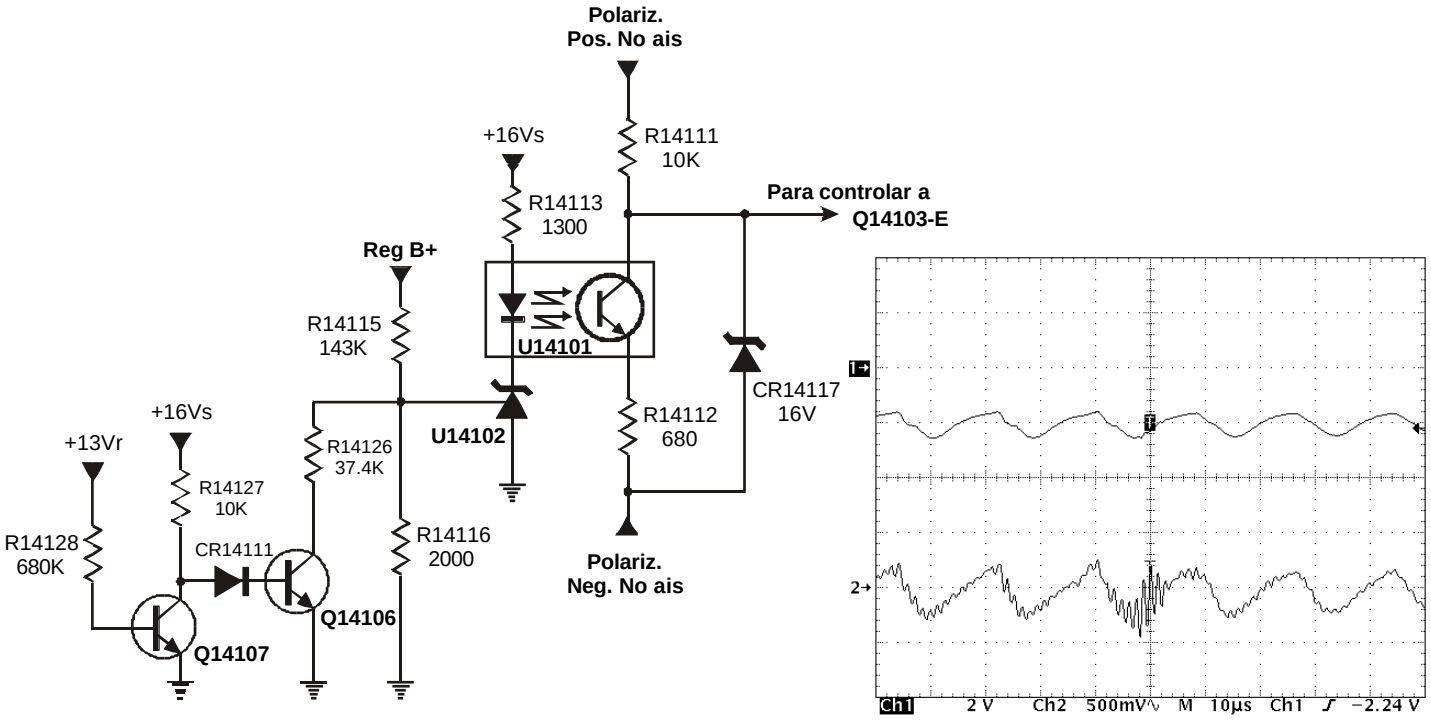


Figura 2-15, Regulación de la fuente de espera

Cuando el Reg B+ disminuye lo suficiente, la unión de R14115 y R14116 cae por debajo de +2.5V. Ahora, se incrementa la impedancia interna del U14102. Dado el incremento, la sección de salida del optoaislador U14101 conduce menos y su impedancia también se incrementa. El voltaje en el colector de U14101 se va hacia la fuente positiva, este voltaje esta también en Q14103-E. Ahora, se toma mas voltaje en Q14103-B para apagar el Latch de control. La excitación de compuerta está permitida en la salida Q14101, y la corriente del devanado primario está de nuevo disponible en T14101. Dado que se incrementa la corriente en el primario, el voltaje en el secundario también se incrementa y el ciclo se repite.

Si una falla ocurre en el circuito de regulación tal que la salida del U14101 se abre, la fuente positiva "caliente" se pone en Q14103-E. La corriente de salida está ahora interrumpida solamente para protección de sobrecorriente/sobrevoltaje provisto por R14108, el cuál está actuando como un monitor de corriente por el dispositivo de salida.

Si el tipo de falla pone en corto la salida del U14101 o lo pone en el modo de baja impedancia, la fuente negativa "caliente", solamente limitado por R14112 aparecerá en U14101-C y así mismo en Q14103-E. Ahora, toma muy poca corriente de salida para ajustar al Latch y remover la excitación de salida. Todas las fuentes serán reducidas y sin mantener ninguna regulación.

Regulador de disparo de precisión

Los reguladores de disparo de precisión de tres terminales usados alrededor de varias fuentes del CTC203 son dispositivos únicos. Fueron pensados como un tipo de diodo zener con compuerta o un amplificador operacional de ganancia infinita con un voltaje de referencia atado a la entrada inversora. En ambos casos, para el chasis CTC203, el voltaje de referencia es de 2.5 V.

Consejos Técnicos

La figura A muestra el regulador cuando el voltaje de referencia en la terminal 1 es sobre 2.5 V. El regulador conduce, su impedancia interna disminuye y la corriente a través del dispositivo aumenta.

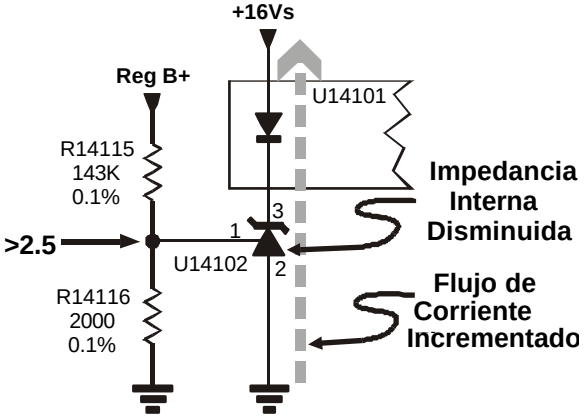


Figura A

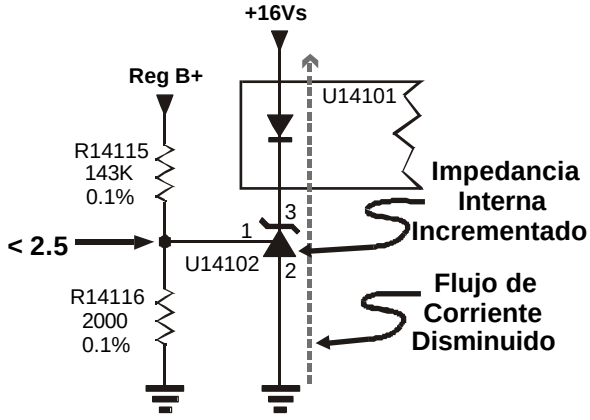


Figura B

La figura B muestra al regulador cuando el voltaje de referencia en la terminal 1 es menos de 2.5 V. La impedancia interna del regulador aumenta y el flujo de corriente a través del dispositivo disminuye.

En ambos casos, la corriente a través del regulador excita directamente al lado del diodo LED del optoaislador. Dado que esta corriente aumenta, la impedancia de salida del optoaislador disminuye y cuando la corriente disminuye, aumenta la impedancia de salida.

Modo de encendido

Para suministrar la demanda de las diferentes corrientes entre los modos de espera y de arranque, la fuente principal monitorea la fuente de +13Vr generado a partir de la exploración. Si la fuente está presente, Q14107 está encendido, apagando al Q14106. Esto remueve a la R14126 del circuito del regulador y la fuente opera normalmente.

Cuando se pierde la exploración, la fuente de +13Vr se remueve, apagando al Q14107. Esto enciende al Q14106 poniendo a la R14126 en paralelo con el resistor R14116 en la red del segundo regulador. Esto reduce efectivamente la resistencia del par y toma menos voltaje Reg B+ para ajustar al Latch y disminuye la corriente en el transformador de salida.

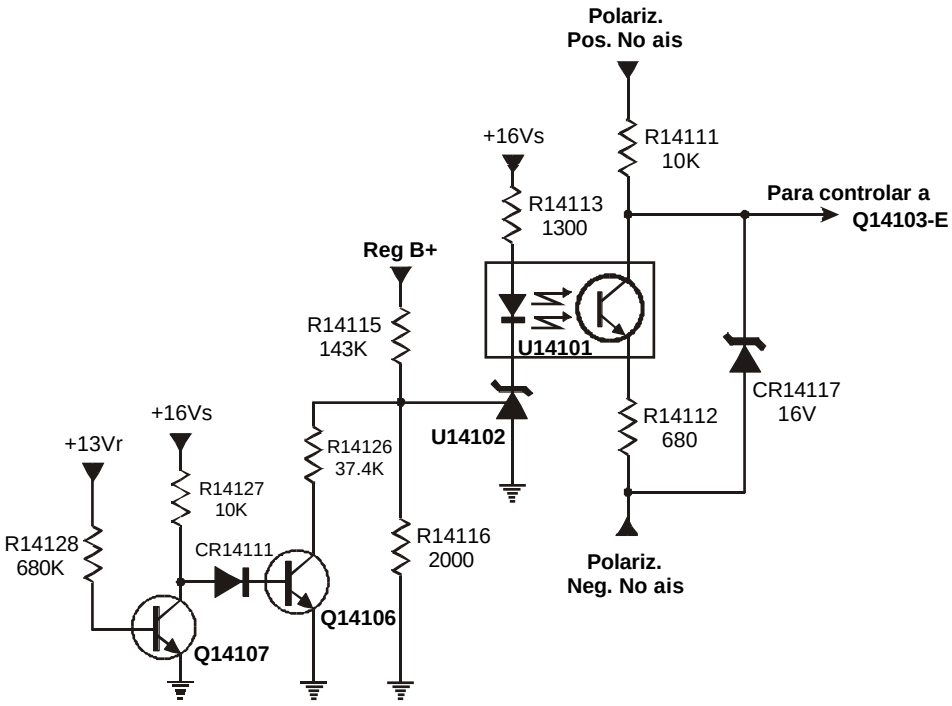


Figura 2-16, Modo de encendido

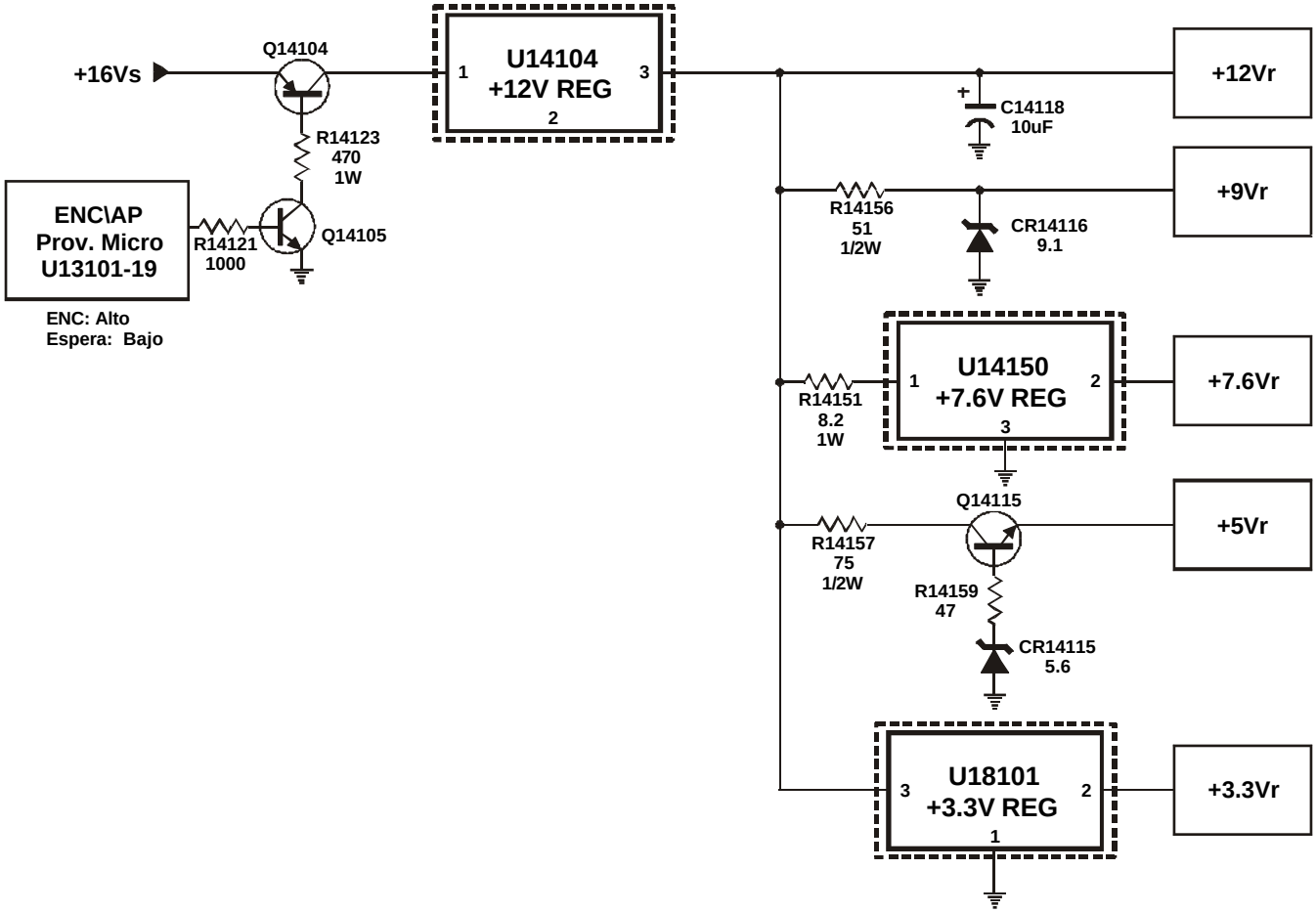


Figura 2-17, Fuentes de encendido

Fuentes de encendido

Existen varias fuentes generadas a partir de la fuente principal, pero solamente se requieren durante la operación de encendido, y se muestran en la figura 2-17. Para encenderlos y apagarlos, el sistema de control envía un nivel alto de voltaje al Q14105-B para encenderlo. Eso enciende también al Q14104 dejando pasar la fuente de +16Vs a la entrada del regulador principal de +12V. Entonces, la salida del regulador alimenta directamente +12V a los circuitos o alimenta a otros reguladores.

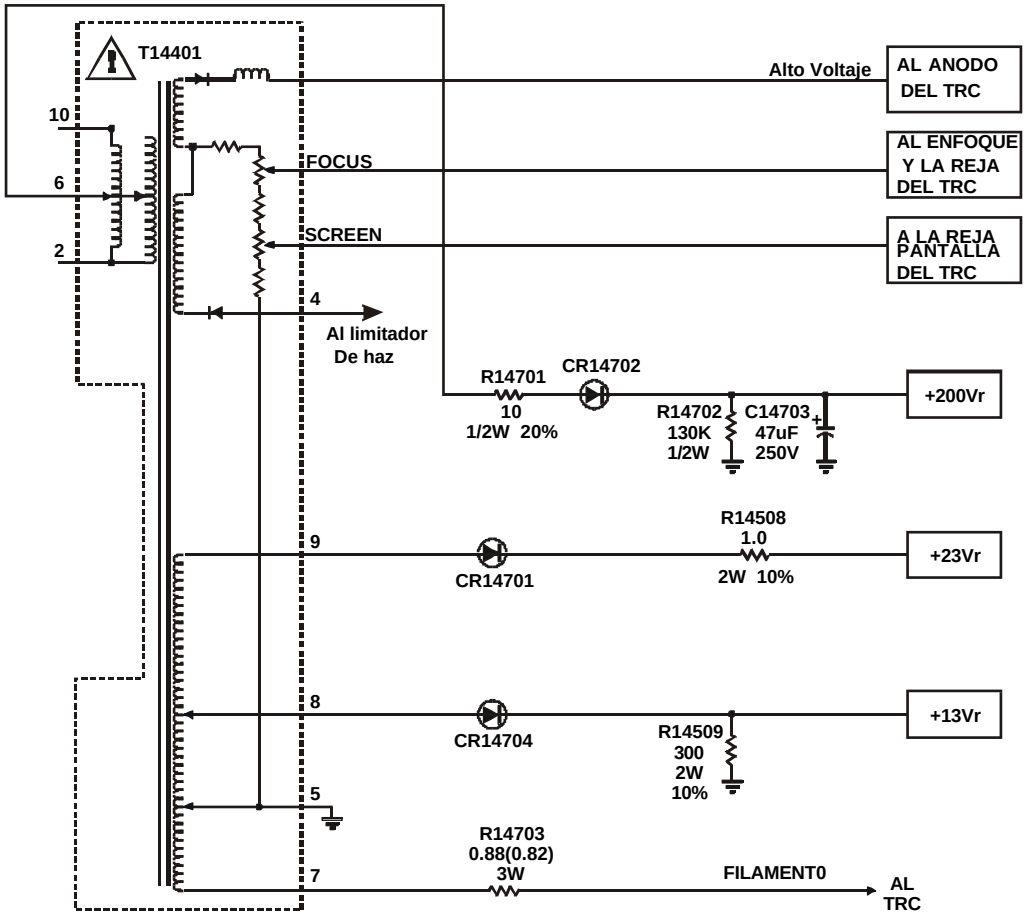


Figura 2-18, Fuentes secundarias

Fuentes Secundarias

Varias otras fuentes de alimentación deben también ser generados por el CTC203 y son derivados de los circuitos de exploración en la forma tradicional. La operación de la exploración horizontal será cubierta posteriormente.

Dos fuentes de bajo voltajes se generan, +23V y +13V. Una fuente de CA para el filamento del TRC se toma del mismo devanado.

Los excitadores del TRC requieren de un voltaje mas alto que pueden ser generados por una fuente normal. Este se genera aquí y es de alrededor de +200V. Es ligeramente única, ya que se deriva de los devanados primarios del transformador de alto voltaje y no del secundario.

El resto de las fuentes secundarias se usan para alimentar y controlar al TRC, que son las fuentes de ánodo, enfoque y reja pantalla.

Cuando falla el MOSFET de salida Q14101, es buena idea reemplazar los transistores del Latch, Q14102 y Q14103. Una corriente excesiva inesperada puede dañar estos transistores y otros componentes en el área inmediata.

Consejos Técnicos

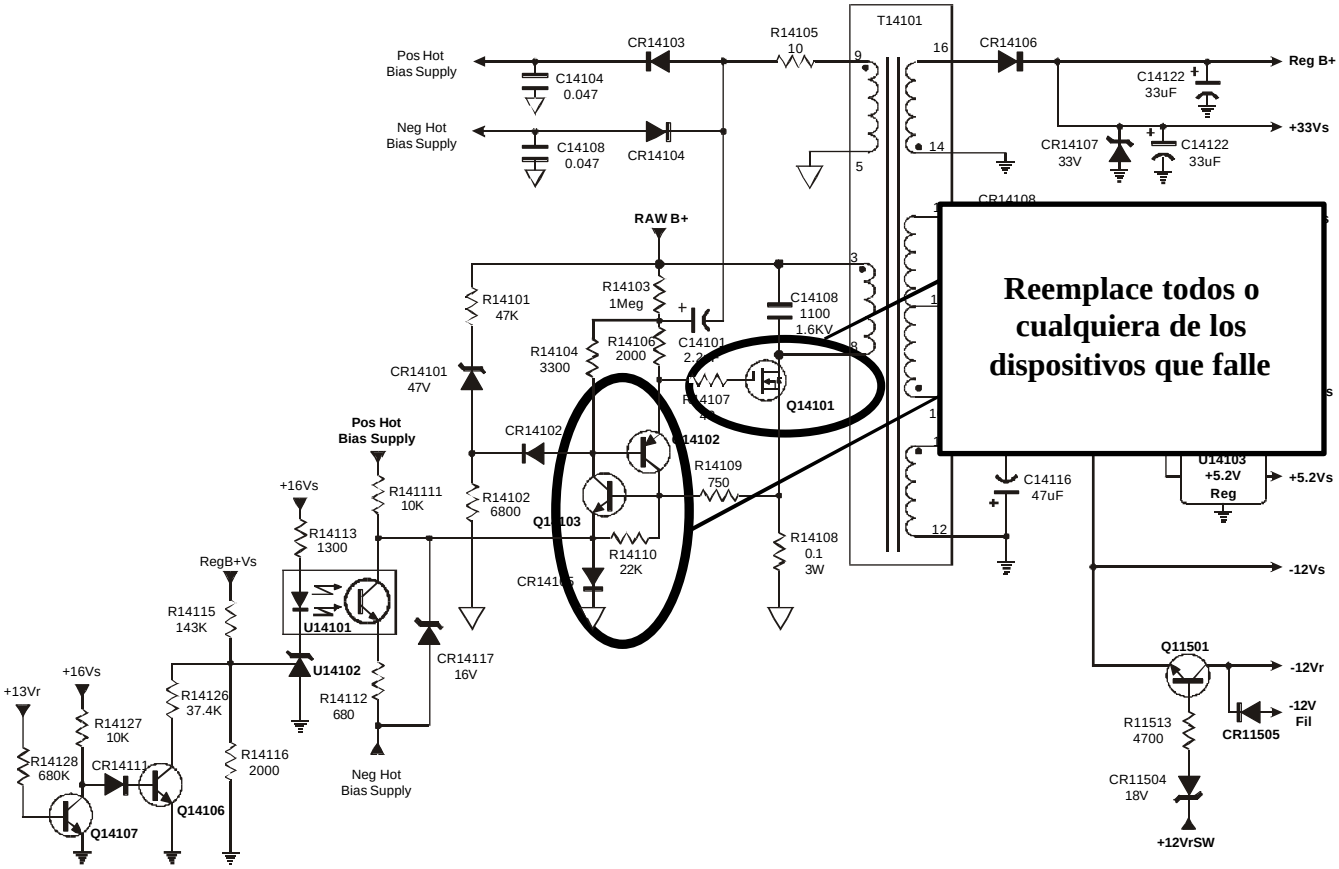


Figura 2-19, Fuente de alimentación principal (repetición)

Generalidades del circuito de deflexión

Los circuitos de deflexión del CTC203 son muy similares a los chasis de televisores previos de TCE. Algunos modelos tendrán yugos con corrección de cojín integrado, mientras que otros usan un circuito de corrección de cojín activo. El XRP es el mismo que los chasis previos, así como el control y protección del TRC también son similares.

El sistema de deflexión horizontal posee dos funciones primarias en el chasis CTC203. Primero, suministra la corriente para las bobinas del yugo horizontal entregando la energía necesaria para mover el haz de electrones horizontalmente sobre la cara del tubo de imagen. Segundo, provee un número de fuentes de voltaje necesarios para la operación del TRC y la deflexión.

La corriente del yugo horizontal se provee por un circuito que consiste de un interruptor (Transistor Salida Horiz.), de la inductancia primaria del transformador de alto voltaje integrado (IHVT), un capacitor de retrazo, un capacitor de trazo (Capacitor de Corrección-S) y las bobinas del yugo horizontal.

Los voltajes de alimentación provistos por el sistema de deflexión horizontal se derivan de los devanados secundarios y terciarios del IHVT. Las fuentes son usadas por el amplificador de video (excitadores del TRC), sintonizador, TRC y amplificador vertical.

Los circuitos de procesamiento de señal de bajo nivel para el sistema de deflexión horizontal están contenidos en el T4-Chip. Estos incluyen el separador de sincronía horizontal y un sistema de AFPC horizontal de doble lazo. El T4-Chip permite el control, vía datos serie, de varios parámetros asociados con el sistema de deflexión horizontal. Estos incluyen el ancho del pulso de excitación horizontal, Ganancia de CAF, Cancelador de Sincronía y ENC/APAG.

Habilitando ó deshabilitando la señal de excitación horizontal del T4-Chip se determina si el chasis opera en el modo de Espera o de encendido. En el modo de espera, no están presentes las fuentes secundarias del IHVT reduciendo los requerimientos de potencia en espera.

El circuito de deflexión vertical en el CTC203 es un amplificador lineal con acoplamiento de CD hacia las bobinas del yugo vertical. El circuito es similar a la circuitería vertical del CTC197. La rampa vertical se genera en el T4-Chip. La altura vertical, polarización, corrección-S y los ajustes de linealidad se efectúan en el T4-Chip vía comunicación IIC. La información de temporización para el generador de rampa se deriva a partir de un circuito contador hacia abajo digital, resultando en un rendimiento de entrelazado excelente. La etapa de salida vertical incluye un circuito integrado que contiene el amplificador de potencia, generador de rampa vertical y un protector térmico.

Bases de la Deflexión

Esta discusión tratará solamente la deflexión horizontal del haz de electrones, (derecha –izquierda, izquierda - derecha) sobre la cara del TRC. La deflexión vertical (arriba – abajo, abajo- arriba) ocurre en una forma similar, solo que en diferente dirección sobre la pantalla.

Si bien existe solamente un devanado del yugo horizontal, este está enrollado de una forma tal que la corriente en una dirección excita al haz para alejarlo del centro hacia el lado izquierdo de la pantalla, mientras que la corriente en la dirección opuesta excita al haz para alejarlo del centro hacia el lado derecho de la pantalla. La intensidad de la corriente determina cuán lejos del centro es deflexionado el haz.

La deflexión se lleva a cabo forzando la corriente a través del yugo de deflexión, creando un electromagneto a partir de los devanados del yugo que así empuja el haz de electrones fuera del centro de la pantalla o los arrastra hacia él. Si no existe corriente del yugo, el haz permanece en el centro de la pantalla creando una línea vertical muy cerca al centro físico del cinescopio. La figura 3-1 y 3-2 muestra la posición del haz de electrones a varios valores de corriente del yugo, asumiendo que se usa una corriente de CD estática de una fuente de alimentación. (Estos valores son solamente para fines de demostración y discusión, la corriente del yugo normal y la dirección exacta de posicionamiento del haz serán diferentes.). Note que cuando se incrementa la corriente del yugo hacia un valor positivo más grande, el haz es llevado mas lejos hacia el lado derecho de la pantalla. Cuando la corriente positiva del yugo se aproxima a cero el haz se acerca mas y más al centro de la pantalla.

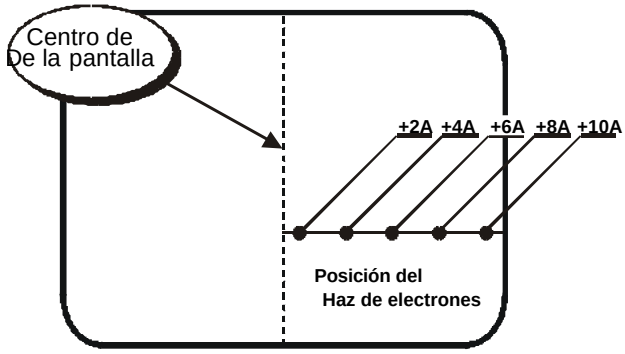


Figura 3-1, Posición del haz de electrones con corriente positiva

Cuando se revierte la corriente del yugo, el haz es llevado fuera del centro de la pantalla, pero ahora en dirección opuesta. Mientras más grande es la corriente negativa mas lejos del centro de la pantalla es llevado el haz. Cuando la corriente negativa se reduce, el haz se mueve de regreso al centro de la pantalla.

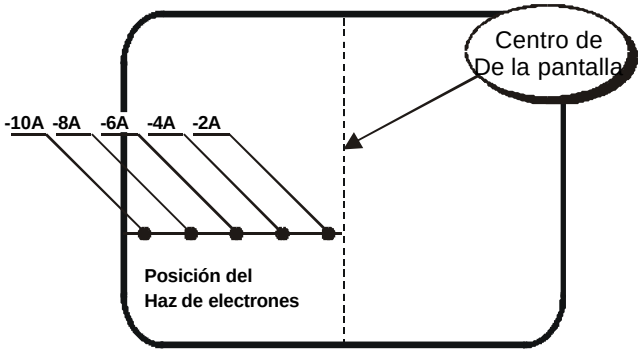


Figura 3-2, Posición del haz de electrones con corriente negativa

La figura 3-3 muestra como incrementando la corriente positiva lleva el haz de electrones hacia el lado derecho de la pantalla, e incrementando la corriente negativa lleva el haz hacia el lado izquierdo. La amplitud de la corriente lleva el haz mas lejos del centro de la pantalla. (Los oscilogramas no están alineados en tiempo exacto con el haz de electrones.).

Nuevamente, la teoría del flujo de corriente positiva o negativa no es importante para esta discusión. El concepto de flujo de corriente del yugo en un sentido hace que el haz viaje en una dirección, mientras que el flujo de corriente del yugo en dirección opuesta hace que el haz regrese su viaje a su mismo punto.

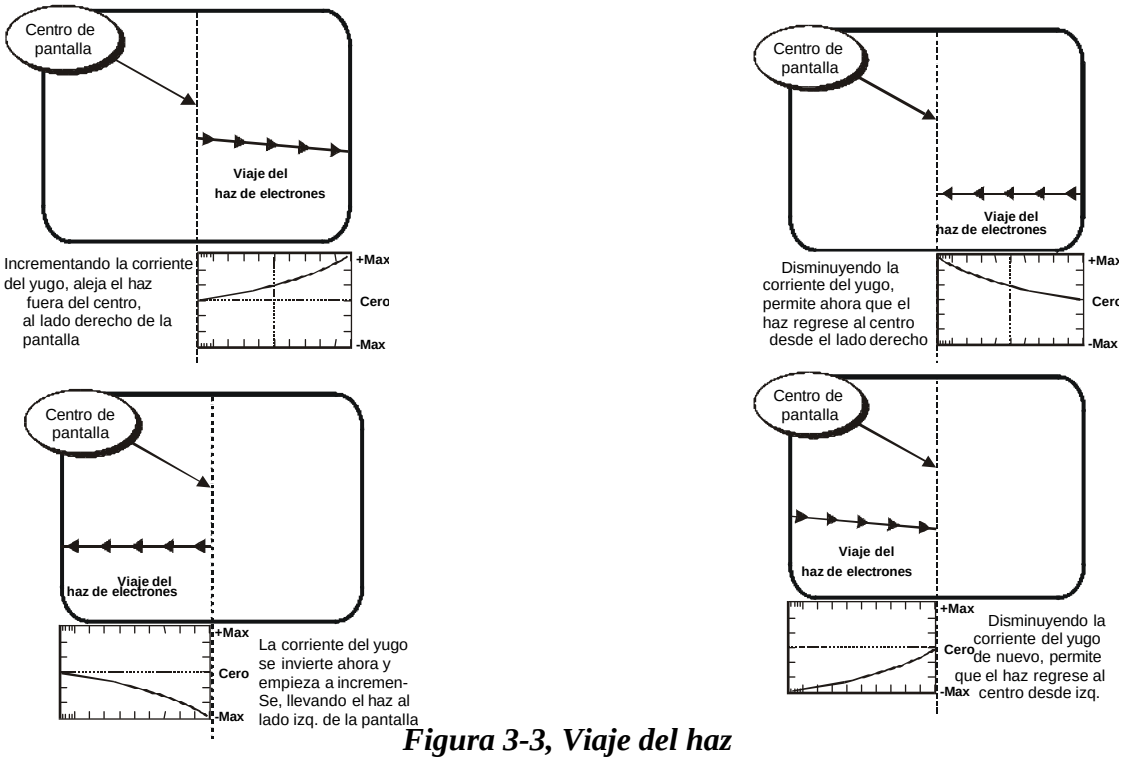
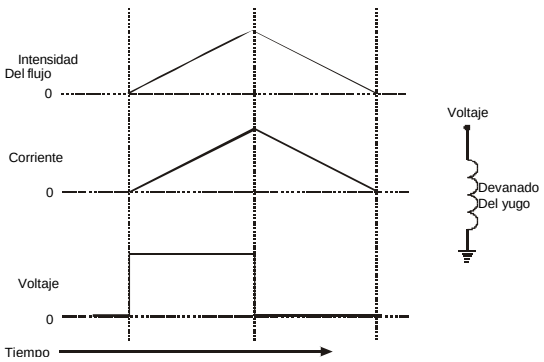

Centro de pantalla
Viaje del haz de electrones
Incrementando la corriente del yugo, aleja el haz fuera del centro, al lado derecho de la pantalla
+Max
Cero
-Max
Centro de pantalla
Viaje del haz de electrones
Disminuyendo la corriente del yugo, permite ahora que el haz regrese al centro desde el lado derecho
+Max
Cero
-Max
Centro de pantalla
Viaje del haz de electrones
+Max
Cero
-Max
La corriente del yugo se invierte ahora y empieza a incremen- Se, llevando el haz al lado izq. de la pantalla
Centro de pantalla
Viaje del haz de electrones
+Max
Cero
-Max
Disminuyendo la corriente del yugo de nuevo, permite que el haz regrese al centro desde izq.

Figura 3-3, Viaje del haz

Flujo de corriente inductivo

Entre las muchas teorías de deflexión, la corriente del yugo contra el voltaje del yugo es uno de los mas mal interpretados por los técnicos. Un yugo es simplemente un inductor construido para inducir su flujo magnético desarrollado en un patrón específico alrededor de la campana de un cinescopio. El flujo llega a ser más fuerte tanto cuando se incrementa la corriente a través del alambre y es débil si se reduce la corriente. La figura 3-4 compara el voltaje entre el devanado de un yugo con la corriente resultante a través de él y el campo magnético desarrollado por él.

Como primero se aplica el voltaje, el yugo tiende a limitar el flujo de corriente. Sin embargo, un máximo voltaje está disponible inmediatamente, la corriente se genera mas lento como resultado de la reactancia inductiva. Mientras se genera la corriente, campos del flujo magnético emanan del yugo creciendo mas fuerte.



Cuando el voltaje es removido, el yugo tiende a continuar con el flujo de corriente mientras que los campos del flujo (sin flujo de corriente para sostenerlos) empieza a colapsarse. Cuando ellos se colapsan, la corriente decrece y el campo magnético se hace más débil. Si no se vuelve a aplicar un voltaje, la corriente caerá a cero. El yugo no provee la dirección, si se aplica un voltaje de polaridad opuesta, un mismo patrón de corriente se observa sólo que en dirección opuesta.

Figura 3-4, Corriente del yugo contra el voltaje aplicado

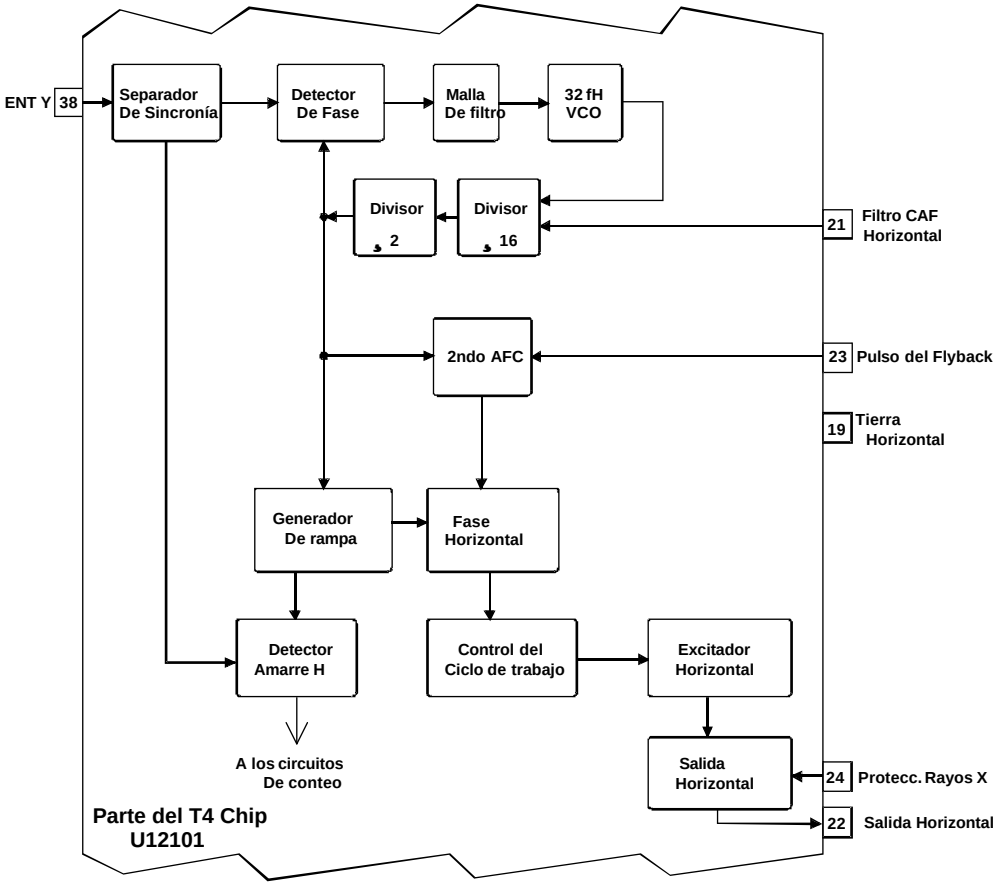


Figura 3-5, Deflexión Horizontal T4-Chip

Deflexión Horizontal de bajo nivel

El T4-Chip emplea un sistema de AFC horizontal de doble lazo. El primer lazo se usa para amarrar a un reloj interno de 1H a la señal de sincronía horizontal entrante derivado de la señal de luminancia de banda base. El segundo lazo se usa para amarrar a un reloj de 1H al pulso de retroalimentación derivado del devanado secundario del IHVT. Al igual que las otras versiones de T-Chip, hay un control de fase del horizontal al video y está disponible a través de la comunicación IIC. El control de fase puede ser usado como un control de centrado horizontal durante el proceso de alineación.

El primer lazo emplea un VCO de 32H (32 veces la frecuencia horizontal) con referencia a un resonador de cerámico de 503 KHz.

La salida del U12101-22 se muestra en la figura 3-6.

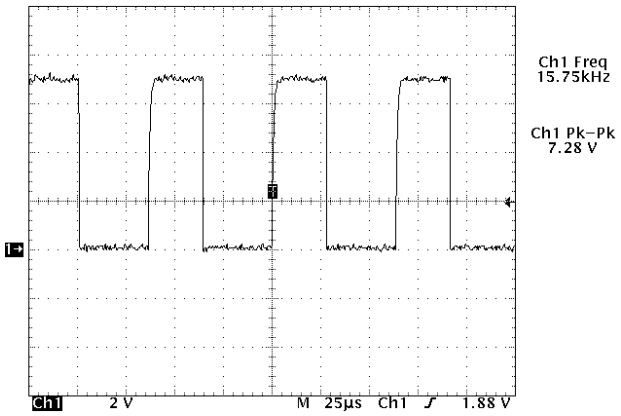


Figura 3-6, Forma de onda de salida del U12101-22

Generación de señal de bajo nivel

La forma de onda horizontal de bajo nivel generado del T4-Chip contiene todas las señales de corrección agregadas antes de la salida del U12101-22.

El circuito excitador horizontal sirve como una interfase entre la salida horizontal de bajo nivel del T4-Chip y el circuito de alta potencia de la salida horizontal. El excitador opera en una configuración de "flyback" almacenando energía el transformador excitador T14301, durante el ciclo de conducción del Q14301. Cuando el Q14301 se apaga, la energía almacenada es vertida a la base del Q14401, transistor de salida horizontal (TSH.). Una etapa de acoplamiento ha sido agregada para reducir la cantidad de corriente que debe ser manejado por la etapa de salida horizontal del T4-Chip. Este acoplador consiste de Q14302 y sus dispositivos asociados.

La forma de onda de excitación horizontal que aparece en T14301-6 se muestra e la figura 3-7.

Una muestra del pulso del "flyback" se toma del devanado del filamento y se envía de nuevo al T4-Chip. Este pulso provee una señal de retroalimentación para asegurar la estabilidad horizontal.

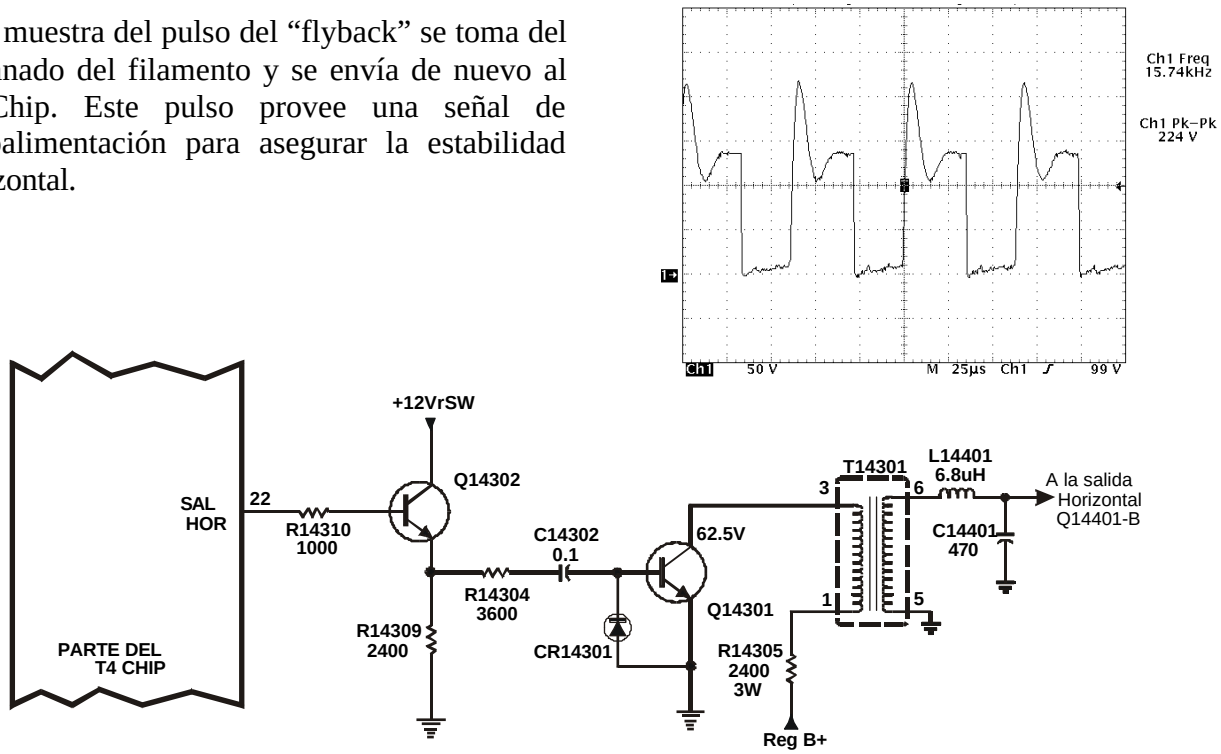
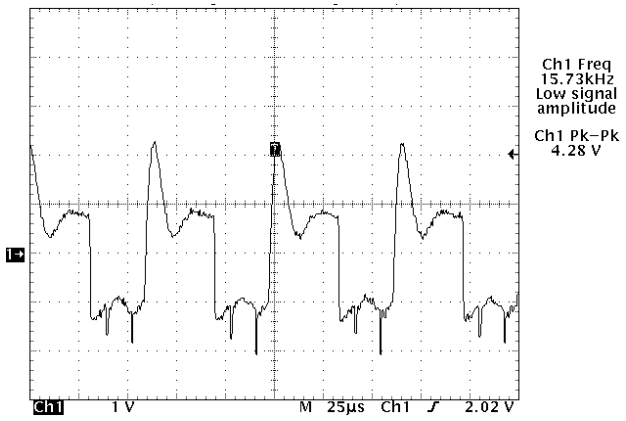


Figura 3-7, Generación de señal horizontal de bajo nivel

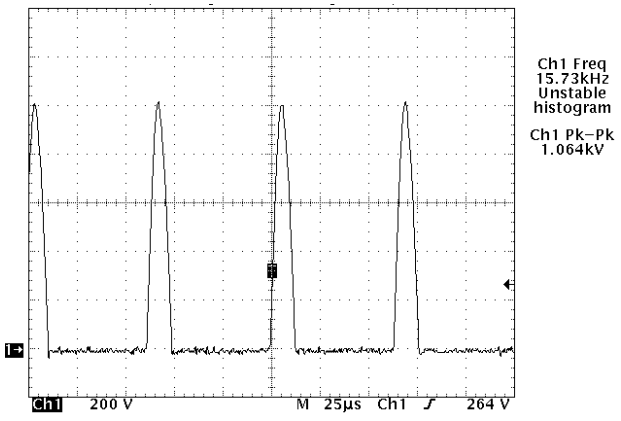
Salida horizontal

El circuito de salida horizontal genera una onda con forma de rampa de alta corriente que se usa para excitar al yugo horizontal. Además, excita al transformador de alto voltaje (IHVT), produciendo las fuentes necesarias para la operación del TRC. Estas fuentes incluyen la fuente de alto voltaje para el ánodo, fuentes para la reja pantalla y el enfoque, B+ del cátodo (Excitadores del TRC) y voltaje de filamento. Se proveen fuentes secundarias adicionales para el amplificador vertical.

La figura 3-8 muestra un diagrama simplificado del circuito de exploración horizontal y varias formas de onda durante la operación normal. La primera forma de onda es la salida del transformador excitador horizontal T14301-6. La siguiente forma de onda corresponde a la salida, Q14401-C. El voltaje de flyback requerido para el retroceso del haz de electrones es mucho mayor que el voltaje de exploración, generalmente alcanzando hasta cerca de 1000V



T14301-6



Retrazo Q14401-C

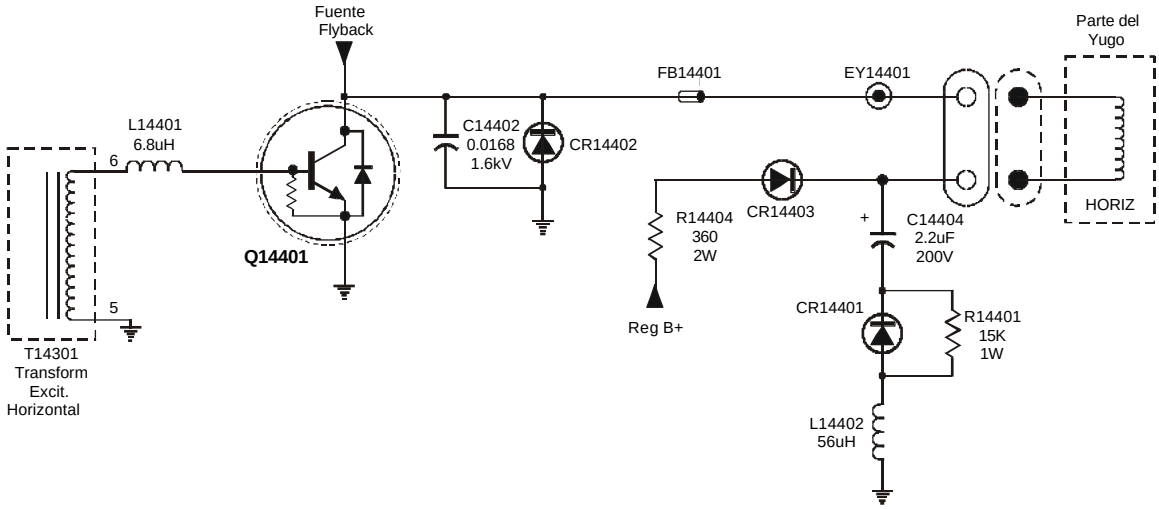
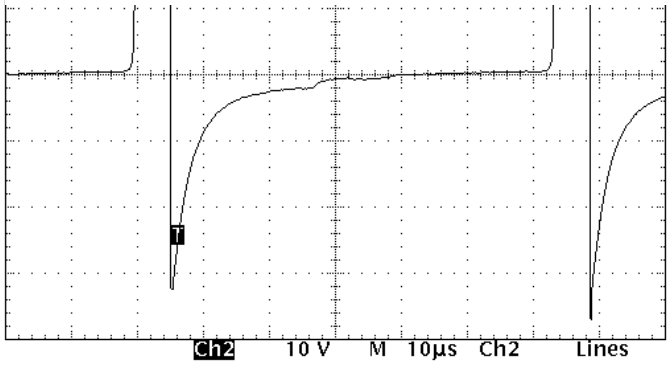


Figura 3-8, Exploración horizontal

Esta es una forma de onda expandida del Q14401-C mostrando la porción del trazo de la salida horizontal *(Q14401-C Trazo.)* El pulso de retraso *(Q14401-C Retraso)* es fácil de ver, pero lo que le pasa a la forma de onda durante el trazo es improbable de capturarlo con un osciloscopio analógico normal o digital. La forma de onda inferior está expandida y representa el trazo activo. En la figura *Q14401-C Retraso*, el trazo activo aparece como un voltaje plano, mientras que la figura *Q14401-C Trazo*, revela la verdadera forma de onda.



Trazo Q14401-C

Operación de exploración horizontal

En cualquier discusión de circuitos de deflexión, el flujo de corriente real y los diagramas de voltaje prueban ser de poco uso. Es más importante entender el flujo de energía durante los periodos de trazo y retraso. Por este entendimiento de cómo y cuando la energía es transferida, la búsqueda y solución de fallas llega a ser mas que rutina. El CTC203 utiliza una configuración bastante común para la exploración horizontal y generación de alto voltaje, sin embargo, si no se entiende la transferencia de energía, el esfuerzo de búsqueda y solución de las fallas puede ser reducida a cambiar partes o a buscar en áreas que no están involucradas con la falla.

Los técnicos deben entender que si no existe corriente del yugo, el haz de electrones deberá permanecer en medio de la pantalla. Recuerde, la corriente del yugo hace deflexionar el haz de electrones del centro de la pantalla hacia una dirección con flujo de corriente positiva y en dirección opuesta con flujo de corriente negativa. La amplitud de la corriente determina cuán lejos es empujado la deflexión del haz desde el centro. El decaimiento de la amplitud permite que el haz regrese al centro de la pantalla.

Sin embargo, la figura 3-9 muestra los componentes principales de la exploración horizontal, la interacción de la exploración y la porción de la generación del alto voltaje de la sección de salida horizontal es crítica. El alto voltaje de retroceso necesario para retornar el haz de electrones al lado izquierdo de la pantalla es un producto del generador de alto voltaje, a su vez genera y controla el haz.

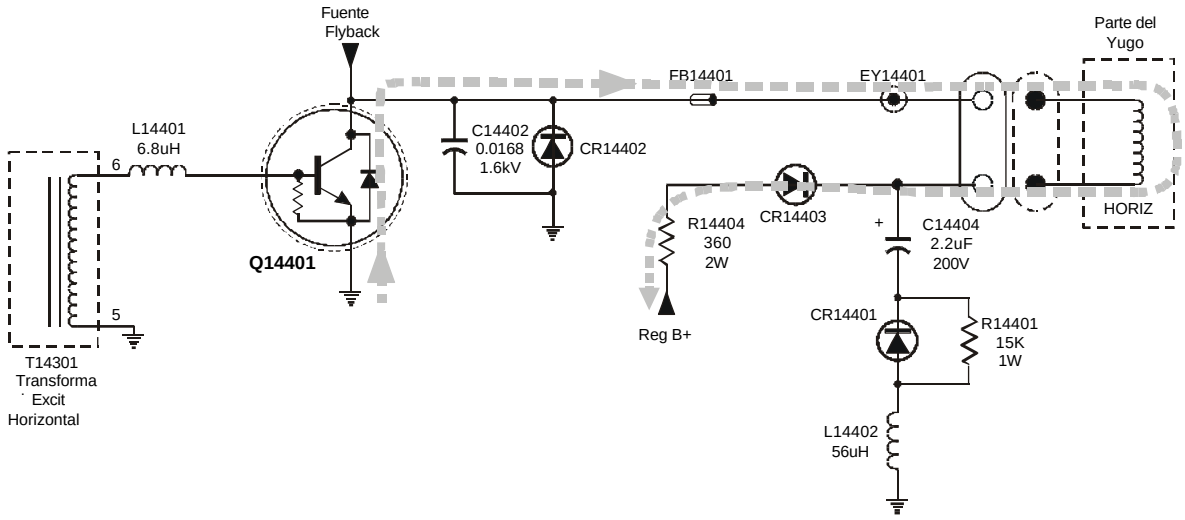


Figura 3-9, Iniciando la exploración horizontal, retorno desde centro a la derecha de la pantalla

Cuando inicia la exploración Q14401 se enciende. Ahora, la corriente empieza a fluir a través del yugo, siguiendo hacia tierra a través de Q14401, el yugo, CR14403 y R14404 hacia el B+regulado. Al mismo tiempo, el Cap-S C14404 está cargando al B+ regulado a través del R14401 y la bobina de linealidad L14402. Cuando el haz alcanza el extremo del lado derecho de la pantalla, la corriente del yugo está en un máximo en la dirección positiva, termina el trazo y la forma de entrada apaga al Q14401.

Ahora un alto voltaje, generado del IHVT (el voltaje de retroceso mostrado anteriormente) se pone en el Q14401-C. Dos cosas pasan. Primero, la corriente en el yugo empieza a decaer rápidamente sin una fuente y el haz empieza a ser desviado en la dirección negativa (de derecha a izquierda.) La corriente del yugo se descarga en el capacitor de retraso C14402, durante el aumento del voltaje de retroceso. El capacitor de retraso forma un circuito resonante con el yugo. Al mismo tiempo, el voltaje de retroceso ha alcanzado un pico y está también almacenando energía dentro del capacitor de retraso cargándolo a un voltaje extremadamente alto. Cuando la energía del yugo alcanza a cero, el flujo de corriente es también cero y el haz de electrones está al centro de la pantalla.

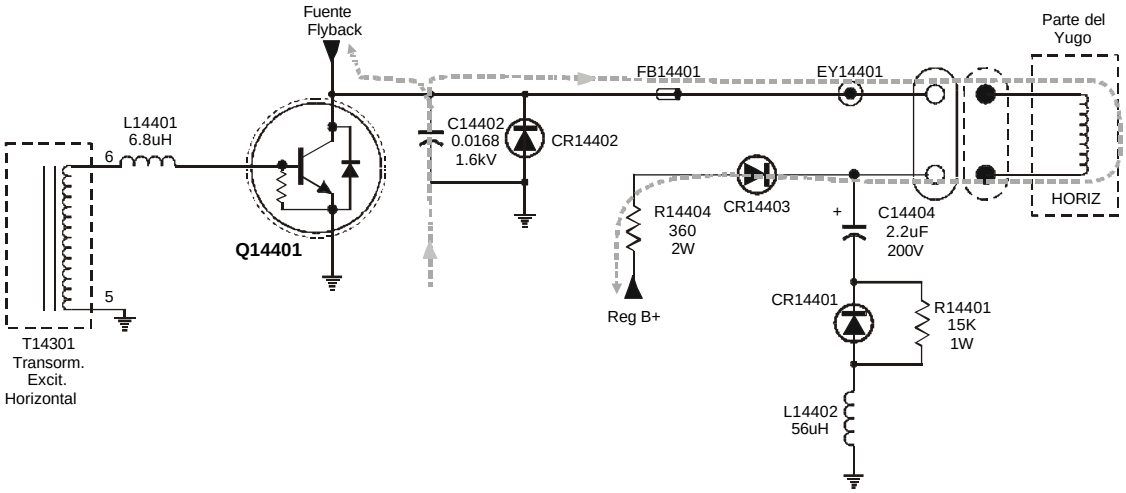


Figura 3-10, Exploración Horizontal, retorno desde derecha al centro de la pantalla

La energía de alimentación de retroceso está ahora decreciendo rápidamente y el voltaje cae en el Q14401-C. La segunda mitad del retrazo, del centro de la pantalla a la izquierda mas alejada ocurre cuando la energía de alimentación de retroceso ya almacenado en el capacitor de retraso resuene con el yugo. La diferencia ahora es la dirección del flujo de corriente. La corriente del yugo empieza ahora a formarse en la dirección opuesta causando que el haz sea deflexionado del centro de la pantalla a la izquierda.

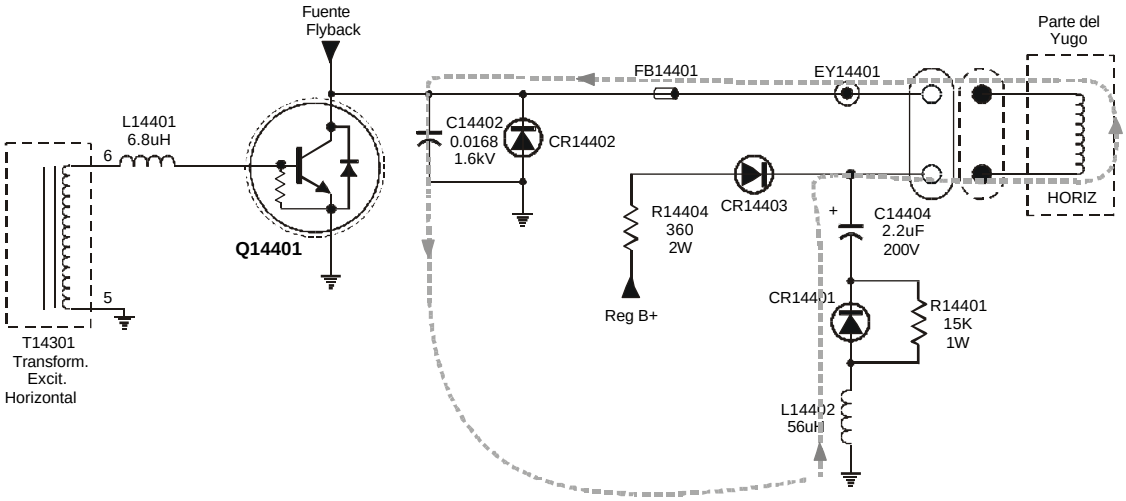


Figura 3-11, Exploración Horizontal, retorno desde el centro de la pantalla a la izquierda

Consejos Técnicos

En el momento en que el capacitor de retrazo haya entregado toda su energía al yugo, el voltaje del Q14401-C se acerca a cero. Si cualquier energía está todavía en la alimentación del "flyback" podría causar distorsión del raster o alguna falla catastrófica de los componentes de la salida horizontal. En este punto el diodo amortiguador CR14402 empieza a conducir, revirtiendo esta energía lejos del yugo y de otros componentes y así iniciar el trazo.

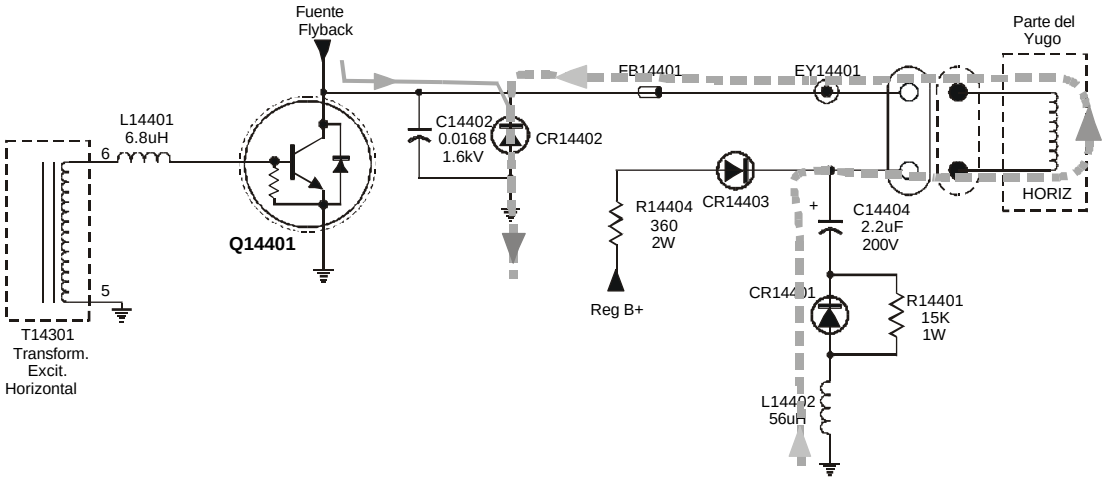


Figura 3-12, Exploración Horizontal, Diodo amortiguador

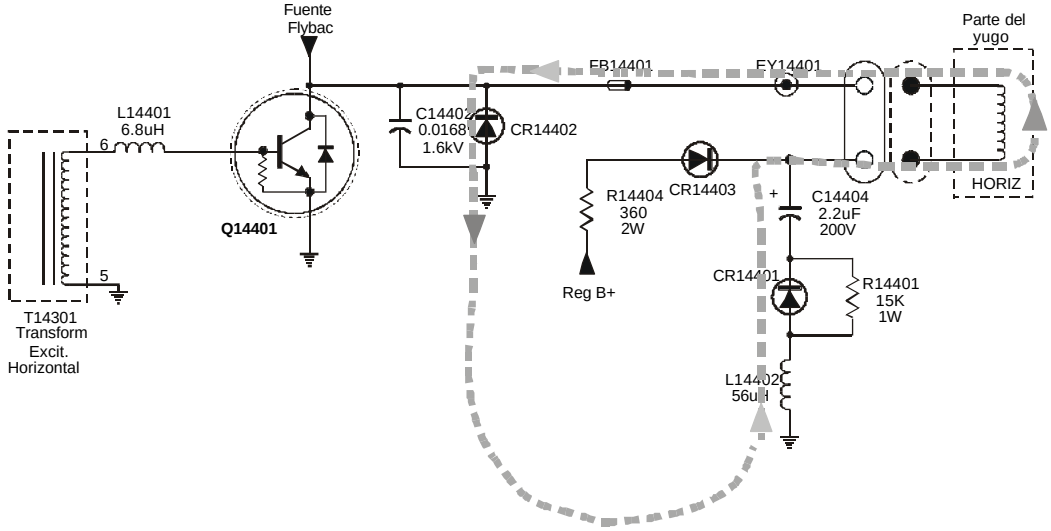


Figura 3-13, Exploración Horizontal, Trazo de la izquierda al centro

Ahora, la energía del yugo está al máximo, manteniendo el haz en el lado izquierdo de la pantalla. El principio del trazo (el haz de electrones moviéndose de la izquierda al centro de la pantalla) ocurre cuando la corriente del yugo comienza a fluir a través del diodo amortiguador y el Cap-S C14404. Luego, la energía del yugo decrece con la corriente decreciente y el haz se mueve de izquierda al centro de la pantalla. El Cap-S está ahora controlando cuán rápida se está perdiendo la energía del yugo, de ésta manera controla la rapidez de movimiento del haz.

Cuando el trazo alcanza el centro de la pantalla, la forma de onda horizontal entrante enciende al Q14401. El Reg B+ se aplica ahora al yugo y empieza de nuevo el ciclo de exploración, iniciando del centro al lado derecho de la pantalla.

Corrector de cojín Horizontal

La corrección de cojín horizontal se usa para compensar la distorsión de exploración horizontal que ocurre como una función de la posición vertical.

El circuito de salida horizontal está provisto de correcciones geométricas incluyendo correcciones de linealidad, corrección S y corrección de cojín EW (Este-Oeste). La corrección de linealidad se provee por la bobina de linealidad L14402. Se incluye una red de amortiguamiento en paralelo que consiste de C14405 y R14403 para reducir zumbidos en la bobina al principio de la exploración. La corrección-S se lleva a cabo por el capacitor S C14404.

En el CTC203, la corrección de cojín Este-Oeste se maneja en forma diferente dependiendo del tamaño del TRC. Las pantallas pequeñas y menores de 27 pulgadas poseen yugos con corrector de cojín y requiere solamente de algunos pequeños ajustes de los valores de los componentes para llevar a cabo la corrección de cojín. Para cinescopios arriba de 27 pulgadas (VLS), la corrección de cojín se efectúa a través de un circuito modulador de diodos. El modulador a diodos es un “pseudo” circuito horizontal operando bajo la salida horizontal normal.

La figura 3-14 muestra un diagrama simplificado donde ilustra el principio del modulador a diodos. Un circuito de corrección de cojín activo, excitando una forma de onda de control E/W proveniente del T4-Chip, U12101-17, controla el voltaje en la unión de la L14801 y el C14805. Dado que el número de exploraciones horizontales es proporcional al voltaje entre el capacitor S C14404, el circuito de cojín puede controlar el número de exploración controlando el voltaje de la parte baja del C14404. El voltaje en la parte alta del C14404 está esencialmente atado al voltaje B+ regulado. Para llevar a cabo la corrección de cojín, una forma de onda parabólica de un vertical se produce por el circuito de cojín y a su vez aplicado al capacitor S. Esto produce la modulación deseada para exploración horizontal. Otra característica del modulador a diodos es que permite el ajuste de anchura, esto también se lleva a cabo variando el voltaje de CD en la parte de abajo del capacitor S.

Los problemas típicos del corrector de cojín serían que no exista suficiente corrección ó que corrijan demasiado. Esto sería visto en la forma de onda de corrección que su amplitud sea muy alta o muy baja. Demasiada amplitud o falla en el circuito de corrección de cojín resultaría en una distorsión de cojín del raster muy importante. Amplitud demasiado baja resultaría en una distorsión con forma de barril.

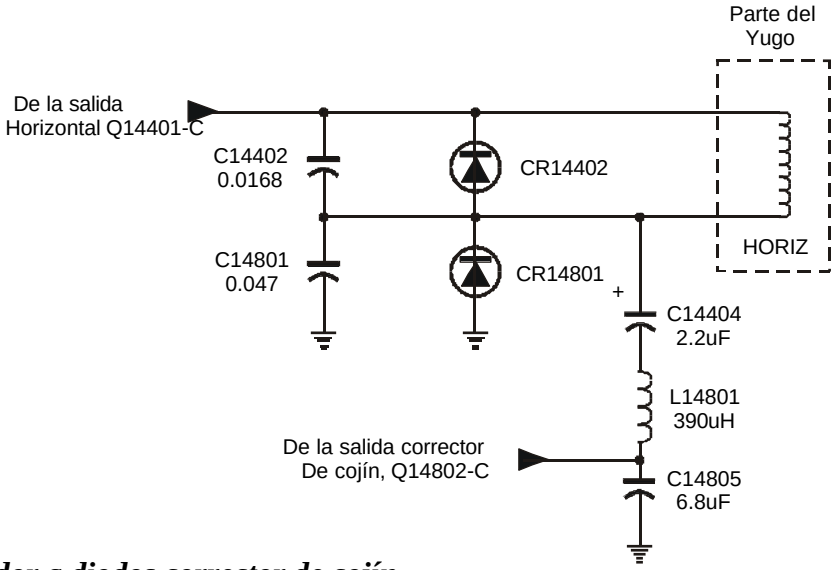


Figura 3-14, Modulador a diodos corrector de cojín

XRP

El circuito de protección de rayos X (XRP) colapsa la deflexión horizontal en caso de que una falla sea detectada y si esa falla induce radiación a través del TRC excediendo los límites aceptables. El circuito produce un voltaje de CD el cuál es proporcional al voltaje del ánodo del TRC. Este voltaje es comparado con una rango de referencia dentro del T4-Chip. Si el voltaje detectado excede la referencia interna, se activa un latch, el cuál colapsa la salida del excitador horizontal del T4-Chip. Esto a su vez deshabilita el voltaje del ánodo apagando al TRC.

El Latch del circuito de protección de Rayos X en el T4-Chip puede ser reinicializado solamente a través de la comunicación IIC, con una transición de encendido a apagado del registro de Encendido/Apagado del T4-Chip. Esto permite que el programa sea controlado y vuelva a arrancar después de los molestos disparos del XRP.

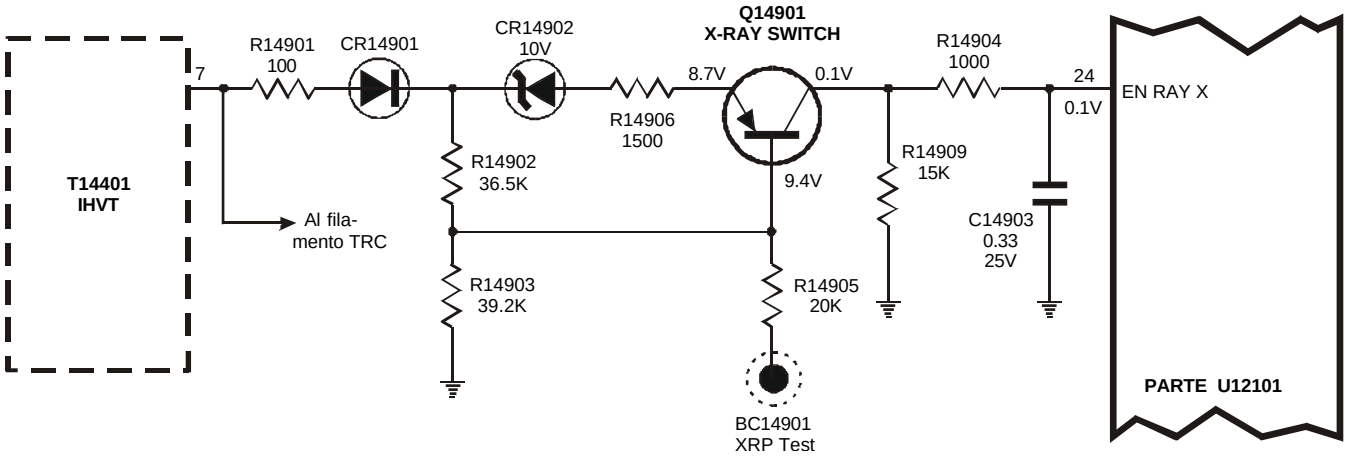


Figura 3-15, Circuito Protección de Rayos X (XRP)

El corazón del circuito XRP se encuentra en el T4-Chip, el U12101-24 es la entrada del comparador del XRP. Este comparador posee un voltaje de referencia de +3V +/- 12 mV (4%). El voltaje de referencia se produce entre un rango de referencia de temperatura estable. Si el voltaje en la entrada excede al voltaje de referencia de 3 volts se activa un latch, el cuál inhibe la salida horizontal del T4-Chip. Esta acción anula la habilidad del chasis para producir alto voltaje, eliminando una posible amenaza de rayos-X.

El voltaje detector de XRP se produce en la terminal 7 del devanado de filamento del flyback. Esta salida esta diseñada para seguir de cerca el alto voltaje. El voltaje de filamento es rectificado por CR14901, produciendo un voltaje de CD proporcional al alto voltaje. El voltaje de CD se aplica a un divisor de resistores de precisión que consiste de R14902 y R14903. Los valores del divisor del XRP se eligen para producir un voltaje de umbral de disparo correcto de XRP para cada TRC. Si el voltaje llegara ser lo suficientemente grande, el diodo zener CR14902 empieza a conducir y el Q14901 se activa. La corriente fluye a través de la R14909 e inicia una caída de voltaje proporcionalmente. Cuando la corriente se incrementa lo suficiente, el voltaje en U12101-24 excederá el nivel de voltaje de 3 volts del comparador de XRP en el T4-Chip y el latch del XRP se habilita.

Para un disparo típico del XRP, el sistema de control intentará restablecer al horizontal después de un retraso de tiempo de 1.5 segundos aproximadamente. Si existen tres de estos tipos de intentos de arranque en un minuto, el chasis se deshabilitará. En este punto será necesario volver a encender de nuevo el televisor a través del panel frontal o el control remoto.

Corrección del Eje Z (Rotación de la imagen)

El circuito corrección de Eje Z se usa para contrarrestar la rotación de la imagen cuando el cinescopio es orientado a una dirección Norte o Sur. Esto se lleva cabo agregando un campo magnético de CD para contrarrestar el campo magnético de la tierra.

El CTC203 usará un microprocesador de aproximación controlada para la corrección del Eje Z (rotación de la imagen) previamente usado en el chasis CTC197.

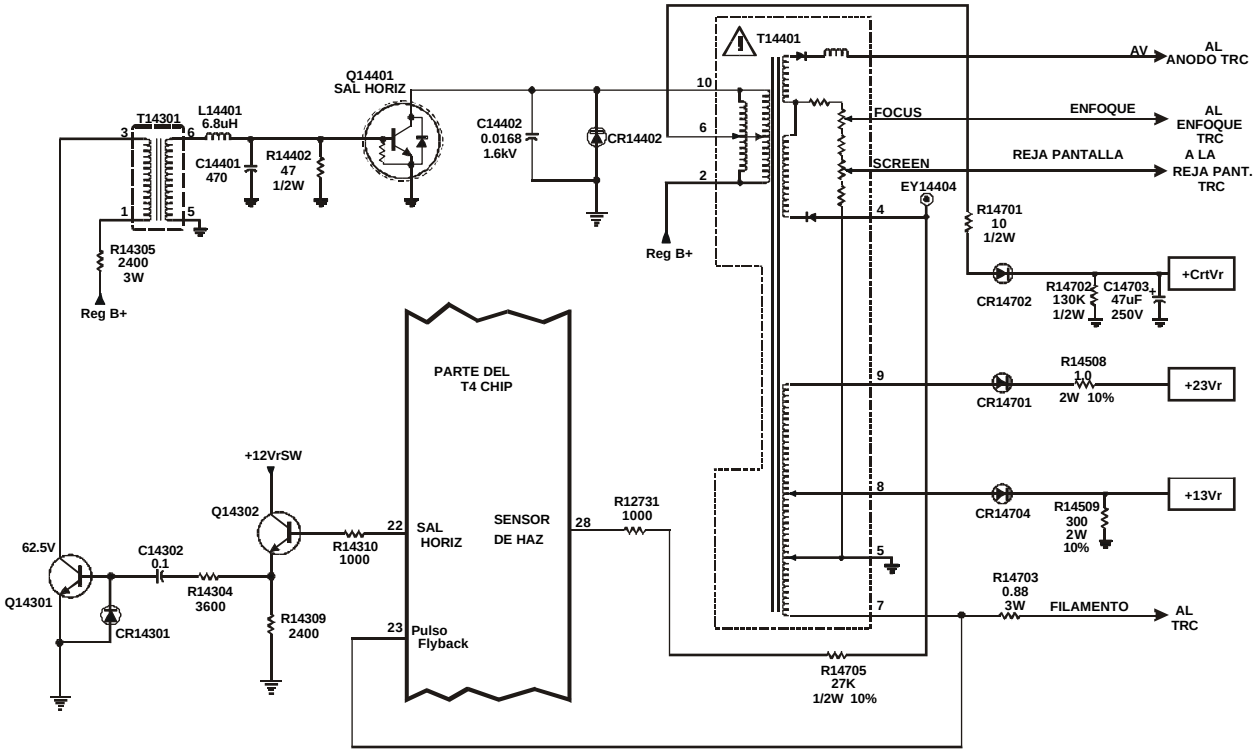


Figura 3-16, Generación de las fuentes secundarias

Generación de las fuentes secundarias de horizontal

Las fuentes secundarias cubiertas en la sección de la fuente de alimentación son mostradas aquí nuevamente. El transistor de salida horizontal, Q14401 provee la demanda de corriente de estas fuentes y también para la deflexión horizontal.

En esta configuración, los devanados del yugo horizontal están conectados en paralelo con el devanado primario del IHVT, T14401. Durante el tiempo de retorno el flujo de energía combinado en el devanado del yugo y del devanado primario del IHVT están siendo cargados en el capacitor de retrazo C14402. El voltaje entre el primario del T14401 alcanza un máximo, mayor de +1000V y rápidamente disminuye, al igual que la transferencia de energía al capacitor de retrazo. Si el capacitor de retrazo cambia su valor, la anchura de la imagen es afectada directamente, pero también es la resonancia entre el devanado del yugo horizontal y del T14401. Cuando la transferencia de energía disminuye y no se alcanza la corriente pico resultará una excesiva disipación de calor en los circuitos de salida horizontal.

Dos muestras del voltaje del secundario son retroalimentados al T4-Chip. Una es una muestra del voltaje de filamento usado para amarrar la frecuencia de salida a la entrada. La segunda es una muestra de corriente generada en el devanado secundario que suministran voltaje de ánodo y reja. Debido a que la fuente del ánodo también suministra corriente del haz, esto puede ser usado para monitorear el haz de electrones del TRC. Si la corriente del haz se incrementa demasiado, la excitación del TRC puede ser reducido en el T4-Chip, reduciendo la corriente del haz.

Generalidades de la exploración vertical

El circuito de deflexión vertical en el CTC203 es un simple CI, amplificador lineal de CD acoplados a las bobinas del yugo vertical. La rampa vertical se genera en el T4-Chip. La altura vertical, polarización, corrección-S y ajustes de linealidad son efectuados en el T4-Chip a través del bus de datos IIC. La información de temporización (período) para el generador de rampa se deriva de un circuito digital de conteo vertical. Esto resulta en un excelente rendimiento de entrelazado. La etapa de salida vertical incluye un circuito integrado que contiene el amplificador de potencia, el generador de retrazo y la protección térmica.

El circuito vertical en el CTC203 es muy similar a los circuitos verticales del CTC197, CTC179/189 y de los primeros CTC177. Como los primeros chasis, el amplificador de salida es del tipo acoplado por CD en lugar de acoplamiento capacitivo de CA. El circuito de acoplamiento de CD posee la ventaja de pocas partes, bajo costo y la linealidad llega ser menos dependiente de la tolerancia y vejez del capacitor electrolítico. La corrección-S, la tendencia de las líneas horizontales de estar espaciados cerca de diferentes puntos en la pantalla, se lleva a cabo dentro del T4-Chip.

Debido al acoplamiento de CD, el nivel de CD de la rampa de referencia vertical del U12101-15 afecta al centrado vertical. Esto permite que el ajuste de CD Vertical (Centrado Vertical) sea incluido en los alineamientos digitales. El centrado vertical se lleva a cabo moviendo la rampa vertical mas arriba o más abajo alrededor de un voltaje de CD. Esto también compensa las tolerancias en el voltaje de CD de la rampa de referencia.

El circuito vertical actúa como un convertidor de voltaje a corriente. Cambia la señal de rampa de CD de frecuencia vertical que sale del T4-Chip a una rampa de corriente a través del yugo para reflexionar el haz de electrones de arriba abajo y de abajo hacia arriba del TRC. Las figuras 3-17 y 3-18 muestran el circuito vertical y una forma de onda típica de salida del T4-Chip, U12101-15 y la salida resultante del CI Vertical, U14501-5. El CI Salida Vertical U14501, es un amplificador inversor que baja la corriente en la terminal 5 cuando la terminal 1 es alto, y entrega corriente (fuente) en la terminal 5 cuando la terminal 1 es bajo. El U14501 se alimenta de una fuente de voltaje de arranque de +23 Volts, generado a partir de una fuente secundaria de horizontal.

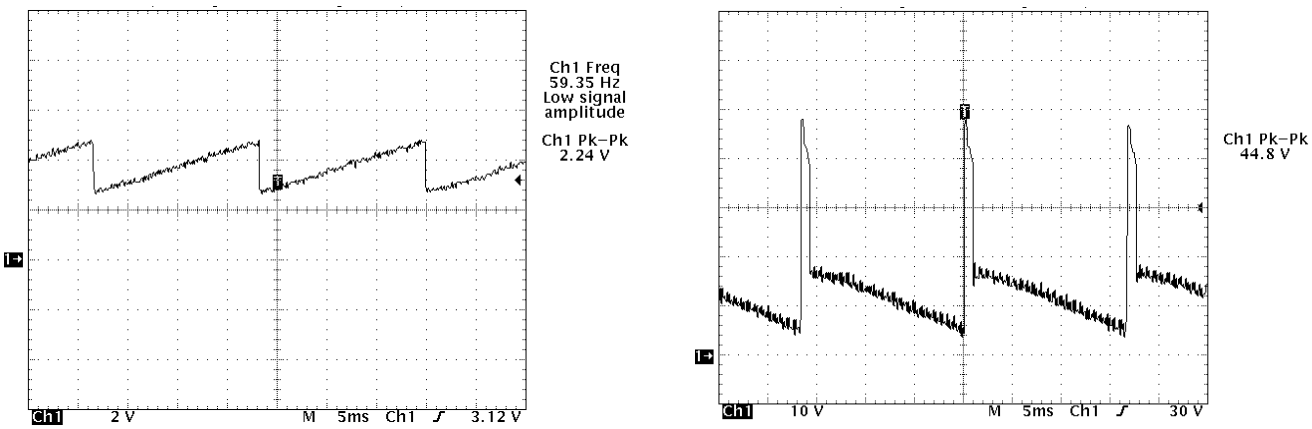


Figura 3-17, Formas de onda vertical

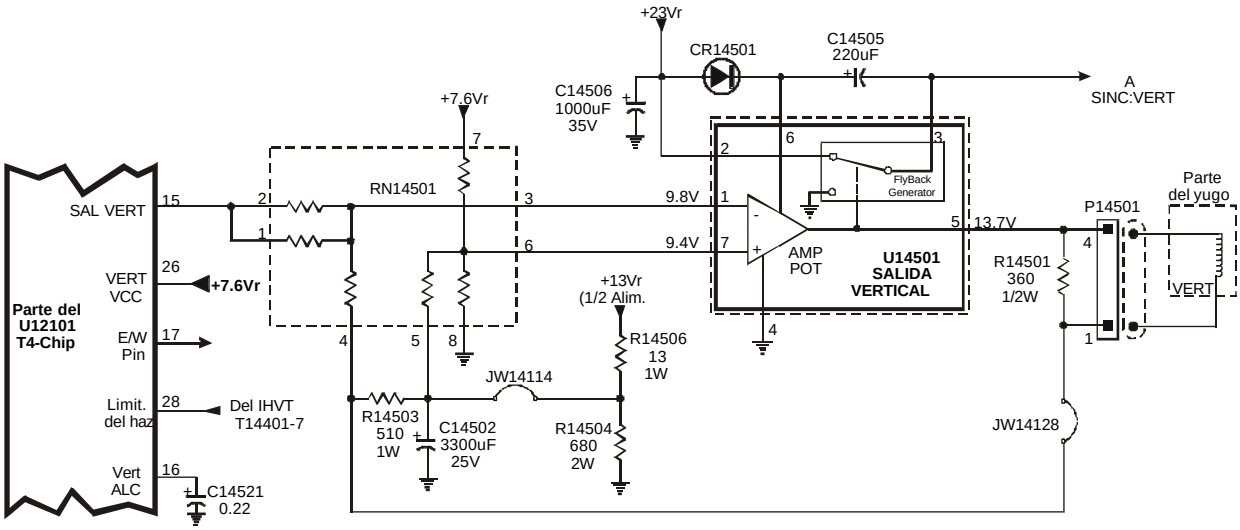


Figura 3-18, Salida Vertical

Media-Alimentación

Un aspecto importante de la circuitería vertical es la "media-alimentación". Está conectado a uno de los extremos del yugo y permanece a aproximadamente a la mitad de la fuente de +26 Volts. La fuente "media alimentación" de aproximadamente 13 Volts, se desarrolla a partir del devanado secundario del IHVT y del CR14704. La fuente de voltaje de +26 Volts se toma de una porción del mismo devanado lo que significa que la fuente de +26 Volts y la +13 Volts son proporcionales. El propósito de la media alimentación es proveer un voltaje de referencia a la circuitería vertical, sobre el que la corriente del yugo es generada.

En discusiones sobre exploración horizontal fue notado que sin la corriente del yugo, el haz de electrones estría en el centro de la pantalla. Los devanados del yugo vertical son similares excepto que la deflexión ocurre de arriba para abajo y de abajo para arriba. La corriente en una dirección desvía el haz hacia la parte superior de la pantalla. La corriente en la dirección opuesta desvía el haz hacia la parte inferior. La corriente a través del yugo debe viajar en dos direcciones para llevar a cabo una exploración completa de la imagen del TRC.

La exploración inicia del centro de la pantalla (corriente de deflexión cero) y viaja hacia la parte inferior. Si no hay entrada al U14501, el voltaje de salida en la terminal 5 es aproximadamente ½ de la fuente de alimentación ó cerca de +13 Volts. Con los dos extremos del devanado del yugo vertical a +13 Volts no existe corriente de yugo y el haz está en el centro de la pantalla. La forma de onda vertical en la entrada del U14501 está tendiendo a positivo en este punto. Debido a que el amplificador invierte, la salida está tendiendo a negativa (hacia tierra). La salida está conectada a la parte alta del yugo, lo que significa que también está tendiendo a negativa durante este tiempo. Debido a que la "media-alimentación" esta conectada en la parte baja del yugo, cuando la terminal se va a cero volts, existe cerca de 13 volts de potencial entre los devanados del yugo, pero en la dirección negativa.

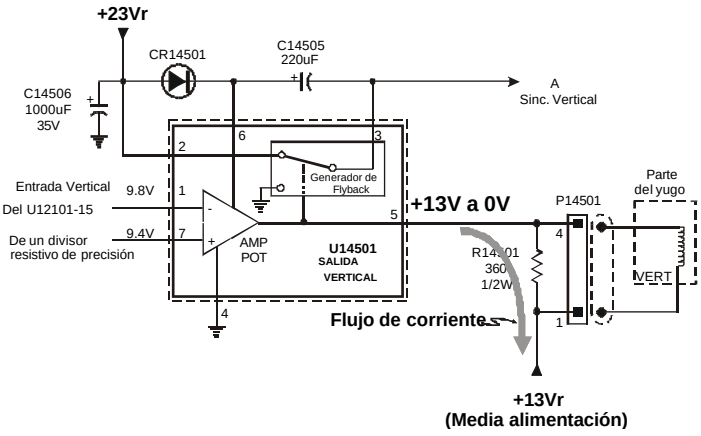


Figura 3-19, Exploración vertical del centro hacia la parte inferior de la pantalla

Cuando se inicia el retrazo, el voltaje de retrazo (mas tarde se hablará mas sobre esta fuente) se pone a la salida del U14501. La fuente de retrazo es acerca de +43 volts, el cuál está ahora en la parte alta del yugo. Debido a que la parte baja del yugo está conectada a la fuente de retrazo, existen ahora cerca de +30 volts (+43V - +13V) entre el devanado del yugo vertical. La corriente en el yugo empieza disminuir rápidamente de un máximo negativo hacia el flujo positivo. Y primero permite que el haz de electrones viaje de regreso al centro de la pantalla, y como decrece entonces causa que la corriente fluya en dirección opuesta y el haz de electrones inicia su viaje rápidamente del centro hacia la parte superior de la pantalla.

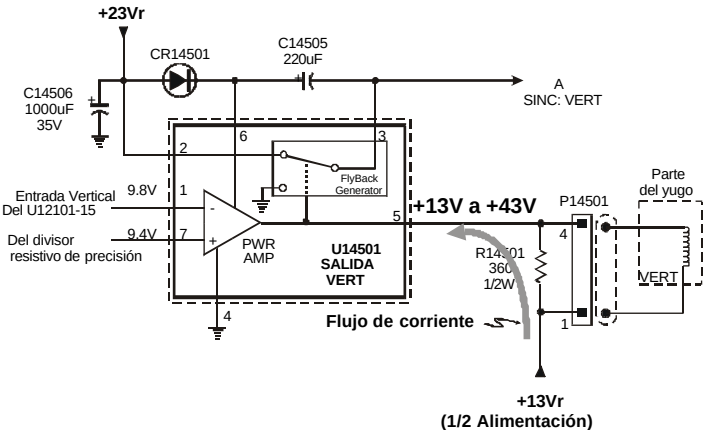


Figura 3-20, Exploración vertical de la parte inferior a la parte superior de la pantalla

Como el haz alcanza la parte superior, la exploración inicia de nuevo, ahora con la forma de onda de entrada manejando la salida hacia cero (tierra). Primero, el flujo de corriente positivo máximo disminuye a cero, permitiendo que el haz vaya de la parte superior de la pantalla al centro. Luego, la porción del flujo de corriente negativa de exploración del centro a la parte inferior de la pantalla inicia cuando el U14501-5 cae por debajo de +13 volts y tienda a cero. La exploración inicia de nuevo ahora.

Los resistores en las terminales 7 y 8 del RN14501 limitan la corriente en el yugo para mantener el haz de deflexión fuera de la pantalla en le caso de que el U14501 estuviera en corto a tierra o a la fuente de +26 volts. C14502 actúa como un filtro y con el R14504 ayuda a reducir la corriente de rizo de frecuencia vertical en la media-alimentación. La media-alimentación se envía a la terminal 5 del RN14501 y a través del R14503 se envía a la terminal 4 del RN14501. El voltaje de polarización en RN14501-5 sale por la terminal 6 hacia la entrada no-inversora del CI vertical, U14501-7. El voltaje de polarización en RN14501-4 sale de por la terminal 3 hacia la entrada inversora del CI vertical, U14501-1. Esto ayuda a cancelar cualquier modulación de la media alimentación resultante de la corriente de frecuencia vertical en el C14502. La calidad del efecto de cancelación es determinada por el apareamiento de los resistores en RN14501. Estos normalmente se emparejan dentro de un porcentaje de 0.5.

U12101-15 provee un diente de sierra vertical de 2 Vpp a las terminales 1 y 2 del RN14501. El nivel de CD promedio de la rampa es aproximadamente la mitad del voltaje de la alimentación (+7.6 V) del vertical del T4-Chip en la terminal 26 (aproximadamente 3.81 volts). La rampa puede ser ajustada +/- 150mV a través del ajuste de centrado de CD vertical en el bus de datos IIC usando el menú de servicio con el panel frontal o por Chipper Check.

La rampa vertical y la señal de error sobrepuestos en la media alimentación provenientes del resistor sensor de corriente, R14503, son sumados juntos por la red de resistores RN14501, y enviados a la entrada inversora, terminal 1del U14501.

La fuente de voltaje de +7.6 volts se envía a la terminal 7 del RN14501 para ser reducido a la mitad a través de un divisor de voltaje interno. Luego es sumado a la señal de error montando sobre la media-alimentación proveniente del resistor sensor de corriente, que sale de la terminal 6 del RN14501 y aplicado a la entrada no-inversora, terminal 7 del U14501. El voltaje de CD promedio en la terminal 7 es cerca de 9 volts durante la operación normal.

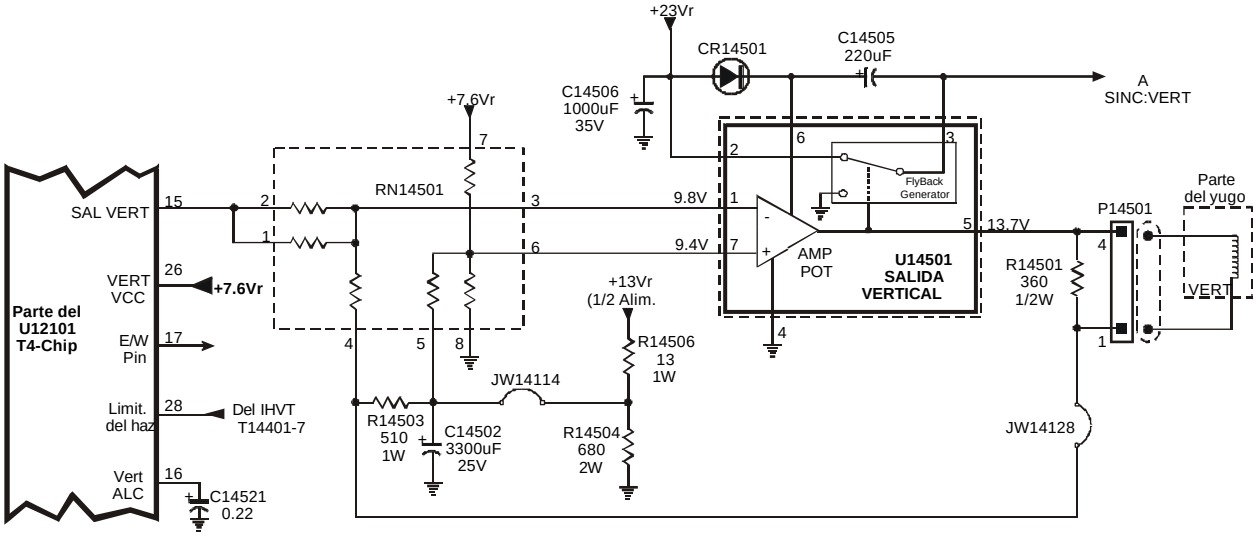


Figura 3-21, Salida Vertical (Repetición)

Fuente de Retrazo Vertical

Durante la porción activa de exploración, la corriente fluye en una dirección tal para causar que el haz viaje hacia la parte inferior de la pantalla del TRC. Durante el retrazo, el yugo debe detener el viaje hacia abajo del haz y regresarlo a la parte superior de la pantalla invirtiendo la corriente del yugo. El haz viaja hacia la parte inferior de la pantalla en 1/60 de segundo, pero tiene que regresar a la parte superior en mucho menos tiempo. La circuitería vertical utiliza algunos trucos para llevar a cabo la tarea.

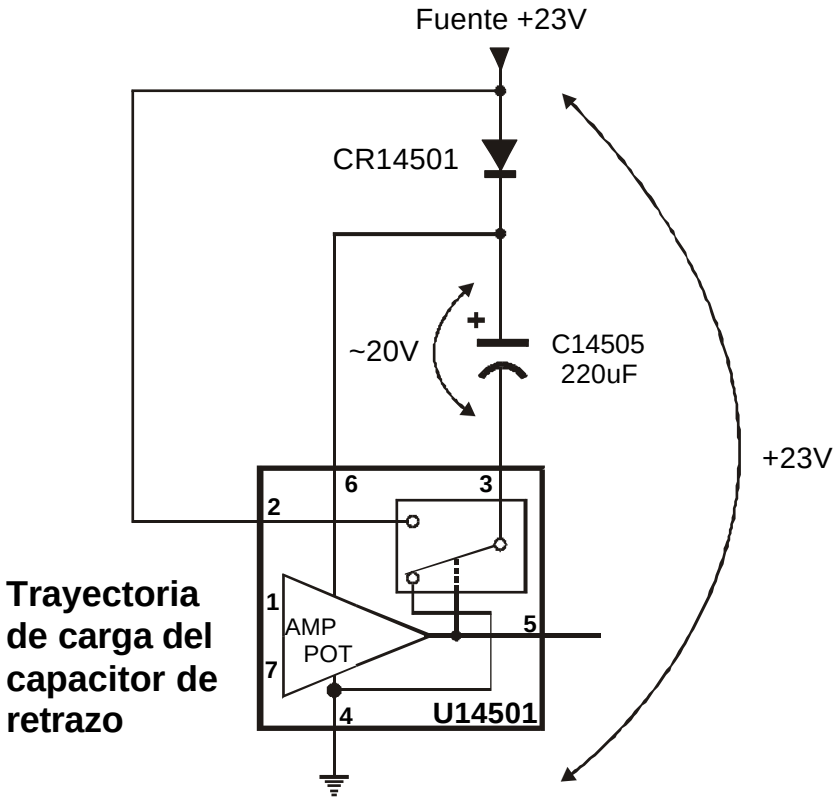


Figura 3-22, Trayectoria de carga de la fuente de retrazo vertical

Durante el retrazo, la rampa se restablece causando que la salida del U14501, terminal 5 vaya a un nivel alto, desviando el haz a la parte superior de la pantalla. La corriente adicional requerido para desviar el haz desde la parte inferior al parte superior de la pantalla se produce por el C14505. Durante el tiempo de exploración, la terminal negativa del C14505 se aterriza por un relé interno a través de la terminal 3 del U14501 (Figura 3-22). El capacitor se carga hasta cerca de 20 volts.

En el retrazo, el interruptor del generador de retrazo conecta la terminal 3 con la terminal 2 dentro del U14501 (Figura 3-23) aplicando la fuente de voltaje de +23 volts en serie con la ahora C14505 cargada. La carga almacenada en el C14505 mas los 20 volts en su terminal negativa produce cerca de +43 volts en la terminal 6, terminal de fuente de alimentación positiva del U14501. El voltaje de alimentación incrementado trae rápidamente el haz a la parte superior de la pantalla. La figura 3-24 nos muestra una forma de onda de salida típica del U14501-6. Note que el nivel de salida de CD normal de +23 volts con el voltaje de retrazo solamente están siendo entregados durante el tiempo de retorno.

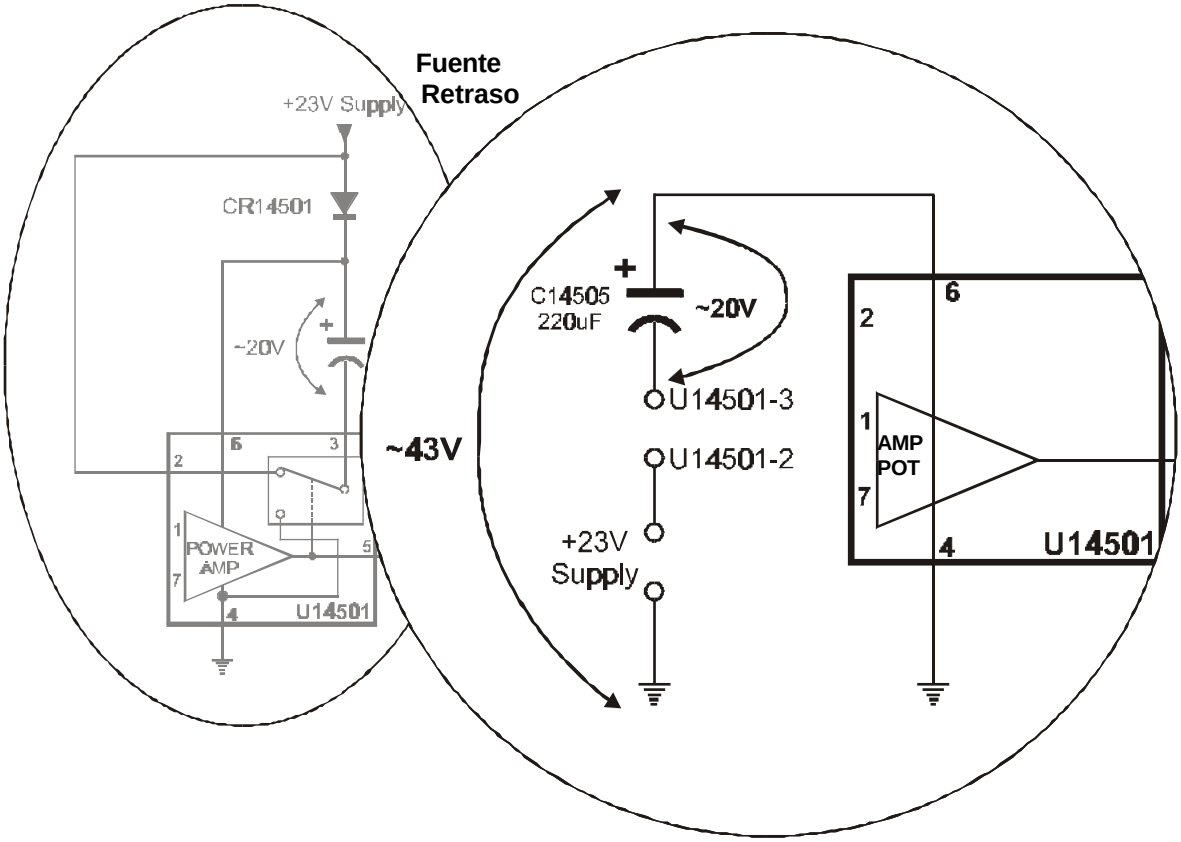


Figura 3-23, Fuente de retrazo vertical

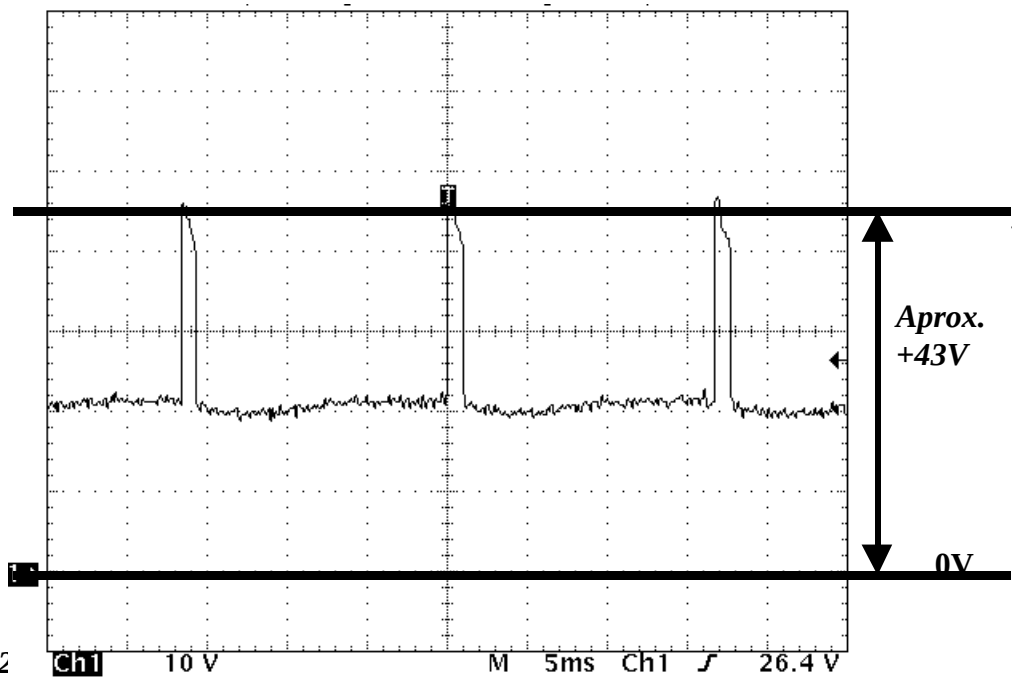


Figura 3-2

Limitador de haz

Existen varias entradas y salidas del T4-Chip relacionadas a la exploración vertical. La compensación de la altura vertical variando la corriente del haz se lleva acabo a través de la terminal 28 del U12101. La rampa de salida vertical en el U12101-15 cambiará cerca del 1 por ciento por cada volt de cambio en la terminal 28. La terminal 28 posee nominalmente 6.1 – 7.3 volts durante la operación normal. Cuando se incrementa la corriente del haz hacia el umbral del limitador del haz, se llega un punto cuando la línea que sensa el haz iniciará bajando la referencia de voltaje en la terminal 28. Esto causa una pérdida en la rampa de referencia vertical en el U12101-15 reduciendo ligeramente la exploración vertical previniendo una expansión de la trama verticalmente durante imágenes de video con corriente de haz elevados.

CAN (Control Automático de Nivel) de la Rampa Vertical

El U12101-16 es el CAN (Control Automático de Nivel) de la rampa vertical que mantiene a la rampa vertical en un nivel constante, incluso si varía el intervalo vertical como con una señal de video no estándar. C14521 ajusta a la constante de tiempo de esta amplitud regulando el circuito servo. Si la capacitancia total fuese muy pequeña, la linealidad vertical sería afectada. En casos extremos, podrían verse inestabilidad vertical de campo a campo.

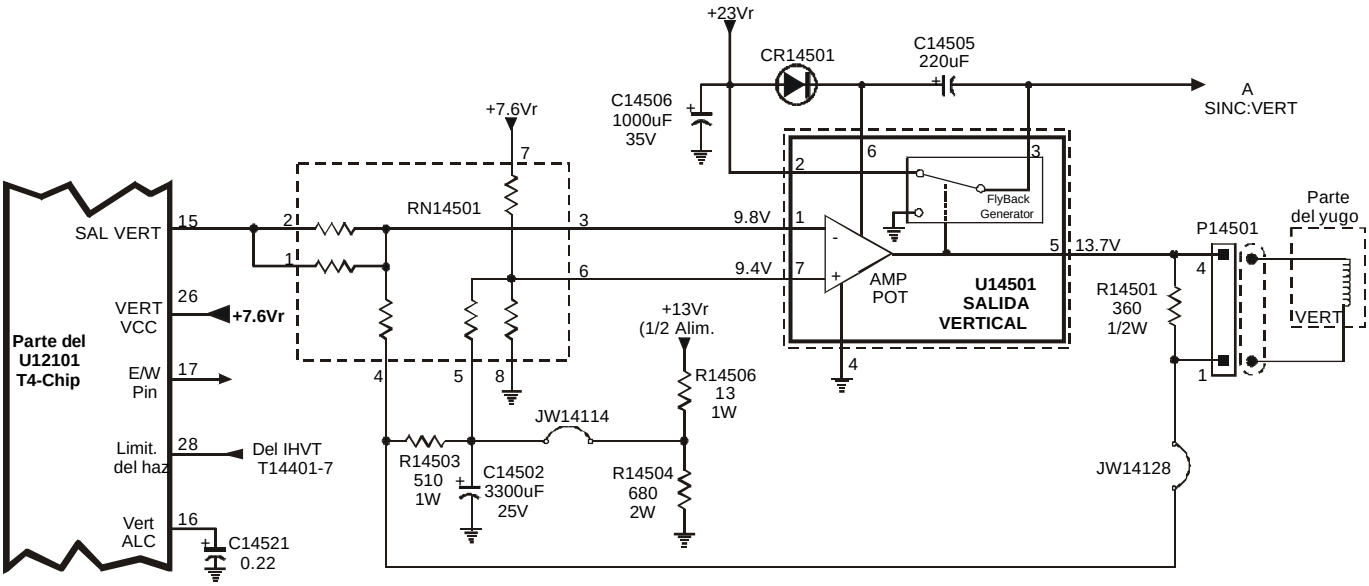


Figura 3-21, Salida vertical (Repetición)

Corrección Geométrica E/W

Una señal de corrección de cojín E/W es generada internamente por el T4-Chip y sale a los amplificadores de corrección de cojín. Se usa para corregir errores de cojín en la trama horizontal. La figura 3-22 muestra una forma de onda de salida de corrección de cojín típica proveniente del U12101-17.

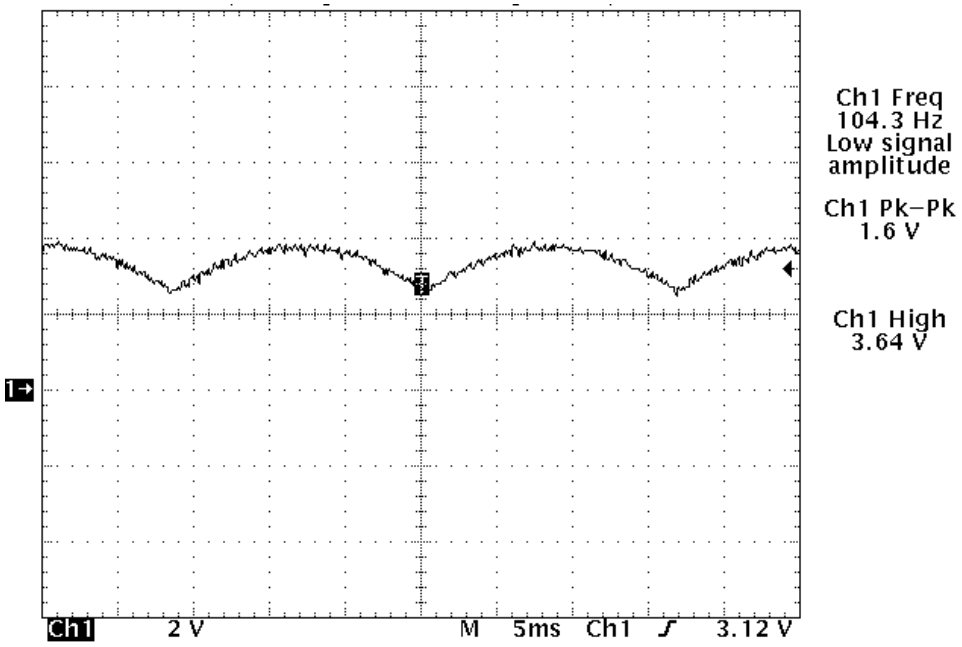


Figura 3-22, Forma de Onda de corrección de cojín

Búsqueda y Solución de Fallas

El circuito vertical está acoplado por CD y no cuenta con capacitores para formación-S y retroalimentación. Como resultado, la búsqueda y solución de fallas en el vertical puede llevarse a cabo con un voltímetro digital y un osciloscopio.

Precaución: No intente verificar la operación de CD del U14501 aterrizando la terminal 1 ó aplicando 23 volts, podría resultar dañado el U14501 ó cualquiera de las etapas acopladas directamente.

No hay deflexión vertical

1. Verifique la presencia de la fuente de 23 volts en el U14501-6 y U14501-2. Si no está presente, revise la fuente de +23 Vr. Si está correcto pase a la siguiente etapa.

2. Verifique la media-alimentación de aproximadamente 13 volts en el U14501-5. Si no está allí, verifique que el R14501 no esté abierto. Si está correcto, pase a la siguiente etapa.

3. Verifique la parábola vertical de 2 Vpp en el U14501-1. Si no está presente, verifique una señal rampa vertical en el U12101-15. Si la rampa vertical está presente, sospeche del U14501 como defectuoso. Si no está presente, pase al siguiente paso.

4. Verifique 7.6 volts en el U12101-26. Si no está presente verifique la fuente de alimentación principal. Si el voltaje está correcto, verifique la existencia de aproximadamente 3.5 volts en el U12101-16. Si el voltaje está incorrecto, sospeche del C14521 como defectuoso.

Sistema de Control

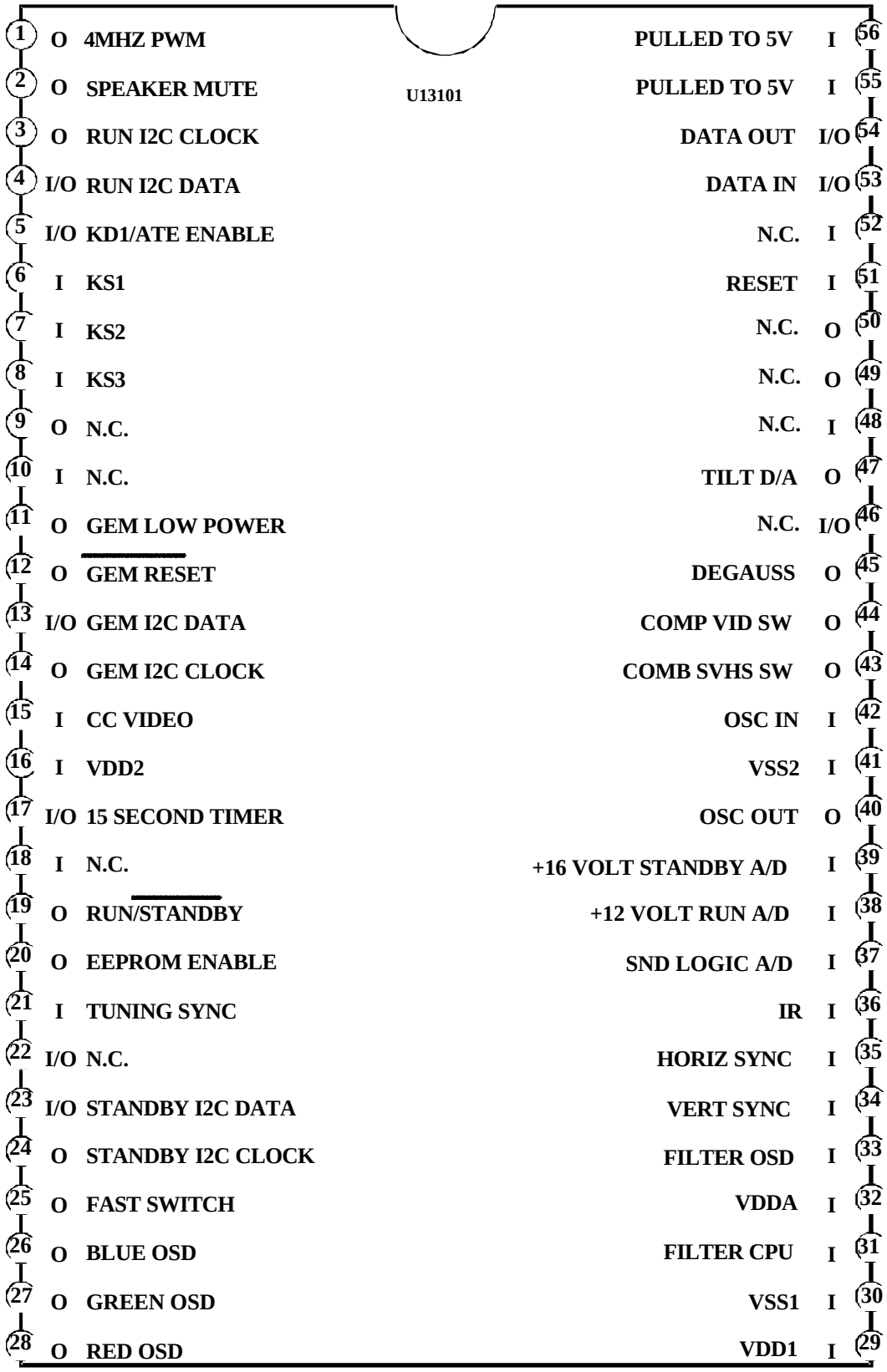
Generalidades

El sistema de control del CTC203 consiste de un microprocesador principal y una EEPROM principal. El sistema de control del CTC203 está basado en un núcleo microprocesador ST9 de SGS-Thomson, que es el ST9296. Este es el mismo microprocesador usado en el CTC197. Posee las siguientes características.

- Encapsulado SDIP de 56 terminales, el cuál incluye 31 terminales ENT/SAL bidireccionales, 8 de los cuáles son drenador-abierto.
- Desplegado en pantalla.
- Cortador de datos de subtítulos.
- RAM de 2 K.
- ROM de 62 K.
- 8 canales de convertidores D/A PWM.
- Acumulador de pulsos.
- Puerto serial asíncrono.

La figura 4-1 es un diagrama de terminales del microprocesador. Cada terminal está marcado con una función y O (“output”) si es salida, I (“input”) o I/O si son ambos.

El chasis CTC203 es un receptor de televisión controlado digitalmente. El Sistema de Control gobierna la operación completa de la televisión. Los circuitos de control no son solo responsables de encender y apagar al aparato, sino también para alinear los diferentes circuitos tales como deflexión y señal. Los ajustes que fueron alineados con un potenciómetro en otros chasis, ahora son alineados digitalmente a través del microprocesador con los valores almacenados en la EEPROM (Memoria de Solo Lectura Borrable y Programable Eléctricamente). Esto significa que los valores pueden ser cambiados escribiendo nuevos valores a los parámetros específicos. La EEPROM mantendrá todos los valores escritos en él durante y después de ausencia de fuente de voltaje. La EEPROM también almacena ciertos ajustes del usuario. Esto asegura que estos ajustes no se perderán durante cortes de voltajes prolongados.



Microprocessor Top Level Block Diagram

Figura 4-1, Diagrama de terminales del microprocesador (vista superior)

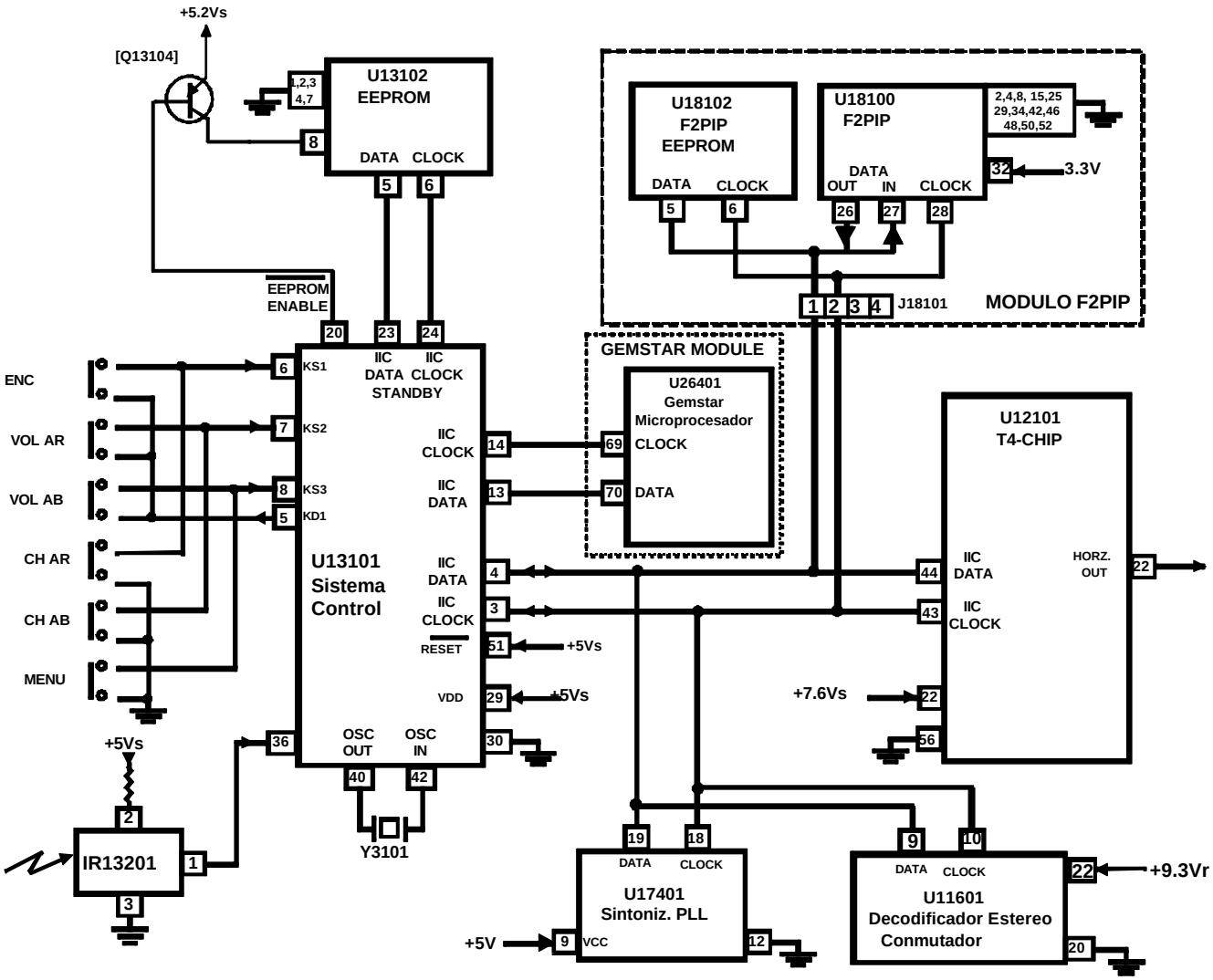


Figura 4-2, Diagrama a bloques del sistema de control

Existen tres comunicaciones IIC de 2 cables en el chasis CTC203, llamados “Espera”, “Encendido” y “Gemstar”. La comunicación “Gemstar” está conectado al módulo de Gemstar solamente. La comunicación “Encendido” está conectado al resto de los dispositivos IIC en el chasis, CI del Sintonizador U17401, T4-Chip U12101, Conmutador del Decodificador de estéreo U11601 y al módulo F2PIP si está presente. La comunicación “Espera” está siempre activa, mientras que la comunicación “Encendido” se activa solamente después de que arranque el aparato. La comunicación “Gemstar” puede ser activado solamente a través de “software” sin encender el resto del chasis. Esto es para permitir la actualización del material del TV Guide Plus+ en cualquier momento a través de descargas de la estación emisora.

Los dos cables que constan la comunicación IIC son, la línea de datos serie (SDA, “Serial Data Line”) y la línea de reloj serie (SCL, “Serial Clock Line”). En cada intercambio de datos en el dispositivo de inicio se considera la “comunicación maestra” y del dispositivo que responde se considera la “comunicación esclava”. La comunicación maestra inicia las comunicaciones generando una condición de ARRANQUE, una transición de Alto a Bajo en la línea de SDA y la línea SCL mantenido en Alto. Siguiendo esta condición de arranque, la comunicación maestra emite una dirección de dispositivo en la línea SDA (Primero el MSB, Bit Mas Significativo) mientras lo temporiza la línea SCL. El LSB (Bit Menos Significativo) de la dirección de dispositivo es un bit de dirección de datos (R/W) (LECT/ESCR). Si este bit es bajo, la comunicación maestra ha indicado que ESCRIBIRA datos al esclavo. Si el bit es Alto, ha indicado que LEERA información del esclavo. En cualquier caso, el dispositivo esclavo direccionado responderá con un bit de admisión o reconocimiento enviando a nivel Bajo la línea SDA, con eso se completa el saludo ó amarre de la comunicación. El intercambio de datos correspondiente, LECTURA o ESCRITURA, entonces toma lugar después de que la comunicación maestra emite una condición de PARO para terminar la sesión de comunicación. La condición de PARO es indicada por una transición de Bajo a Alto en la línea SDA mientras que la línea SCL se mantiene en Alto. La figura de abajo es una representación gráfica de la secuencia de comunicación ya descrita. Note que toda la información contenida en el bus, dirección del dispositivo y datos, es formateada en bytes de 8 bits con un bit de reconocimiento o admisión siguiendo cada byte.

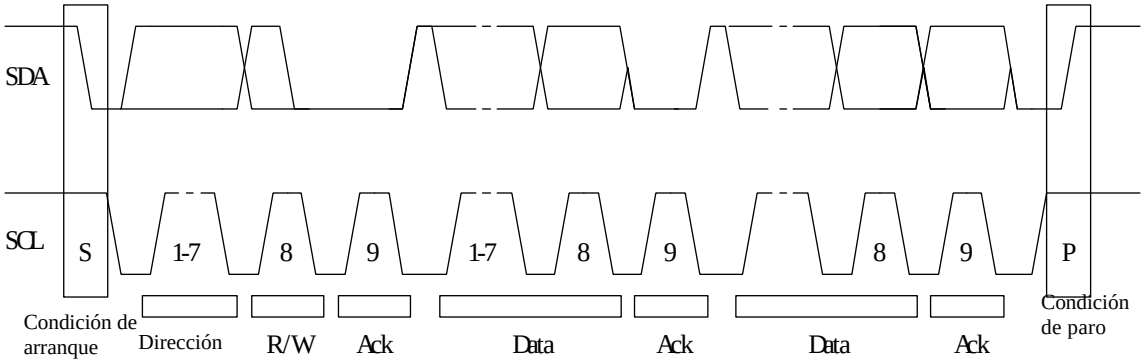


Figura 4-3, Comunicación IIC

Fuentes de espera

Espera, es una palabra que cuando se usa en esta aplicación significa que la fuente está siempre activada, siempre y cuando el cable de línea esté conectada a la fuente de CA. Estas fuentes están disponibles todo el tiempo. Lo anterior contrasta con las fuentes de Arranque, los cuáles solamente suministran voltaje cuando son activados por el microprocesador.

“Reset” (Restablecimiento)

Cuando la fuente de CA se aplica por primera vez, el circuito de restablecimiento o reset produce un nivel Alto después de que la fuente de +16 volts se eleve sobre aproximadamente +11.35 volts. Cuando el circuito de reset se va a un nivel Alto, el microprocesador arranca al principio de su programa. Existe un retardo interno de acerca de 16 ms que permite que el período del oscilador de cristal se produzcan y se estabilicen antes de que arranque el microprocesador. Si las fuentes de espera empiezan a disminuir el circuito de reset se activa y mantiene en un nivel Bajo al U13101-51. El microprocesador desconecta las comunicaciones internamente y procede a regresar la rutina. El circuito de reset mantiene al U13101-51 en nivel Bajo durante el proceso de conectar el aparato, apagones y pérdidas de alimentación de CA.

Temporización del reset.

La siguiente figura es un diagrama de tiempo aproximado del ciclo de reset.

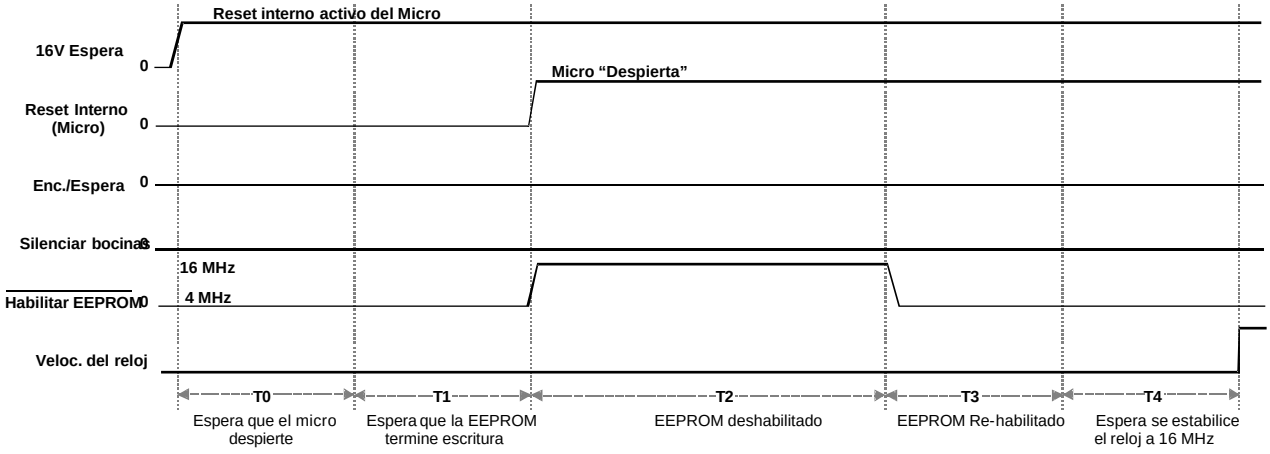


Figura 4-4, Diagrama de tiempos del reset

Tiempo	Espera/Descripción de la acción.	Min.	Típico
T0	Tiempo de reset del microprocesador interno. Inicializa memorias, Registros y Puertos.	1	6 ms
T1	Espera para cualquier escritura en la EEPROM para finalizar. Pone en Alto al "Enable" de la EEPROM para deshabilitarlo.	10	14.7 ms
T2	Espera para que se suprima la fuente de la EEPROM. Pone en Bajo al "Enable" de la EEPROM para habilitarlo.	10	12 ms
T3	Espera para estabilizar la fuente de EEPROM. Ajusta al reloj interno a 16 MHz.	1	2 ms
T4	Espera para que se estabilice el reloj interno. Se habilita el reloj de 16 MHz. Se inicializa el Excitador del Infrarrojo y del Display. Lee datos de "Salvamento de Información" de la EEPROM. Inicializa los módulos de programas. Arranca temporizador de 20 ms para verificar las fuentes de alimentación.		12 ms

Operación del reset

Cuando se aplica CA por primera vez al televisor, los +5 volts y los +16 volts empiezan a incrementarse. Los +5 volts en el colector de Q13501 se incrementará más rápido que los +16 volts. Cuando el voltaje de colector se incrementa 0.7 volts mayor que la base, Q13501 se activará. Con corriente fluyendo a través del Q13501, se polariza la base del Q13503 lo que permite que conduzca. Con el Q13503 conduciendo, obliga que exista un nivel Bajo en la terminal de reset (51). La terminal de reset permanecerá Bajo hasta que los +16 volts se eleven sobre aproximadamente +11.4 volts.

Bajo condiciones normales de operación, el voltaje en la base de Q13501 es aproximadamente +6 volts el cuál polariza inversamente al Q13501-B manteniéndolo fuera de conducción. Sin corriente fluyendo en Q13501, el Q13503-B es mantenido Bajo a través de R13511. Si la fuente de +16 volts cae mas abajo de +7.5 volts, el voltaje de la base caerá a aproximadamente +4.3 volts polarizando directamente al Q13501 el cuál empieza a conducir. Cuando el Q13501 conduce, la corriente fluye a la base del Q13503 quién también conduce, obligando que la línea de reset de +5 volts sea aterrizada iniciando un restablecimiento al Sistema de Control, U13101. Cuando el Q13503 está conduciendo R13505 está efectivamente en paralelo con R13504. Cuando la fuente de +16 volts empieza a elevarse debe alcanzar aproximadamente +11.4 volts, antes de esto el Q13501-B está lo suficientemente alto para mantener una polarización inversa a la unión. Esto provee acerca de 4 volts de histéresis al circuito.

Figura 4-5, Circuito de reset U13101

Detección de programas ("software")

La fuente de espera de +16 volts se muestrea directamente por el microprocesador, U13101-39, a través de un convertidor A/D de 6 bits y es usado para verificar que la fuente esté activa y con regulación, aproximadamente 80% de su voltaje nominal. Una falla en alcanzar el nivel especificado resultará en un ciclo de apagado y encendido de todo el aparato usando la rutina de "Salvamento de Información", pero **no guardará el código de error apropiado en la EEPROM**, ya que esta condición es generalmente resultado de desconectar la fuente de CA.

La fuente de arranque de +12 volts es una entrada a la terminal 38 del microprocesador U13101 y es muestreado por un convertidor A/D usado para verificar que la fuente esté activa y regulada, aproximadamente 70% de su valor nominal. Una falla en alcanzar el nivel especificado resultará en un ciclo de apagado y encendido de todo el aparato usando la rutina de "Salvamento de Información**" salvando el código de error apropiado en la EEPROM.**

Las fuentes de +16 volts de espera y los +12 volts de arranque son monitoreados por el microprocesador usando convertidores A/D's para determinar si eminente una condición de reset ó se están presentando condiciones de apagones. Si hay pérdida de voltaje en las fuentes el microprocesador desactivará las fuentes de arranque y activará la rutina de "Salvamento de Información" y esto guardará las siguientes condiciones operacionales del chasis;

1) Hora actual
2) Canal actual
3) Estado de Enc/Apag.
4) Silenciamiento ("Mute")
5) Ajuste del volumen

Temporizador de 15 segundos

Una vez que ocurre una condición de apagado, un temporizador de 15 segundos empieza su conteo regresivo. Las componentes del circuito están conectados a U13101-17 del sistema de control. Esto asegura que la hora del día este mantenida hasta cuando la entrada del temporizador en la terminal 17 falle para mantener una condición 1 lógico. Como el nombre de la terminal lo indica, esto sucede normalmente alrededor de 15 segundos después de una falla de alimentación y permite al chasis mantener la hora del día por medio de los cortes de energías o apagones que puedan caer por debajo de la tolerancia mínima de la fuente de CA, por menos de 15 segundos.

Restablecimiento del Apagado (POR, "Power Off Reset")

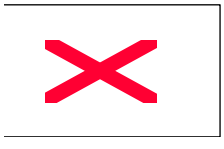
La circuitería en el T4-Chip detecta cuando el voltaje de la fuente de espera se haya reducido demasiado y apaga la deflexión, apagando efectivamente el aparato. La salida del detector de POR es ajustado y retenido y puede ser leído por el microprocesador como un bit de estado sobre la comunicación serie. Si el detector es activado cuando el televisor esté encendido se envía una orden de APAG seguido de una orden de ENC para arrancar de nuevo el aparato. Si el voltaje de espera se encuentra todavía demasiado bajo cuando se recibe la orden de ENC, el CI permanecerá en el modo de APAG y el proceso será repetido.

Ajustes de usuario

Durante el apagado, el estado de los ajustes de usuario para el volumen, canal, silenciamiento, hora y enc/apag serán almacenados en la EEPROM. Ahora, la mayoría de los ajustes son escritos en la EEPROM a medida que son cambiado, sin sombreados de la EEPROM en la RAM. Con esta configuración del sistema ya no es necesario garantizar la retención en RAM. El microprocesador posee aproximadamente 10 ms para permitir cualquier escritura a la EEPROM para mantener la condición actual del televisor.

Habilitación de la EEPROM

Cuando el cable de corriente se conecta por primera vez a la línea de CA, aparecen las fuentes de espera, Q13503 restablece al microprocesador enviando un ALTO a la terminal 51. El microprocesador controla la alimentación de la EEPROM (U13102) a través de la terminal 20 y Q13104. Durante el restablecimiento la terminal 20 se va a un nivel Alto para polarizar inversamente al Q13104 removiendo los +5 volts de la EEPROM. Una vez restablecido el microprocesador, U13101-20 es ajustado a un estado de alta impedancia. R13128 lleva la base de Q13104 hacia tierra y la polariza directamente, la fuente de +5.2 es conectado entonces a la EEPROM (U13102) y la enciende. El microprocesador verifica entonces la dirección de la EEPROM para un reconocimiento. Si es reconocida la EEPROM, el microprocesador espera para la siguiente orden.



Si no existe reconocimiento de la EEPROM, el microprocesador continúa tratando de contactar a la EEPROM. Esto puede ser visto en un osciloscopio como actividad contínua de datos en la línea de datos del IIC.

La circuitería de habilitación de la EEPROM del microprocesador provee la habilidad de desconectar la fuente de la EEPROM en caso de los dispositivos se bloqueen. La EEPROM es apagado y luego encendido cada vez que haya un restablecimiento (reset) en el televisor y cuando el aparato efectúa el "Salvamento de Información" para asegurar que esté listo para operar.

Control de alimentación del T4-Chip

El t4- Chip utiliza una fuente de arranque de +7.5 Vr a la terminal 26 para el VCC de Video y Vertical. Se deriva de la fuente de arranque de +12 Vr el cuál es controlado por la línea Run/Stby del microprocesador. La fuente de +7.6 Vr para el T4-Chip está disponible solo cuando la fuente de +12 Vr esté activado. La circuitería de control de alimentación del microprocesador provee la habilidad de apagar la alimentación del T4-Chip en el caso en que los dispositivos se bloqueen. Dado que el microprocesador va a través de una secuencia de encendido cada vez que el aparato se enciende, el T4-Chip es cíclicamente encendido y apagado cada vez que se enciende el televisor. Esto restablece al T4-Chip cada vez que el televisor es encendido asegurando esté listo para operar.

Control de Enc/Apag de la fuente de alimentación principal

Con una fuente de CA ya aplicado al aparato, cuando la tecla de encendido es presionada ó una orden de ENC del control remoto es recibido las líneas de silenciamiento de video y audio están en nivel Bajo. Esto asegura que ninguna imagen ó sonido puede ser procesado accidentalmente por la circuitería teniendo alguna fuente de voltaje residual remanente. Durante este tiempo, la señal Run/Stby en U13101-19 se va a ALTO activando la fuente +12 Vr. Las fuentes se incrementan durante los próximos 50-400 ms. Cuando la fuente +12 Vr alcanza cerca del 90% de su valor nominal, el microprocesador asume que la fuente de +7.5 Vr derivado de él está lo suficientemente estable para activar al T4-Chip e iniciar la escritura de datos al T4-Chip. Después de esto, existe un corto periodo de tiempo para las fuentes de arranque estén estabilizados completamente, antes de que los dispositivos IIC de arranque estén incivilizados. Este es también el tiempo cuando el detector-automático está localizando las características del aparato. Cuando comienza la inicialización del IC, el microprocesador también detiene la deflexión vertical y desmagnetiza al TRC.

Las salidas de Línea y Hi-Fi están silenciadas en el proceso de encendido y apagado y habilitados en funcionamiento normal. Esto es para que cualquier pérdida en la fuente de alimentación sean silenciadas las salidas, reduciendo el riesgo a los amplificadores de alta potencia que puedan estar conectados a ellas. Cuando la estabilidad del circuito esté establecida, el sintonizador y el OSD están permitidos funcionar. Tan pronto como un canal es capturado, se apaga el silenciamiento de video (“blanking”) permitiendo que pase el video. Cuando la fuente de alto voltaje haya alcanzado voltajes de operación normal, aparecerá video en el TRC.

Encender Adquisición de Datos

Para que el módulo de Gemstar descargue información del TV Guide Plus+ cuando el aparato este apagado, el microprocesador debe encender varias secciones del aparato. Las secciones de video y sintonizador del T4-Chip son los componentes principales. Cuando el aparato tiene encendido la Adquisición de Datos, la deflexión está apagada. Sin deflexión, las fuentes de alimentación asociadas derivadas de la deflexión están también apagadas, dejando al televisor imposibilitado de mostrar video en el TRC. También la desmagnetización está deshabilitada.

Apagado

Con el televisor encendido, si se presiona la tecla de encendido ó si se recibe una orden de APAG del control remoto, el microprocesador inmediatamente suprime el video. El nivel de volumen se reduce, las bocinas son silenciadas y es ordenado al T4-Chip detener la deflexión. El alto voltaje y la deflexión empiezan a desactivarse. El microprocesador pone a la terminal Run/Stby (U13101-19) en un nivel Bajo, desactivando la fuente de arranque +12 Vr y en consecuencia apagando el televisor.

"Salvamento de Información"

La secuencia de "Salvamento de Información" es una de las más importantes acciones efectuadas por el microprocesador. Es invocado durante cualquier problema experimentado por el microprocesador y actúa para salvar todos los ajustes y alineaciones mas un código de error para guiar al técnico en cuanto a la posible causa de la falla. La función más importante es apagar al aparato tan normal como sea posible durante pérdidas de CA de entrada, ya sea en términos largos o cortos. La secuencia de salvamento ocurrirá cuando la fuente de +16 volts que está siendo monitoreado por el sistema de control en U13101-39 cae a cerca de +9.5 volts durante un ciclo de encendido ó cerca de 2 volts debajo de la lectura del convertidor D/A de espera del microprocesador, terminal 39 del U13101, durante la operación normal. El microprocesador mide la fuente de espera de +16 Vs, arrancando 1.5 segundos después de que se enciende y 1.5 segundos después de que se apague. Se pueden esperar algunas caídas o irrupciones en la fuente de alimentación durante el encendido o apagado, por lo que se eligieron 1.5 segundos para asegurar que cualquier caída o fluctuación de la fuente se haya estabilizado antes de tomar la lectura. Esto reduce el riesgo de una secuencia de salvamento accidental, cuando en realidad lo que estaría ocurriendo es una caída ó irrupción normal de la fuente de alimentación durante el encendido o el apagado.

El disparador de una "Falla Fatal" es el monitoreo de la fuente de espera de +16 Vs en la terminal 39 del microprocesador, U13101. En cualquier momento, después del ciclo de encendido de 1.5 segundos, si la fuente de +16 Vs falla hacia abajo a aproximadamente +9.5 volts entonces se inicia la secuencia de salvamento. Las primeras acciones son para desechar ó desconectar todos los dispositivos que tienen un drenado alto de la fuente de alimentación residual remanente. Las salidas de las bocinas, fuentes de arranque, desplegado OSD, módulo Gemstar y cualquier otros circuitos no necesarios para salvar información a la EEPROM principal se dejan sueltos. La EEPROM es mantenida habilitada durante los próximos 10 milisegundos para completar cualquier escritura normal de datos al aparato. Después de eso, la EEPROM es deshabilitada por la terminal 20 del microprocesador, U13101, pasando a un nivel ALTO. Es entonces cuando se vuelve a ENCENDER. El ciclo de APAG/ENC asegura que la EEPROM esté restablecida y lista para aceptar datos. Cuando la fuente de la EEPROM se ha estabilizado, se hace una escritura mas que contiene el estado de los dispositivos de "Salvamento de Información".

Cuando esta secuencia este completada, el microprocesador monitorea la condición de la fuente de espera. El temporizador de 15 segundos en U13101-17 le dice al microprocesador por cuanto tiempo ha sido desconectada la fuente. Cuando las fuentes regresan a su voltaje nominal, si ha sido menos de 15 segundos, el aparato se enciende sin ninguna pérdida de datos, incluyendo la hora actual. Si ha sido mayor de 15 segundos, el horario actual y algunas otras condiciones del aparato a nivel de usuario se pierden.

Auto Detección de características

Como con los chasis CTC179/189, ciertas características de la familia de chasis CTC203 son autodetectadas. El microprocesador verifica si existe un hardware apropiado, si lo detecta soportar esa característica. Si no, asume que la característica no está soportado en la versión del chasis y funcionará sin él. En estos casos, no se apagará el aparato, pero funcionará menos la característica. Las características actuales de auto detección incluyen:

- TV Guide Plus+
- F2PIP
- Número de conectores (0J, 3J, 5J)
- Filtro Comb (ninguno, análogo o digital (F2PIP))
- Presencia del conector de S-Video con Filtro Comb. Si el F2PIP está presente, la selección de S-Video es automática. La selección de S-Video se efectúa a través de la opción del menú para filtro Comb análogo.
- Circuito de inclinación de imagen (Bobina Z). Además de detectar la presencia del circuito en el chasis, existe un bit para deshabilitar del menú la opción de Inclinación de imagen, incluso si el circuito está presente. Esto es para permitir que la bobina Z sea dejada fuera cuando no se requiera.

Detector de la Fuente de Arranque

Como se discutió anteriormente, el sistema de control monitorea la fuente de +12 Vr directamente de U13101-38 una vez que el aparato haya sido encendido. Si por alguna razón la fuente de arranque no está presente cuando se enciende el aparato inicialmente, el microprocesador abortará la secuencia de encendido y tratará de arrancarlo nuevamente. Si después de tres intentos no se detecta la fuente de arranque, el microprocesador pone al televisor en el modo de apagado. Esta secuencia es conocida como “tres strikes y fuera”. Presionando la tecla de encendido reiniciará el proceso de detección. Recuerde que solamente existen tres locaciones para el código de error y que cada intento de arranque intentará llenar una de éstas locaciones. Si el aparato es vuelto a arrancar, el nuevo código de error solamente sobreescribirá en la última locación (tercero) grabado durante los anteriores intentos de arranque. Las dos primeras locaciones permanecerán sin cambio hasta que sean borradas manualmente con el panel frontal o restablecidas con el Chipper Check. La fuente de arranque de +16 Vr es también monitoreado directamente por el microprocesador, U13101-39. Después de 1.5 segundos de retraso en el arranque por recuperar la caída de la fuente, el sistema de control empieza el monitoreo de la fuente en tiempo real. Si en cualquier momento el voltaje de operación cae mas allá de 2 volts, el microprocesador introducirá la secuencia de salvamento.

Una pérdida de la deflexión horizontal puede causar que se dispare el detector de la fuente de arranque. Sin la carga de la circuitería de deflexión horizontal, el B+ regulado (Reg B+) empieza a subir rápidamente. El amplificador de error de la fuente de alimentación, quién monitorea la línea del B+ Regulado para una buena regulación, rápidamente reduce el ciclo de trabajo de la fuente de alimentación en un intento de reducir la fuente de B+ Regulado. Sin embargo, la fuente de +12 Vr está totalmente cargado todavía y consecuentemente puede desplomarse a menos del voltaje requerido que está buscando el microprocesador, causando que el detector de arranque se dispare. Esto causará que el microprocesador retenga un código de error por fuente de arranque, cuando el problema real es Deflexión.

Señales de entrada del Microprocesador

Ciertas señales de deflexión y video son enviadas al microprocesador, U13101. La señal de luminancia de la salida de video seleccionada es excitada por Q13101 y aplicada al U13101-15, decodificador de subtítulos. La salida de video del T4- Chip, U12101-42, es excitada por Q13103 y aplicado a U13101-21 para sintonía de canales (ver el algoritmo de sintonía para mayor información). Los pulsos de deflexión vertical y horizontal son aplicados al U13101, terminales 34 y 35 respectivamente, para proveer una referencia de sincronía para el correcto posicionamiento del Desplegado en Pantalla.

Asignación de las terminales del microprocesador

Entendiendo el papel del microprocesador en la operación del aparato ayudaría mucho al técnico para cualquier diagnóstico. Muchas de las salidas y entradas del microprocesador son digitales, lo que significa que sean un 1 o un 0 lógico. Ellos pueden ser medidos con un voltímetro digital estándar como un ALTO (2.5-5.0 volts) o un BAJO (<2.5 volts). La actividad del reloj y los datos pueden ser observadas y comparadas con las figuras 4-6 y 4-7.

En un osciloscopio pueden distinguirse detalles muy pequeños de la línea de datos, pero la presencia de actividad es generalmente todo lo que se requiere para confirmar la operación. Si la línea de datos es plana, primero debe entenderse que comunicación deberá estar tomando lugar antes de asumir que la no-actividad significa un defecto. Accesando una característica tal como el PIP ó conmutación de entradas deberá causar actividad en la línea de datos.

Si la línea de reloj está plana, existe probabilidad de falla en el microprocesador. Con una u otra línea, si se sospecha una falla siempre empiece por medir óhmicamente la línea para verificar corto circuitos.

Figura 4-6, Actividad en la línea de datos

Figura 4-7, Actividad en la línea de reloj

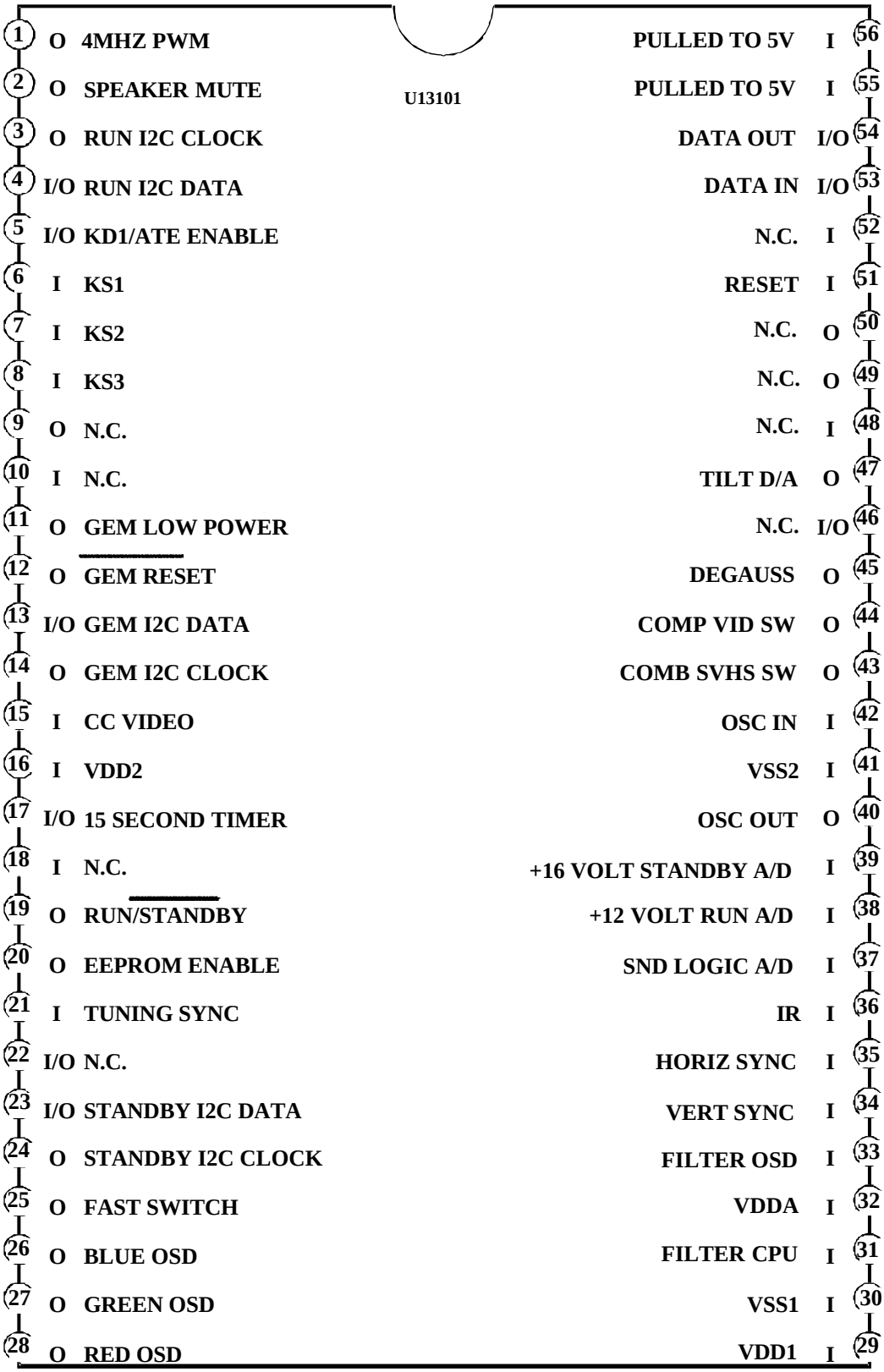


Diagrama a bloques del micro (Vista superior)

Figura 4-8, Diagrama de las terminales del microprocesador, U13101

Funciones de las terminales del U13101

Lo siguiente es una descripción de las funciones del microprocesador principal, sistema de control. Primero está el número de las terminales luego se describe la función brevemente. Lo último es una descripción del tipo de puerto; Entrada, Salida ó Entrada/Salida. Muchos puertos son usados durante la manufactura por los EPA o ATE (Equipos de Prueba Automatizados ó Automated Test Equipment).

1. 4 MHz_PWM: Esta es una salida de 4 MHz usado para probar el oscilador del microprocesador. Usado en la fábrica por EPA. **Salida**

2. SPEAKER_MUTE: La salida SPEAKER_MUTE se usa para silenciar el audio izq/der hacia los amplificadores de potencia. **Salida**

3. Run IIC CLOCK: La línea Run IIC CLK es una línea de salida que conforma la especificación de comunicación Philips IIC. La velocidad máxima del reloj es 100 kHz. La línea Run IIC CLK opera solamente cuando el receptor está en el modo de "Arranque" (El modo de Arranque se define como cuando el televisor está encendido o cuando está activada la descarga temporizada de adquisición de datos para el TV Guide Plus+) **Salida**

4. Run IIC DATA: La línea Run IIC Data es una línea I/O, que conforma la especificación de comunicación Philips IIC. La línea Run IIC Data opera solamente cuando el receptor está en el modo de "Arranque" (El modo de Arranque se define como cuando el televisor está encendido o cuando está activada la descarga) **I/O**

5. KD1/ATE ENABLE: La línea KD1 está configurada como una salida que se conmuta entre los niveles 0 y 1 lógico para detectar las teclas presionadas del ensamble del panel frontal. **Salida**

6. KS1: La línea KS1 es una de las tres líneas (KS1, KS2, KS3) configuradas como entradas para detectar teclas presionadas del panel frontal. Las líneas están normalmente en nivel Alto (5V) y tienden a aterrizarse cuando se presiona una tecla. **Entrada**

7. KS2: La línea KS2 es una de las tres líneas (KS1, KS2, KS3) configuradas como entradas para detectar teclas presionadas del panel frontal. Las líneas están normalmente en nivel Alto (5V) y tienden a aterrizarse cuando se presiona una tecla. **Entrada**

8. KS3: La línea KS3 es una de las tres líneas (KS1, KS2, KS3) configuradas como entradas para detectar teclas presionadas del panel frontal. Las líneas están normalmente en nivel Alto (5V) y tienden a aterrizarse cuando se presiona una tecla. **Entrada**

9. N.C (No Conexión)

10. N.C. (No Conexión)

11. GEM_LOW POWER: La entrada "TV Guide Plus+ Low Power Mode" es usado para decirle al microprocesador del TV Guide Plus+ que la fuente de +5V usado por el microprocesador del TV Guide Plus+ se caerá dentro de 50 ms. Entonces, el microprocesador del TV Guide Plus+ se apagará en forma apropiada. **Entrada**

12. GEM RESET: El GEM RESET restablece al módulo de GemStar. El restablecimiento es activado para dar precauciones avanzadas al módulo de GemStar para efectuar su secuencia de apagado, una vez que el "Salvamento de Información" haya sido iniciado. **Salida**

13. GEM_IIC DATA: La línea de GEM IIC DATA es una línea I/O, que conforma la especificación de comunicación Philips IIC. La máxima velocidad de reloj es de 100kHz. La línea Gem IIC Data opera por el tiempo en que el televisor esté conectado **I/O**

14. GEM_IIC_CLK: La línea GEM IIC CLK es una línea de salida, que conforma la especificación de comunicación Philips IIC. La máxima velocidad de reloj es de 100kHz. La línea Gem IIC CLK opera por el tiempo en que el televisor esté conectado **Salida**

15. CC Video: CC Video es una entrada al sistema de control. La línea contiene 1.0 Vpp de video NTSC (Sincronía negativa). Esto se usa para proveer señal de Subtítulos en la pantalla al microprocesador para decodificar los textos utilizables. El nivel de video de entrada es de 1.0 Vpp +/- .2 V (De 100 IRE's a –40 IRE's pedestal de sinc.) Nivel de CD: 2.5 V nominales **Entrada**

16. VDD2: El microprocesador y la EEPROM utilizan los +5 V STBY1. Nivel de entrada 5.0V +/- 8% **VDD**

17. 15 Second Timer: El temporizador de 15 segundos determina si la información de reloj de la hora del día es descartada después de una falla de alimentación. Si una falla dura mas allá de 15 de segundos, la información de hora del día será borrada. Si es menos de 15 segundos será retenida. **Entrada**

18. N.C. (Sin conexión)

19. RUN/STANDBY: El RUN/STBY es una línea de salida preamplificada usado para encender las Fuentes de Arranque. El modo de Arranque es seleccionado cuando la salida es un 1 lógico. 1 lógico>3.5V, 0 lógico<.6V **Salida**

20. EEPROM ENABLE: La salida EEPROM ENABLE es usado para controlar las fuentes de espera que van a la EEPROM. Esta línea permite que la EEPROM sea restablecida en el caso de que se dispare el SCR. **Salida**

21. TUNING_SYNC: La entrada TUNING SYNC es una señal de video compuesta (sincronía negativa) proveniente de la salida del demodulador de FI del T4-Chip, el cuál es separado por un circuito separador de sincronía para el sistema de control. La sincronía separada es muestreada por el microprocesador para determinar la presencia de video válido durante la sintonía de canales. Video de entrada 1.0Vpp (De 100 IRE's a –40 IRE's pedestal de sinc.) **Entrada**

22. N:C: No conexión

23. STANDBY IIC DATA: La línea STBY IIC Data es una línea I/O, que conforma la especificación de comunicación Philips IIC. La máxima velocidad de reloj es de 100kHz. La línea standby IIC Data opera por el tiempo en que el televisor esté conectado **I/O**

24. STANDBY IIC CLOCK: La línea STANDBY IIC CLK es una línea de salida, que conforma la especificación de comunicación Philips IIC. La máxima velocidad de reloj es de 100kHz. La línea standby IIC CLK opera por el tiempo en que el televisor esté conectado **Salida**

25. Fast Switch (FSW): La línea Fast Switch es la salida de un convertidor D/A de 1 bit. La salida es un Alto activo cuando el OSD está presente. 1 lógico>2.7V (OSD Activado), 0 lógico<0.4V (OSD Desactivado) **Salida**

26. Blue OSD: La señal "blue on screen display" es la salida de un convertidor D/A de 3 bits. El voltaje de la terminal es 1.0Vpp (100 IRE) y es subdividido a 0.5 Vpp (70 IRE) para los caracteres del OSD. Los tiempos de subida y bajada después del filtro son 70 nseg. nominalmente. El nivel de salida es 0.5Vpp (para un OSD nominal de 70 IRE) **Salida**

27. Green OSD: La señal "green on screen display" es la salida de un convertidor D/A de 3 bits. El voltaje de la terminal es 1.0Vpp (100 IRE) y es subdividido a 0.5 Vpp (70 IRE) para los caracteres del OSD. Los tiempos de subida y bajada después del filtro son 70 nseg. nominalmente. El nivel de salida es 0.5Vpp (para un OSD nominal de 70 IRE) **Salida**

28. Red OSD: La señal "red on screen display" es la salida de un convertidor D/A de 3 bits. El voltaje de la terminal es 1.0Vpp (100 IRE) y es subdividido a 0.5 Vpp (70 IRE) para los caracteres del OSD. Los tiempos de subida y bajada después del filtro son 70 nseg. Nominalmente. El nivel de salida es 0.5Vpp (para un OSD nominal de 70 IRE) **Salida**

29. VDD1: Fuente de voltaje de espera de +5V. Nivel de entrada +5V +/- 8% **VDD1**

30. VSS1: Trayectoria de retorno a tierra **Tierra**

31. Filter CPU: Es un filtro usado para impedir que las señales no deseadas interfieran con las funciones del microprocesador. **Entrada**

32. VDDA: Fuente de voltaje de espera. Nivel de entrada +5V +/-8% **VDDA**

33. Filter OSD: Es un filtro usado para impedir que las señales no deseadas interfieran con las funciones del microprocesador, en este caso con el OSD. **Entrada**

34. VERTICAL SYNC: La señal de entrada del Vertical Sync para el sistema de control es usada para sincronizar la señal de OSD con el vertical. Solo se usa el borde de subida. La señal Vertical Sync es usado para borrar el OSD durante el retrazo vertical. Un retardo interno es usado en el microprocesador principal para asegurar que el borde frontal del horizontal y vertical no se traslapen. Se pretende un valor simple para el retardo vertical interno para todos los chasis. Un filtro agudo, el cuál ignora cualquier malfuncionamiento de <2 useg después de que un borde activo es detectado, fue agregado para prevenir pulsos verticales dobles en televisores de proyección. Nivel de entrada 0-5.2V CD max. (Alto Activo), 1 lógico>3.5V (Vertical Activo); 0 lógico<1.0V (Vertical no activo) **Entrada**

35. Horiz Sync o "FBP": La señal de entrada FBP (FlyBack Pulse) para el sistema de control es usada para sincronizar el OSD del microprocesador con el pulso del flyback. Solo se usa el borde frontal. El ancho de la señal de sincronía horizontal derivado del pulso del flyback es usado para borrar el OSD durante el retrazo horizontal. El nivel de 5V de la forma de onda del flyback fue elegido para minimizar las variaciones del OSD con la carga del flyback. **Ent.**

36. IR: IR es la entrada infrarroja hacia el microprocesador aceptando IR del receptor de IR provenientes del control remoto. La circuitería permite simultáneamente un segundo receptor de IR en un panel frontal separado para uso en consolas junto con una entrada IR de una interfase de "Tarjeta Inteligente" que se usan en televisores hoteleros. **Entrada**

37. SND_LOGIC_A/D: El SND_LOGIC_A/D es muestreado por un convertidor A/D en el microprocesador y usado para controlar un algoritmo de compresión que ajusta el control de volumen en el T4-Chip. El SND_LOGIC_A/D viene de un detector de onda completa de señal de audio después del interruptor AUX para que tanto los niveles de las señales del sintonizador (aéreas) como los del audio AUX puedan ser comprimidas. Nivel de entrada 0-5V **Entrada**

38. +12V RUN A/D: La entrada de la fuente +12V RUN A/D es muestreada por un convertidor A/D de 6 bits en el microprocesador y usado para verificar que la fuente está activa y con regulación. Si existen fallas para alcanzar el nivel especificado resultará en un apagado del aparato completo usando la rutina "Salvamento de Información" el cuál salvará los códigos de error apropiados en la EEPROM. El nivel de entrada +12V +/-20% (para un 12V_RUN válido) **Entrada**

39. +16V STANDBY A/D: La fuente de +16V es enviada a la terminal +16VSTBY_A/D del microprocesador y muestreado por un A/D de 6 bits en el microprocesador usado para verificar que la fuente este activa y con regulación. El voltaje real en la terminal +16VSTBY_A/D es 32% de la fuente de +16Vs. Los +16Vs es revisado cada 20ms y las transiciones de menos de 20 ms deberán ser ignorados debido al malfuncionamiento del software. Las fallas que rebasen el nivel de especificación resultará en un apagado del aparato completo usando la rutina "Salvamento de Información" pero no salvará los códigos de error apropiados en la EEPROM ya que esta condición es generalmente resultado de desconectar el aparato de la fuente de CA. **Entrada**

40. OSC OUT: Cristal como reloj de 4MHz **Salida**

41. VSS2: Trayectoria de retorno a tierra **Tierra**

42. OSC IN: Cristal como reloj de 4MHz **Entrada**

43. COMB_SVID_SW: (Para CTC203 aumentados) línea de control de conmutación de Video usado para conmutar entre la salida del Filtro Comb interno y una fuente de SVHS externo. En el arranque, esta terminal es usada como una entrada para detectar que módulo está siendo usada. **Salida**

44. COMP_VID_SW: Línea de control de conmutación de video usado para conmutar entre video del sintonizador interno y una fuente de video compuesta externa. . En el arranque, esta terminal es usada como una entrada para detectar que módulo está siendo usada. **Salida**

45. DEGAUSS: La señal de Degauss es una señal de salida preamplificada enviado para operar el relé de desmagnetización. Una vez iniciada la secuencia de encendido y las fuentes de alimentación alcancen sus voltajes especificados, la línea de Degauss es mantenido en un nivel Bajo (Desmagnetizadora Activa) por aproximadamente 1.5 segundos. Bajo condiciones normales la línea de Degauss es de nivel Alto. El transistor Excitador de la Desmagnetizadora está localizado en el área de deflexión. **Salida**

46. N:C: No Conexión

47. TILT D/A: La salida Tilt D/A permite al usuario compensar los efectos del campo magnético de la tierra con el alineamiento de la trama. El Tilt D/A permitirá un mínimo de 64 de pasos de ajuste. **Salida**

48. N.C

49. N.C

50. N.C.

51. RESET: Entrada al sistema de control que provee un voltaje de referencia para sensar el nivel de la fuente de espera +16 Vs. Normalmente deben existir 5.2 volts. **Entrada**

52. N.C.

53. DATA_IN: Línea de entrada UART para el micro. Será usado por el módulo MCR para comunicarse con el micro principal. El MCR es un módulo usado solo para televisores hoteleros. **Entrada**

54. DATA_OUT: La línea de data out es una salida de un UART en el micro. Será usado por el MCR para comunicarse con el micro principal. **Salida**

55. Conectados a 5 Vs a través de una R de 100K. **Entrada**

56. Conectados a 5 Vs a través de una R de 100K. **Entrada**

Entrada de IR

Las señales infrarrojas remotas son amplificadas por el IR13201 y aparece en la terminal 36 del U13101 como pulsos de datos de 5 Vpp con lógica negativa. Cuando no se recibe IR, el nivel de CD en U13101-36 es de 5 V. IR13201 es alimentado por la fuente de espera de +5Vs. No existe LED indicadora de encendido en el chasis normal del CTC203.

Circuito OSD

El circuito OSD (Desplegado sobre pantalla) en el CTC203 consiste de señales analógicas rojo, verde y azul proveniente de las terminales 28, 27 y 26 del U13101 respectivamente. Estas señales junto con el FSW (Fast switch) proveniente de la terminal 25 del U13101 son enviadas al T4-Chip U12101 a las terminales 33, 34, 35 y 36. Estas señales de OSD incluyen menú de usuario y además de cualquier información de desplegado de textos como subtítulos. La señal FSW es también usado por el T4-Chip para desactivar la señal de video entrante durante el intervalo en que el OSD esté activo, previniendo que esas señales entrantes de video aparezcan en el OSD.

Desplegado de subtítulos (Closed Captioning)

En esta discusión el desplegado de subtítulos (closed captioning) es significado de incluir subtítulos para los usuarios con deficiencias auditivas, datos en el modo de texto y Servicios de Datos Extendidos (EDS) que pueden también ser transmitidos. Los datos del desplegado de texto pueden ser transmitidos en la línea 21 durante el Intervalo de Borrado Vertical (VBI). Los datos pueden ser transmitidos usando ya sea el campo 1 o 2 de la señal de video NTSC. La información de desplegado de texto es leída por el microprocesador en la terminal 15 del U13101.

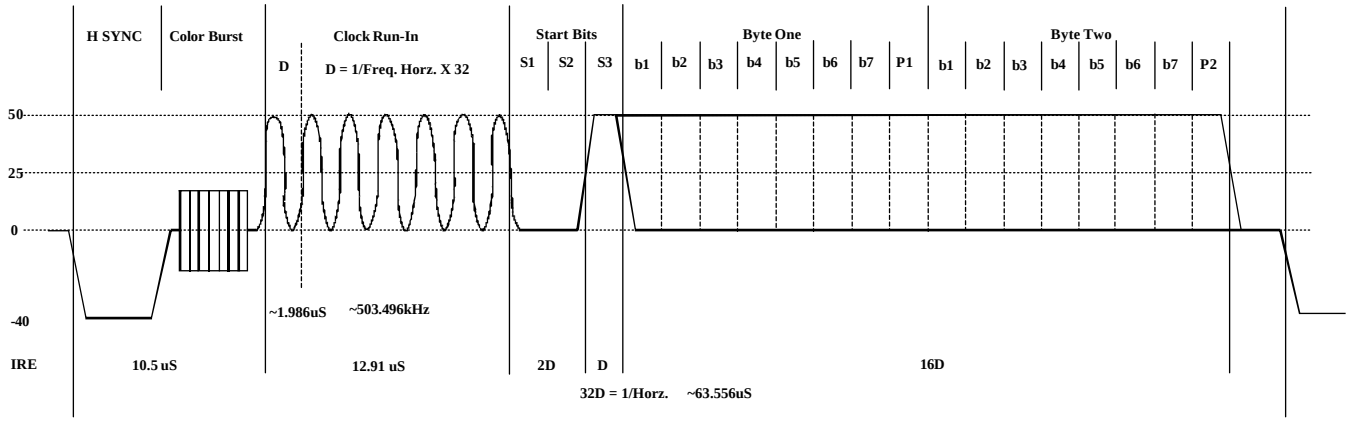


Figura 4-9, Línea 21 de subtítulos

La figura 4-9 es una representación de la línea 21 de exploración horizontal en una señal de video NTSC. Los datos del subtítulo (D) está definido como tener un periodo de un 32avo de la frecuencia horizontal. Si la frecuencia horizontal es aproximadamente 15734.26 Hz, luego D=1/15734.26 x 32, D=503.4965 kHz o un periodo de ~1.986uS. La transmisión consiste de un reloj de inicio, 3 bits de arranque y 2 bytes de datos. Un byte de datos está compuesto de 7 bits mas un bit de paridad. El punto medio del reloj (la mitad de la amplitud ó 25 IRE) deberá ser el mismo que el punto medio de los bits de arranque y de los bits de datos.

Los datos de subtítulo se detectan usando un cortador de datos dentro del microprocesador. El cortador de datos acepta el video compuesto entrante como una señal acoplada de CA a través de un capacitor de 1 uF a la terminal de video CC. Los datos de subtítulo se sincronizan al microprocesador por una secuencia de 6.5 ciclos de reloj (reloj de inicio) de 503 kHz después del pedestal de sincronía horizontal y la ráfaga de color que está en fase y con la misma amplitud que los datos. Al reloj de inicio le siguen, una secuencia de arranque con bits cero-cero-uno y 2 bytes de datos, con cada byte se incluye un bit de paridad adicional.

El cortador de datos puede extraer datos de subtítulos (CC) a partir de una señal de video compuesto transmitido en acuerdo con el formato EIA-608. El nivel de recorte de los datos se controla automáticamente por hardware. Cuando se usa en conjunto con el OSD, el cortador permite que sean desplegados los datos de subtítulo.

El nivel de negros de la señal CCVIDEO es sujetado internamente a una referencia de voltaje de 2.0V aproximadamente. La señal de video sujetada se aplica entonces a un cortador de sincronía para extraer la sincronía comparándola con un Vref, voltaje al nivel de corte de la sincronía ajustado a –13 IRE.

La señal CCVIDEO se aplica también a otro comparador de voltaje llamado el cortador de datos, para extraer los datos. El nivel de corte Vslice para señales normales es 25 IRE y se genera por hardware en forma automática. La señal de salida se forza a un nivel Alto cuando la señal de entrada excede a Vslice, indicando la presencia de un bit de datos. La salida es alimentada dentro del procesador de datos donde es procesado para la línea seleccionada de OSD.

Chip V

El Chip V está integrada dentro de la circuitería del CTC203 a través del microprocesador sistema de control, U13101. Usando la entrada de Desplegado de Subtítulos, recibe y procesa una cadena de datos enviados por la estación emisora u otros proveedores de programas que contengan información de clasificación de contenido de programas. Cuando es programado por el usuario, el aparato pueda responder a la información de clasificación por el bloqueo de contenido que el espectador encuentre ofensivo. La circuitería de desplegado de subtítulos es usada para incorporar la clasificación de contenido de programas junto con la funcionalidad adicional del software que fue requerido en el receptor, así como la clasificación de programas codificados en la señal de TV.

Los televisores pueden recibir 525 líneas de información divididos en dos campos iguales. El intervalo de borrado vertical (VBI) de la línea 21 del campo 1 está reservado para información de desplegado de subtítulos. El campo 2 puede llevar subtítulos, así como la información de programas tales como clasificación de contenido. Una norma de industria voluntaria ha sido establecida para codificar y transmitir tales informaciones en la línea 21, campo 2.

El menú de aprobación paterna permite a los usuarios programar el televisor, de tal manera que otros no puedan ver ciertos programas, canales o el uso de los controles del panel frontal.

XRP (Protección de Rayos X)

La circuitería en el T4-Chip detecta posibles condiciones de inseguridad en el televisor y lo apaga automáticamente. La salida del detector XRP está sujetado y puede ser leído como un bit de estado por el microprocesador a través del bus IIC. La condición del detector de XRP se restablece ajustando a APAG el bit de control ENC/APAG en el T-Chip, y por lo tanto puede ser leído solamente cuando el aparato esté encendido.

Cuando se reporta una falla de XRP al microprocesador de control (Los componentes para la detección del XRP se describe completamente en la sección de deflexión), apaga la fuente de arranque principal y la salida horizontal, espera 1.5 segundos y luego enciende al aparato de nuevo. Si la falla de XRP no está corregida, el microprocesador el microprocesador hará un ciclo de arranque de 3 intentos *(Tres strikes y fuera)* antes de apagar por completo el aparato.

Actualización periódica

Todos los registros de las comunicaciones se actualizan cada 6 segundos bajo condiciones normales. Todos los ajustes de usuario serán almacenados en la EEPROM durante la actualización. Ellos también son escritos a la EEPROM así como son cambiados, sin sombrear a la EEPROM en la RAM. Ya no es necesario garantizar la retención en RAM con esta configuración de sistema.

Comunicación IIC

Cuando el aparato se conecta por primera vez, las líneas de reloj y data del Standby IIC (terminales 23 y 24 del U13101) tendrá cerca de 50 milisegundos de reloj y datos con 5Vpp. Los pulsos ocurren a aproximadamente 50 kHz. Después de la actividad inicial de reloj y datos enviados por el microprocesador, ambas líneas se van a un nivel lógico Bajo y así permanecen.

Antes de emitir una orden IIC, el programa verifica que las líneas estén en un nivel Alto. Si algo está amarrando al bus, el programa removerá la alimentación de la EEPROM por 30 milisegundos, luego intenta enviar la orden de nuevo. Si la comunicación esta trabajando, el microprocesador escribirá un código de error a la localidad del menú de servicio.

Cuando se hace un intento para encender al aparato, la línea RUN/STANDBY (U13101-19) estará ajustado a un nivel Alto y el T4-Chip estará anclado en apagado. Luego, una orden de ENC será enviada. El microprocesador verificará las líneas de Reloj y Datos, lo mismo que hizo las líneas de Espera (Reloj y Datos) antes de intentar enviar la orden. Si el aparato no enciende, verifica el nivel de las líneas de Reloj y Datos de Arranque, a la vez la terminal RUN/STANDBY se va a un nivel Alto. La línea de datos debe tener información dentro de 40 milisegundos después de que la línea de RUN/STANDBY se vaya a Alto. Si ambas líneas no van a un nivel Alto, algo esta cargando una de las líneas. El microprocesador debe haber escrito el código de error apropiado en la localidad del menú de servicio.

Tres strikes y fuera

La rutina “Tres strikes y fuera” se activa con pérdidas de la fuente de alimentación y fallas de XRP. La rutina fue diseñada para prevenir fallas recurrentes y evitar dañar mas al aparato. Normalmente, el microprocesador envía las ordenes, luego, espera el reconocimiento de que la orden fue recibida. El programa intenta reenviar cualquier orden cuando el reconocimiento no se recibe. Si la orden no es reconocido después de tres intentos de envío (al tercer desconocimiento) se inicia la secuencia de “Salvamento de Información”. Esta secuencia almacena información en la EEPROM y luego remueve la alimentación del aparato. El programa intentará entonces restaurar la alimentación del aparato. Si 3-4 fallas son detectadas en un minuto, el instrumento permanecerá en el estado de apagado, esperando que el usuario lo encienda de nuevo. Si ocurren menos de 3 fallas en un minuto, el aparato se apagará por 2-3 segundos e intentará encenderlo de manera automática.

Menú de Servicio

El chasis CTC203 posee un menú de servicio interno y limitado para facilitar los alineamientos del aparato.

Todos los otros alineamientos deben ser efectuados con una computadora usando el Chipper Check ä y un programa de computadora para el alineamiento/diagnóstico desarrollado por TCE.

Para entrar al menú de servicio del chasis, encienda el televisor, presione y mantenga presionada la tecla de **Menú**. Luego, manteniendo presionada la tecla de **Menú** presione y suelte la tecla de **Power**. Luego, presione y suelte la tecla de **Volumen+.** El aparato deberá mostrar inmediatamente una línea de menú en la pantalla similar a la figura 4-10.

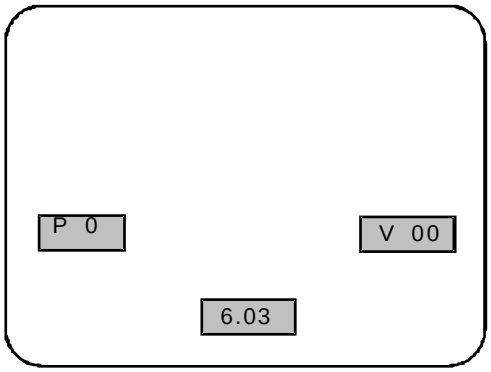


Figura 4-10, Pantalla del Menú de Servicio

El valor decimal de la izquierda corresponde al número de parámetro y el valor decimal de la derecha es el valor actual del parámetro. Las teclas de **Canal Arriba** y **Canal Abajo** incrementan y restan el número de parámetro, mientras que las teclas de **Volumen+** y **Volumen-** ajustan el valor actual de ése parámetro. Cuando los parámetros son modificados, se actualizan también las localidades de los registros correspondientes al T4- Chip así como la EEPROM. Las teclas de **Encendido** y **Apagado** del menú o la tecla de **Encendido** del panel frontal suprimen el modo de servicio. El número de abajo y en el centro es el número de versión del programa (software).

Bajo condiciones normales, la falla de un dispositivo IIC para reconocer un requerimiento prevendrá que el aparato se encienda. Porque una razón posible de necesitar servicio es un CI con falla en la comunicación, el indicador normal de reconocimiento está deshabilitado en el modo de servicio. Si un dispositivo IIC ha fallado, su dirección será almacenado en el área de código de error.

Cuando el modo de servicio se enciende por primera vez, el parámetro será 0. Este parámetro 0 se usa para fines de seguridad y proteger los alineamientos de fábrica de modificaciones accidentales, por ello se requiere que sea seleccionado un valor específico antes de que puedan ser accesados otros parámetros. Si se presiona Canal Arriba mientras esté el parámetro 0, se abortará el modo de servicio. Un parámetro de seguridad debe ser seleccionado antes de que el técnico de servicio continúe. Para seleccionar el parámetro de seguridad, estando en el parámetro 0, cambie el valor a 76 (usando las teclas volumen+/volumen-.) **Nota:** El rango del valor será 0-254,255,0,1.....

Parámetros

Existen cantidades limitadas de parámetros de los televisores que están disponibles a los técnicos a través del panel frontal de los televisores. Todos los otros alineamientos ó ajustes están accesibles a través del programa de diagnóstico Chipper Check™ y una PC.

P:	Nombre del Parámetro	Rango del valor	Notas y comentarios
00	Parámetro de seguridad	76	No se puede adelantar los parámetros hasta llegar a este valor
01	Detección de error (1ero)	???	Primer código de error
02	Detección de error (2ndo)	???	Segundo Código de error
03	Detección de error (último)	???	
04	Fase Horizontal	00-15	
05	CD E/W (Anchura)	00-31	
06	Amplitud E/W	00-15	
07	Inclinación E/W	00-15	
08	Corrección esquina de arriba	00-07	
09	Corrección esquina de abajo	00-07	
10	Vertical CD (Centrado Vert.)	00-63	
11	Tamaño Vertical	00-127	
12	Modo de conteo descendente Vertical	00-03	0=Estándar 1= No Estándar 2=50 Hz, 3=48Hz
13	Polarización Rojo	00-127	Ver “Línea para Servicio”
14	Polarización Verde	00-127	Ver “Línea para Servicio”
15	Polarización Azul	00-127	Ver “Línea para Servicio”
16	Excitación Rojo	00-63	
17	Excitación Verde	00-63	
18	Excitación Azul	00-63	
19	Posición OSD H del Gemstar	00-63	Sólo para el Gemstar
20	Posición OSD V del Gemstar	00-255	Sólo para el Gemstar
21	Posición PIP H del Gemstar	00-255	Sólo para el Gemstar
22	Posición PIP V del Gemstar	00-255	Sólo para el Gemstar
23	Tamaño vertical de la ventana PIP del Gemstar	00-13	Sólo para el Gemstar

Línea para Servicio

Cuando los parámetros de polarización R,G o B (13, 14 o 15) son seleccionados, la tecla de **Menú** será usado para la habilitación temporal de una línea para servicio (Ajuste de temperatura de color), con las siguientes características (ejecutados en la orden dada):

- Video – Es borrado poniendo un bit de nivel Alto en Cancelador de CAG de la FI en el T4-Chip.
- Nivel de negro – Carga en el registro de Brillo (14) del T4-Chip con datos provenientes de la EEPROM.
- Se colapsa el Vertical
- El Sub-brillo proveniente de la EEPROM es cargado dentro del T4-Chip.

La línea para servicio se suprime presionando nuevamente la tecla de **Menú,** y ocurre lo siguiente:

- Video – Se restablece poniendo un bit de nivel Bajo en el Cancelador de CAG de la FI en el T4-Chip.
- Nivel de negro – Se reajusta al valor del usuario.
- Se restablece el Vertical.

Si el parámetro de polarización R, G o B (13, 14 o 15) es cambiado y el menú de servicio es cancelado a través de la tecla de **Power-Off** la pantalla se pondrá verde.

Búsqueda y solución de fallas

El circuito del sistema de control controla cada función de la TV. Una falla en este circuito puede causar un malfuncionamiento de todo el aparato. Con el U13101, U13102 y U16201 funcionando, el aparato puede ser forzado a encender en el modo de servicio presionando y sin soltar la tecla de MENU luego presionar y soltar la tecla POWER y después presionar y soltar la tecla de VOLUMEN+. Entrando al menú de servicio y leyendo los códigos de error guiarán al técnico al área del circuito defectuoso. En algunos casos, no se podrá forzar al aparato a encender aún en el modo de servicio. En estos casos, el aparato tratará muy probablemente de arrancar tres veces y luego detenerse o permanecer quieto sin hacer nada. Cuando los técnicos encuentren esto. El Chipper Check™, software de diagnóstico y alineamiento de TCE, puede ser usado para leer los códigos de error para empezar con el proceso de reparación.

Códigos de error

Sobre ciertos errores ocurriendo en el chasis un código de error será almacenado en la EEPROM. Este código de error es desplegado al técnico de servicio como el valor localizado en el parámetro 01, 02 y 03. Si se almacena un 0 en el valor es porque no había errores. Si existe un valor diferente de 0, sin embargo, un error ocurrió y se describen en la siguiente tabla. Si ocurrieron errores múltiples, el primer error está almacenado en 01, el segundo error está almacenado en 02 y el último error que ocurrió está almacenado en 03. Dado que solamente la última localización de error (03) es incrementado sobre cada error adicional, todos los códigos de errores deben ser borrados a 0 después de completar la reparación, para que en el futuro estén disponibles los tres códigos de error como historial. Los números del código de error son cambiados de igual manera que los otros parámetros.

Códigos de Error		**Chasis:**	**Error:**
HEX	**DEC**	**ERRORES DEL CONTROL DE ALIMENTACION**	
00	0	TODOS	No hay errores
01	1	TODOS	Falla en 16V_STBY
03	3	TODOS	Falla en 12V_RUN
08	8	TODOS	XRP en T4-Chip (Protecc. De Rayos X)
09	9	TODOS	POR en el T4-Chip (Restablec. del ENC)
0A	10	C/F2PIP	F2PIP POR
0B	11	TODOS	POR en el Decodificador de Estéreo
10	16	TODOS	Bloqueado el Bus del IIC Arranque
12	18	TODOS	Bloqueado el Bus IIC de Espera
HEX	**DEC**	**ERRORES CONOCIDOS IIC**	
22	34	C/Gemstar	Falla de la comunicac. Del Gemstar
2C	44	C/ F2PIP	Falla en F2PIP
80	128	TODOS	Falla en el Decodificador de Estéreo
BA	186	TODOS	Falla del T4-Chip
C4	196	TODOS	Falla en la comunic del PLL del Sint. Princ
C6	198	TODOS	Falla en la comunic del DAC del Sint. Princ

Si se encuentra que el código de error de un CI es igual a los de la tabla, entonces el dispositivo no fué reconocido. Por ejemplo, si el código de error es 128, no se reconoció el Decodificador de Estéreo (U11601). Si el código de error es igual a cualquiera de los números de los mostrados en la tabla, pero incrementado en 1 (129) entonces el registro leído no respondió. El problema indicado está todavía en el Decodificador de Estéreo. Otros códigos de error pueden indicar una condición de falla en alguna parte del chasis, tales como la fuente de alimentación. Es importante entender como estos códigos de error son detectados por la circuitería del sistema de control por lo que pueden ser interpretados acorde y correctamente. Muchos de los códigos de error se explican por sí mismos.

Existen dos códigos de error para la fuente de alimentación; 1 y 3. Ellos monitorean las fuentes de espera y los de arranque para cualquier voltaje cayendo por debajo de un nivel preestablecido. Una explicación del papel de los microprocesadores en monitorear las fuentes de alimentación y la fuente de CA de entrada han sido dadas en explicaciones previas. Desafortunadamente, las fallas 1 y3 anteriores prevendrán que el televisor se encienda, haciendo imposibles de leer los códigos de error a través del menú de servicio. Estos códigos de error pueden ser verificados solamente leyendo directamente a la EEPROM. Esto puede ser efectuado usando el programa de alineamiento basado en la computadora llamado "Chipper Check™". El Chipper Check permite que el técnico de servicio efectúe los alineamientos digitales, leer los códigos de error de diagnóstico y verificar la integridad del hardware de la EEPROM. Esto puede reducir literalmente el tiempo de reparación por horas, acelerando los procesos de alineamientos, previniendo el pedido de partes innecesariamente y dando al técnico un medio para verificar a la EEPROM aún cuando el televisor no encenderá. El Chipper Check ya está disponible. Contacte al Departamento de Postventa encargado de su país para mayor información.

No opera con el control remoto

Verifique el voltaje de espera de +5V (Alto lógico) en U13101-36, o en JW13107. Presione cualquier tecla del control remoto y verifique que exista una serie de pulsos de 5 Vpp. Si los pulsos no están presentes, sospeche como defectuosos al IR13201 o ausencia de voltaje de espera de +5V al IR13201.

NOTA: Algunos receptores de infrarrojo pueden ser demasiado sensibles a los alumbrados fluorescentes compactos de alta energía. Si la terminal 36 muestra 5 Vpp de ruido constante, remueva el alumbrado vuelva a verificar. Además note que la entrada del teclado posee prioridad sobre la entrada de infrarrojos. Si una tecla del teclado está presionado en forma permanente, la entrada de infrarrojo será ignorado.

No opera el teclado frontal

En la línea de excitación del teclado, U13101-5 deberá tener una onda cuadrada de 5Vpp todo el tiempo. Las líneas sensoras, terminales 6, 7 y 8 deberán estar en un Alto lógico (5V). Las teclas de Encendido, Volumen arriba y Volumen abajo provocarán que las líneas sensoras continúen con la línea excitadora. Las teclas de Menú, Canal arriba y Canal abajo provocarán que las líneas sensoras vayan a tierra (nivel Bajo).

No hay OSD

Mientras trate de desplegar el OSD, rastree las señales de OSD rojo verde y azul de las terminales 28, 27 y 26 del U13101 respectivamente hacia las terminales 34, 35 y 36 del U16201 respectivamente. Además verifique la presencia de sincronía horizonatal y vertical en las terminales 34 y 35 del U13101.

No despliega subtítulos (Closed Caption)

En el CTC203, la misma circuitería que maneja el desplegado de subtítulos también maneja el OSD. Si existe OSD pero no subtítulos, verifique la señal de video en U13101-15. Si no existe OSD, busque la falla en la circuitería del OSD.

Se dispara el XRP

Un código de XRP (#8) en el menú de servicio significa que existe una condición de error que puede causar que el aparato emita Rayos X. El aparato mostrará la rutina "Tres srikes y estás fuera". El código de disparo del XRP se envía al microprocesador proveniente del T4-Chip. La circuitería del XRP debe ser examinada. El circuito XRP es cubierto en la sección de deflexión.

Restablecimiento del encendido (POR)
Muchos de los dispositivos IIC poseen registros POR interno (restablecimiento de encendido) que indican cuando el voltaje de la fuente de alimentación haya caído por debajo de donde los registros internos puedan garantizar transferencia de datos confiables. El microprocesador lee este dato como parte de su rutina de Actualización Periódica. Si una fuente ha caído por debajo de los niveles del aparato en cualquiera de los CIs el aparato será apagado y luego a la rutina de "Tres strikes y fuera". Si el aparato no arranca de nuevo, lea los códigos de error con el Chipper Check™ para determinar que CI ha generado el POR.

Bloqueo de la Comunicación Encendido
Esto ocurrirá cuando las líneas de reloj o datos RUN están amarrados a tierra. Esto podría ser causado por un corto circuito en las líneas de reloj o datos o la fuente de alimentación hacia el dispositivo IIC está cortocircuitado a tierra o mantenido en un nivel Alto lógico. Los códigos de error indicará que dispositivo deberá examinarse.

Nota: Cualquier CI conectado a la comunicación IIC debe estar completamente alimentado (protegido?) para evitar los diodos de protección, usados para prevenir descargas electrostáticas en las líneas de comunicación, y del bloqueo de las comunicaciones.

Error de la fuente de alimentación
El microprocesador monitorea directamente dos fuentes, +12V de encendido y +16V de espera y uno en forma indirecta +7.5V de espera. Si los códigos de error indican un error en la fuente, refiérase a la sección de la fuente de alimentación para la búsqueda y solución de la falla.

No enciende- Se conmuta el relé de desmagnetización
Si el televisor trata de arrancar tres veces y luego se detiene (se puede escuchar el sonido del relé energizando a la desmagnetizadora), esto significa que el microprocesador (U13101) y la EEPROM (U13102) se están comunicando. Cuando se presiona la tecla de Encendido verifica una señal de nivel ALTO proveniente de la terminal 19 RUN/STANDBY del U13101. Si está presente, el circuito de control está correcto y el problema está mas probablemente relacionado a la fuente de alimentación y/o deflexión. Utilice el Chipper Check para leer los códigos de error de la EEPROM. Vea la lista de códigos de error para determinar la causa del problema e iniciar la labor de reparación. Puede también efectuar las siguientes pruebas.

1. Verifique que exista voltaje apropiado en la entrada de la fuente de espera de +16V en cualquiera de la terminales, 39 del U13101 o JW14134, cercano al T14101. Si no está presente refiérase a la sección de búsqueda de fallas en la fuente de alimentación.

2. Cuando se presiona la tecla de encendido, la línea RUN/STANDBY en U13101-19 se va a un nivel ALTO. Esto ENCIENDE a la fuente de +12V. Verifique que exista +12V en U14104-3 (regulador), o en U13101-38 (micro). Si no está presente refiérase a la sección de búsqueda de fallas en la fuente de alimentación.

3. Verifique a operación de la fuente de alimentación en el T4-Chip, verificando la entrada U12101-26. Esto es el voltaje de fuente de +7.6V el cuál se produce cuando la fuente de encendido de +12V se conmuta a encendido. Si no está presente verifique el regulador de voltaje de +7.6V, U14150.

4. Cuando se presiona la tecla de encendido verifique la terminales 3 y 4 del U13101, que son las líneas de datos y reloj del Run IIC. Si las líneas de reloj y datos no van a +5 volts, remueva cualquier dispositivo adjunto al bus y vea si en la pista del circuito impreso aparece +5 volts. Si aparece, sospeche del dispositivo como defectuoso. Si no aparece, verifique la fuente de espera de +5V to pull ups R13166 y R13169.

No enciende- No se conmuta el relé de desmagnetización

1. Verifique la fuente de espera de +5.2 Volts en U13101-29. Si no está presente, ir a la sección de búsqueda de fallas en la fuente de alimentación.

2. Presione la tecla de encendido y verifique que U13101-19 vaya a un nivel ALTO(+5V). Si lo hace, vaya a la sección de búsqueda de fallas en la fuente de alimentación. Si no lo hace, ir al siguiente paso.

3. Verifique que exista +5V en el reset, U13101-51. Si no está presente verifique el circuito de reinicialización del microprocesador, Q13501 y Q13503, esté operando en forma apropiada. Si está presente continuar con el siguiente paso.

4. Verifique que exista la fuente de espera de +5V en la EEPROM, U13102-8. Si no está presente, verifique que exista un nivel BAJO en U13101-20, si están presente el nivel Bajo y los +5V en el emisor de Q13104 el transistor está defectuoso. Si está presente los +5V en la EEPROM continuar con el siguiente paso.

5. Verifique que exista ~4.5 Vpp y 4 MHz de onda senoidal (usando la punta de prueba x10) en las terminales 40 y 42 del U13101. Si no está presente, sospeche como defectuoso a Y13101, C13106, C13107, R13107 o U13101. Si está presente la oscilación, continuar con el siguiente paso.

6. Verifique las líneas sensoras del teclado, terminales 6, 7 y 8 del U13101. Las líneas sensoras deberán estar en +5 Volts con ninguna tecla presionada. Presionar y sin soltar la tecla de encendido, la terminal 6 KS1 deberá ir a un nivel BAJO. Si no, verifique la continuidad de los interruptores. Si se va a un nivel BAJO, verifique que exista una onda cuadrada de 5 Volts y 40 mseg. en la terminal 5 KD1 (Excitación 1 del teclado). Si está presente continúe con el siguiente paso.

7. Monitorear la señal en las terminales 23 y 24 del U13101 con el osciloscopio ajustado a 10 mseg/div. Cuando se aplica 120 VCA al aparato, verifique la presencia de pulsos de reloj y datos momentáneos después de que la línea de datos alcance los 5 volts. Si las líneas de datos y reloj se van a ALTO y los pulsos aparecen, sospeche de la EEPROM (U13102) como defectuosa.

8. Si las líneas de reloj y datos no van a los +5 volts, remueva las terminales 23 y 24 del U13101 y vea si aparecen los +5V en la pista del circuito impreso. Si no aparece, verifique la fuente de +5V pull-up R13142 y R13139. Si está presente, remueva las terminales 5 y 6 del U13102 y vea si aparece en la pista del circuito impreso, Si aparece, el U13102 está muy probablemente cargando al bus y puede estar defectuoso.

Si la línea de datos se va a un nivel ALTO, pero la parte negativa de los pulsos no aparecen, remueva a línea de reloj (terminal 24- U13101) y verifique que existan pulsos continuos provenientes de la terminal 23. Si los pulsos no aparecen, sospeche un problema con el U13101. Si la transmisión es continua verifique las fuentes de alimentación de nuevo o sospeche como defectuoso a la EEPROM (U13102).

Sintonizador

Fundamentos del sintonizador

Un sintonizador de televisión recibe (o sintoniza selectivamente) una portadora de RF (radio frecuencia) con ancho de banda de 6 MHz que contiene información de audio y video y lo convierte a una señal común de FI (frecuencia intermedia). La señal de FI es demodulada por el televisor a sus componentes de audio y video. Todos los sintonizadores trabajan sobre el principio de un circuito sintonizado quienes con la frecuencia resonante determinan que canal está sintonizado. Diferentes portadoras de RF (canales) son seleccionados cambiando la frecuencia de resonancia de los circuitos sintonizados. Antes de discutir las diferentes secciones que comprenden la circuitería del sintonizador, es apropiado revisar ciertos conceptos fundamentales de los inductores, capacitores y varactores.

Inductores

Recuerde que el inductor es simplemente una bobina de alambre. La habilidad de una bobina de oponerse al cambio de corriente es una medida de la inductancia L de una bobina. La inductancia está medida en henrios (H), aunque muchos inductores estarán en micro henrios (μH), 10 (-6) H. Para inductores en serie, la inductancia total se encuentra de la misma manera que los resistores en serie, figura 5. Del mismo modo, la inductancia total de los inductores en paralelo se encuentra de la misma manera que los resistores en paralelo, figura 5-1. La idea principal para recordar aquí es: inductores agregados en *paralelo reducen* la inductancia total y los inductores agregados en *serie incrementan* la inductancia total.

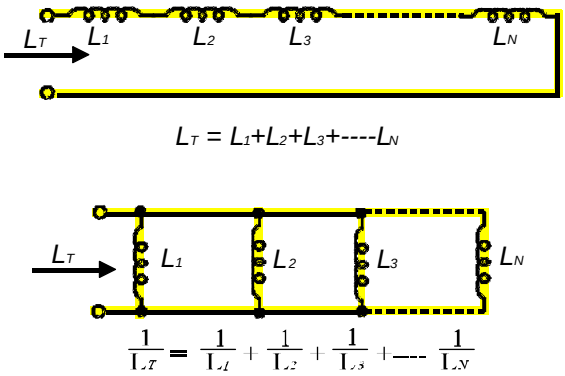


Figura 5-1, Inductores en serie y paralelo

Capacitores

Los capacitores son componentes construidos de dos placas conductoras paralelas separadas por un material aislante. Un capacitor almacena una carga en sus placas. La capacidad de almacenamiento C se mide en Farads (F). El farad es generalmente es una unidad muy grande para muchas aplicaciones del sintonizador, por lo que se usan pico farad (ρF) 10(-12). La capacitancia total se calcula de manera opuesta a la inductancia, Figura 5-2. Los capacitores en *paralelo incrementan* la capacitancia total y los capacitores en *serie disminuyen* la capacitancia total.

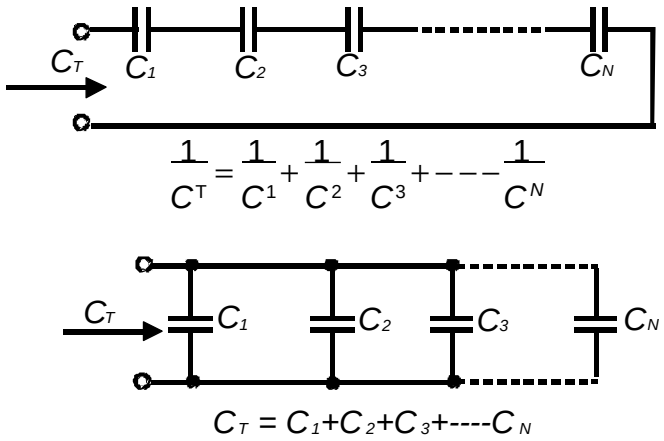


Figura 5-2, Capacitores en serie y paralelo

Estos dos conceptos fundamentales son esenciales para entender y diagnosticar los circuitos del sintonizador. El circuito en la figura 5-3 es un simple circuito resonante paralelo filtro pasabanda, similar a los que serían encontrados en un sintonizador. El propósito de un filtro pasabanda es permitir que una frecuencia deseada o sintonizada pase, mientras atenúa las otras frecuencias que puedan estar presentes. La frecuencia pasabanda se determina por una relación como se muestra. El punto principal aquí es, *disminuyendo la capacitancia y/o la inductancia elevaremos la frecuencia de resonancia. Incrementando la capacitancia y/o la inductancia reduciremos la frecuencia de resonancia.*

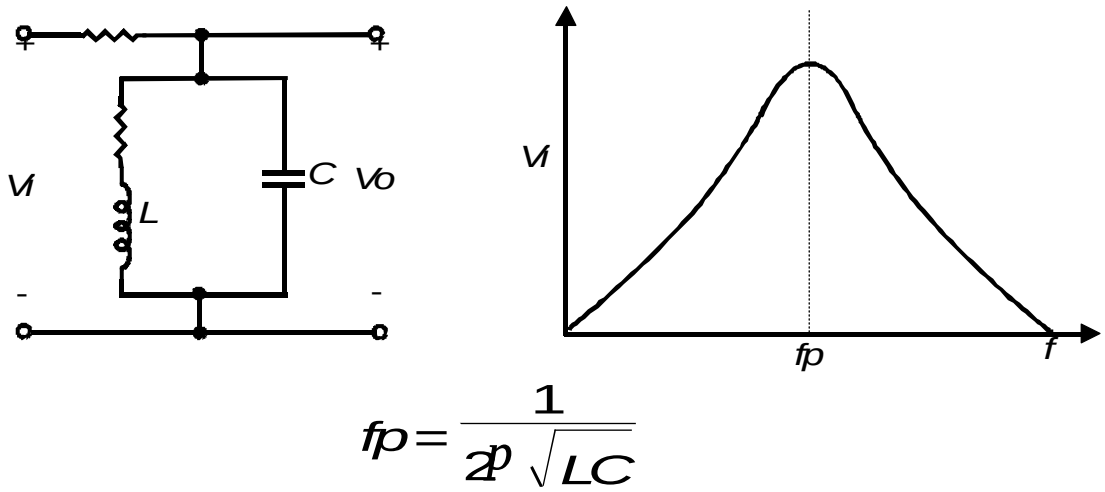


Figura 5-3, Filtro Pasabanda

Diodo Varactor

Uno de los componentes principales encontrados en los sintonizadores electrónicos es el diodo varactor. El varactor actúa como un capacitor variable por voltaje. Un incremento en la polarización inversa entre el diodo provoca que la capacitancia disminuya. Contrariamente, una disminución en la polarización inversa causa que su capacitancia se incremente. Esto permite que la frecuencia resonante de un circuito sintonizado sea cambiado, aplicando un voltaje de sintonía específica, figura 5-4.

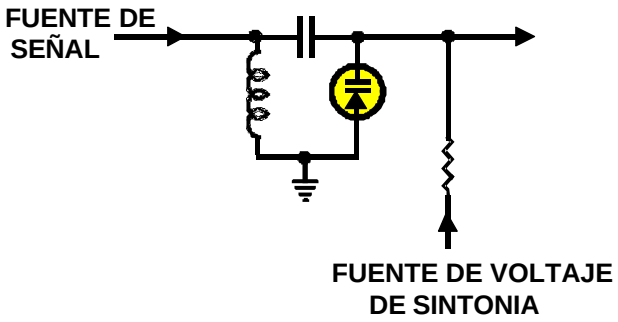


Figura 5-4, Circuito Básico de Sintonía por Varactor.

Filtro de entrada

Un sintonizador está compuesto de elementos básicos mostrados en la figura 5-5. la entrada de un sintonizador posee una red que elimina frecuencias de FM y FI no deseadas que puedan estar presentes. Además, contiene un filtro sintonizado simple que selecciona la frecuencia del canal deseado y envía esta señal al amplificador de RF.

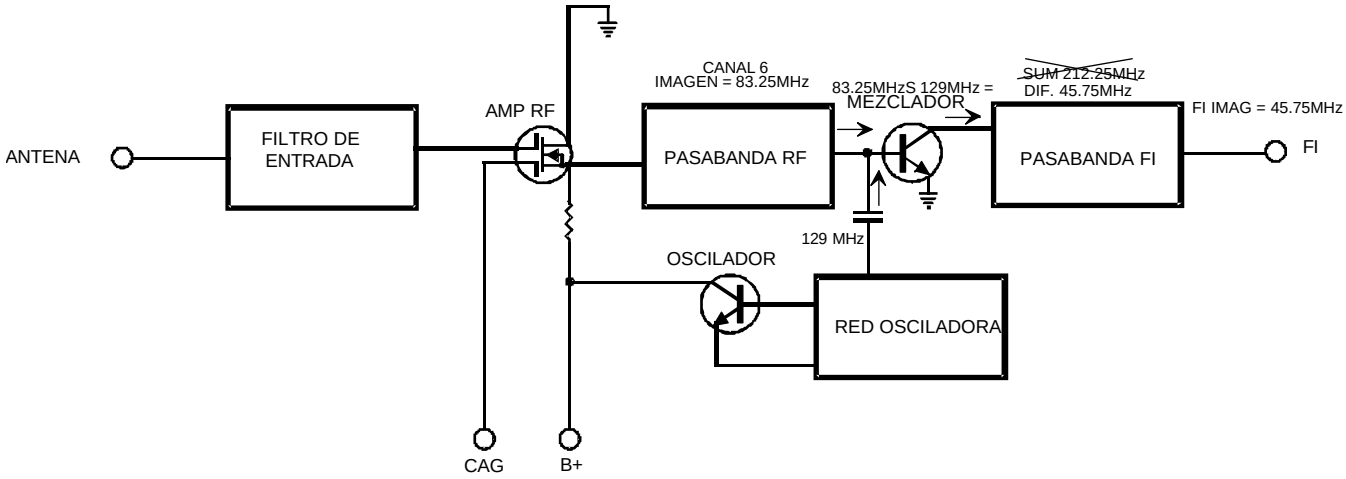


Figura 5-5, Sintonizador básico

Amplificador de RF

Los amplificadores de RF utilizan MOSFETs (Transistores de Efecto de Campo con Semiconductor Oxido-Metálico) del tipo de agotamiento de doble compuerta. Estos transistores son dispositivos controlados por voltaje de muy alta impedancia (en el orden de mega ohms) que funcionan muy parecidos a los tubos de vacío. Los MOSFETs del tipo de agotamiento canal N están normalmente "conduciendo" sin cualquier tipo de polarización de compuerta. Cuando se aplica un voltaje negativo a la compuerta con respecto a la Fuente, el flujo de corriente del drenador se reduce o se cierra completamente si la polarización inversa es suficiente. Contrariamente, un voltaje positivo en la compuerta con respecto a la Fuente incrementará el flujo de corriente del drenador a un punto. Los MOSFETs de doble compuerta poseen dos compuertas y ambos afectan a la corriente del drenador. En las configuraciones del amplificador de RF, la señal de RF se envía a la compuerta 1 y el voltaje de CAG (Control Automático de Ganancia) se aplica a la compuerta 2. Cuando el voltaje de CAG se incrementa se produce mas corriente de drenador incrementando la salida de la etapa de RF respectiva. Cuando el voltaje de CAG disminuye, la salida de la etapa de RF disminuye. Estos principios fundamentales son importantes para diagnosticar fallas.

Pasa Banda de RF

El pasabanda de RF es un filtro sintonizado doble que recibe la señal amplificada del amplificador de RF y lo vuelve a sintonizar. Esto hace una sintonía "aguda" de la señal de RF para obtener mayor selectividad. Además funciona como igualador de impedancias para las etapas sucesivas del sintonizador.

Oscilador /Mezclador/Pasa banda de FI

La red del oscilador comprende el oscilador local con su circuitería de control. El oscilador genera una señal que es mezclado o heterodinado con la señal de RF entrante. Esto se efectúa para obtener la frecuencia FI de video de 45.75 MHz. Para llevar cabo esto, la frecuencia del oscilador se ajusta a 45.75 MHz mayor que la señal de RF entrante. Las dos señales juntas son mezcladas o heterodinadas en la etapa del mezclador. Usando el canal 6 como ejemplo, la frecuencia de video de 83.25 MHz es heterodinada con una frecuencia del oscilador de 129 MHz. Esto produce una señal suma de 212.25 MHz y una señal diferencia de 45.75 MHz. El pasabanda de FI extrae la señal diferencia el cuál produce la portadora de video del canal a 45.75 MHz, la portadora de color a 42.17 MHz y la portadora de audio a 41.25 MHz. Para cada nuevo canal la frecuencia del oscilador local es cambiado a la frecuencia del canal + 45.75 MHz. Esto permite que todos los canales produzcan las mismas frecuencias FI.

PLL/Sintetizador de frecuencias

La frecuencia del oscilador local debe cambiar sobre un amplio rango para convertir los muchos canales a la frecuencia de FI. El oscilador local en sintonizadores electrónicos modernos, y mas importantemente el sintonizador del chasis CTC203, utiliza un sintetizador de frecuencias para controlar el oscilador. Un sintetizador de frecuencias está conformado de un PLL (Bucle de amarre por Fase) y un circuito divisor programable.

Un diagrama a bloques básico del PLL es mostrado en la figura 5-6. Un oscilador controlado por voltaje (VCO) envía una muestra de frecuencia al comparador. El comparador compara la frecuencia muestra del oscilador a una señal referencia derivado de un oscilador controlado a cristal. Cuando el oscilador está fuera de frecuencia, el comparador genera un voltaje de error que corrige al oscilador. El VCO permanecerá amarrado al oscilador de referencia.

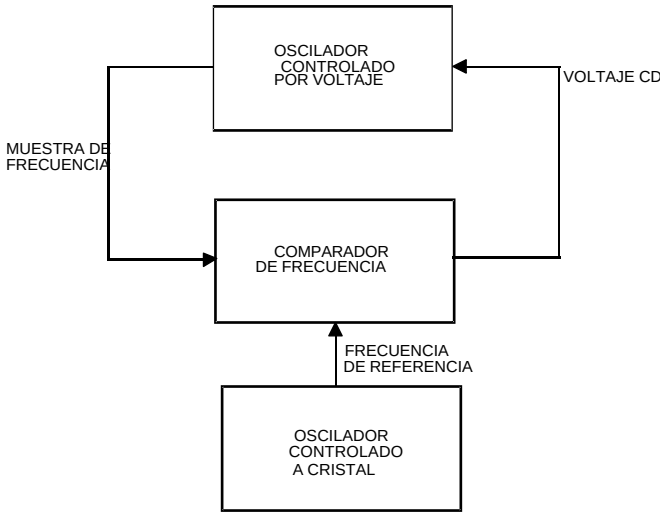


Figura 5-6, PLL (Bucle de amarre por Fase) Básico

Agregando un divisor programable al PLL habilita que el oscilador sea amarrado a difrentes frecuencias. La división lógica es generalmente suministrado por un microprocesador, pone un factor de división al divisor de frecuencias. La frecuencia descendente dividida es comparada con la frecuencia de referencia. El comparador genera un voltaje de corrección para mantener al oscilador amarrado a la frecuencia deseada, figura 5-7. Cambiando el factor de división, el PLL es capaz de "sintetizar" frecuencias diferentes.

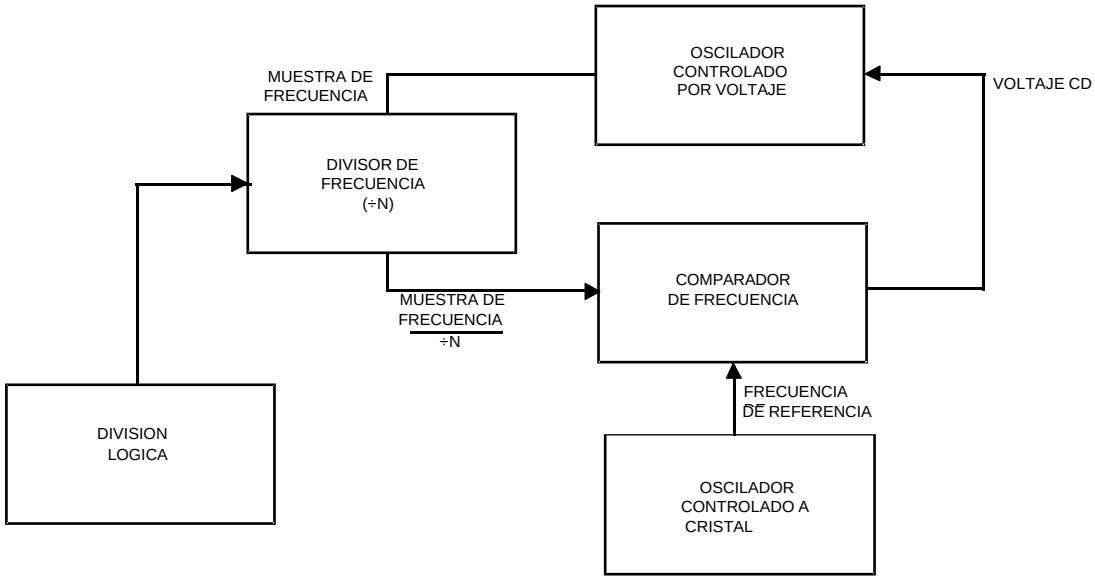


Figura 5-7, Sintetizador de frecuencias

Sintonizador del CTC203

Generalidades

Existen dos versiones de sintonizadores disponibles para el chasis CTC203. Se usan los sintonizadores superficiales (TOB) y los módulos sintonizadores discretos, dependiendo de la versión del chasis. El sintonizador modular se describirá mas tarde. El sintonizador estándar es muy similar al sintonizador del CTC185. Utiliza la topografía del sintonizador superficial (TOB) rodeado por un blindaje de aleación de zinc. Las diferencias primarias incluyen:

- Se eliminan las cajas de aislamiento (barrera aislada/no aislada)
- Se modificaron las cubiertas/blindajes del sintonizador

Debido a que el sintonizador superficial es parte del chasis principal, el sintonizador debe ser reparado a nivel de componentes en vez de reemplazar al sintonizador como un ensamble completo. Si bien reparar el sintonizador puede ser nuevo para algunos, no es diferente al trabajo que se hace en otras secciones discretas del televisor. Un conocimiento básico de la teoría del sintonizador, un buen voltímetro y el Chipper Check™ junto con el software de alineamiento y diagnóstico de TCE permitirá al técnico reparar la mayoría de fallas en los sintonizadores superficiales.

Operación

El sintonizador del CTC203 divide el espectro de frecuencias en tres bandas de frecuencias. Recuerde que los números de canales no están necesariamente en orden, especialmente en las bandas bajas. Las frecuencias son progresivas.

Banda 1 (Canales bajos de VHF 02 - 17)

Banda 2 (Canales altos de VHF 18 - 50

Banda 3 (Canales de UHF 51 – 125)

El sintonizador está controlado por el sintonizador principal U13101. El micro está adjuntado al U17401 (PS/PLL/DAC) en el sintonizador, por la comunicación “Run IIC”. Cuando un canal es seleccionado por el usuario, el micro envía información al U17401 para sintonizar el canal deseado. La información incluye a que banda seleccionar, la frecuencia del Oscilador Local (OL) a sintetizar, el valor de sintonía para el filtro sintonizado simple y los valores de sintonía para el primario y secundario del filtro sintonizado doble. 18 canales para valores de alineamientos están almacenados en la EEPROM principal, U13102. Si se selecciona un canal, uno diferente a los canales de alineamiento, entonces el microprocesador efectúa una interpolación lineal para determinar los valores y enviar esos valores al U17401.

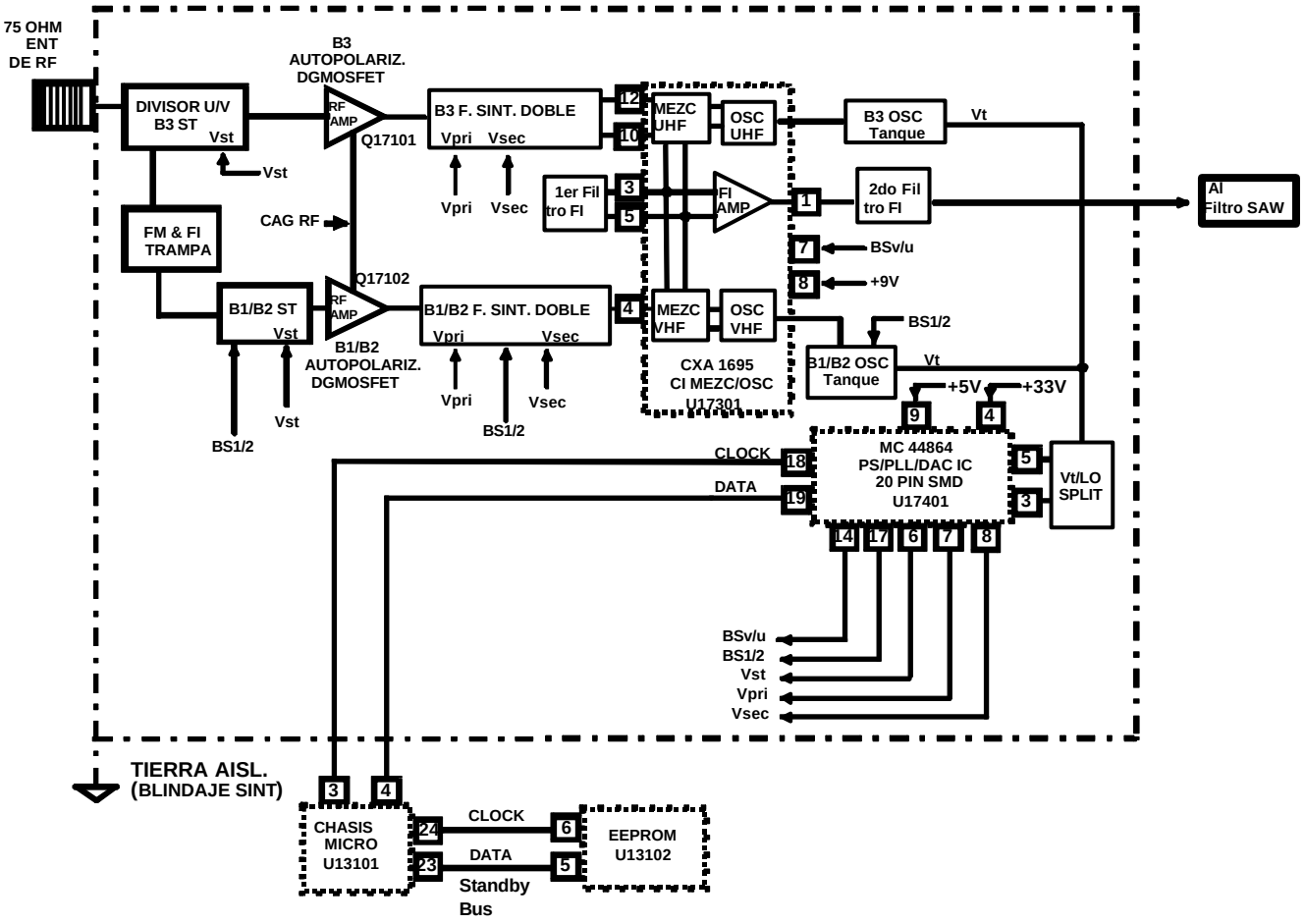


Figura 5-8, Diagrama a bloques del sintonizador del CTC203

La figura 5-8 muestra un diagrama a bloques para el sintonizador del CTC203. RF proveniente de la entrada de RF, a través del conector “F”, es aplicado a la red divisora UHF/VHF. La señal de RF es dividida en rutas de frecuencias VHF y UHF y enviadas a sus respectivas redes de sintonización. Si el canal deseado es UHF entonces el filtro sintonizado simple es alineado por Vst un voltaje proveniente del D/A (Convertidor Digital a Analógico) en el U17401. Si el canal seleccionado es VHF entonces el filtro sintonizado simple es sintonizado por la combinación de Vst y BS1/2 dependiendo de que banda de VHF es seleccionado.

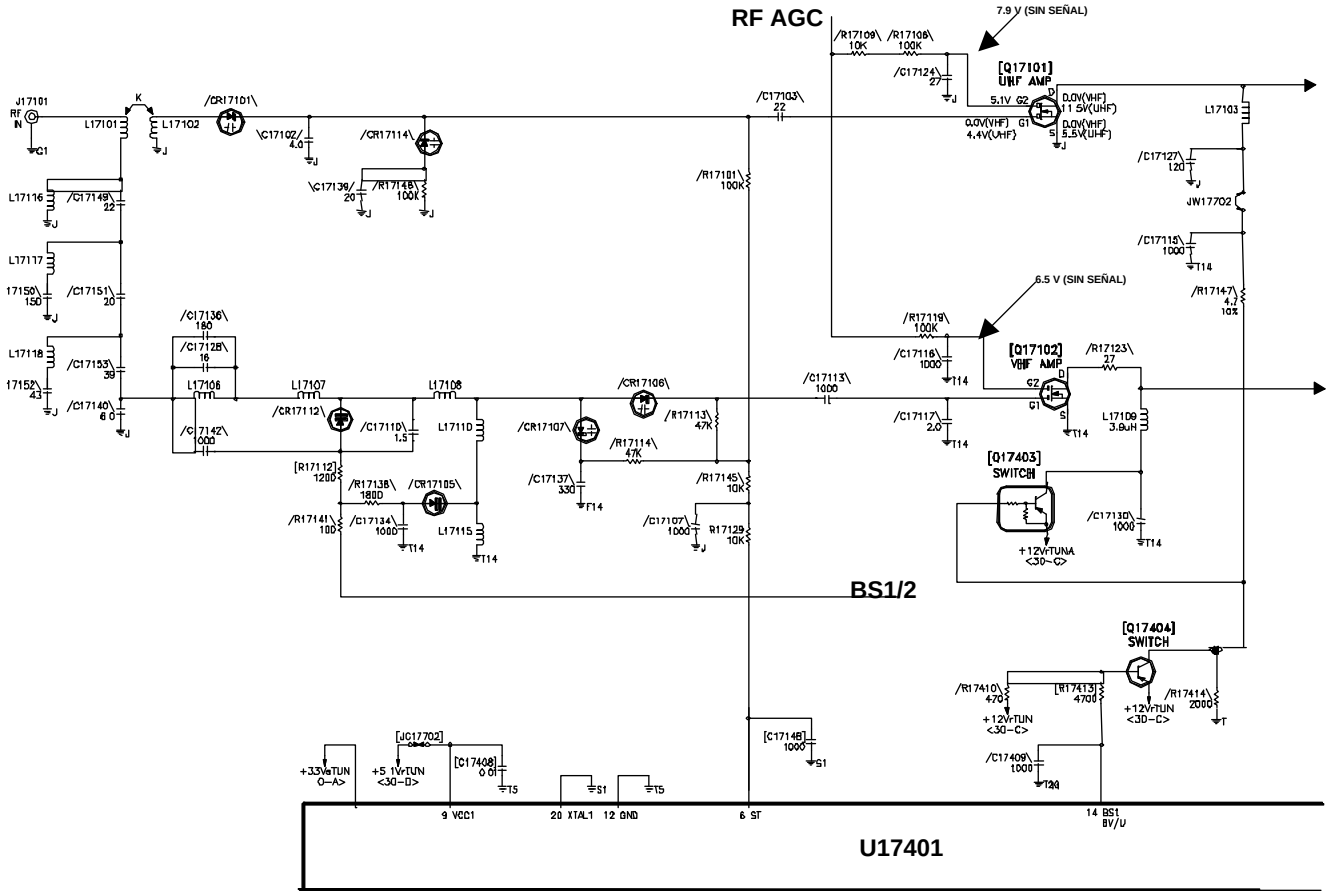


Figura 5-9, Amplificadores de RF

La figura 5-9 es un diagrama simplificado de la entrada de RF, filtro sintonizado simple y sección del amplificador del sintonizador del CTC203. La circuitería de VHF incluye partes del filtro sintonizado simple. El voltaje ST es aplicado a ambos filtros sintonizado simple (VHF/UHF) y el BS1/2 es aplicado al filtro sintonizado simple de VHF para ajustarlo a cualquier canal que sea seleccionado. BSv/u es usado para seleccionar que ruta, VHF o UHF estará activa. Para seleccionar VHF, la base del Q17404 está dado para ir a +12 el cuál polariza inversamente al transistor. Esto remueve los +12V del Amplificador de RF de UHF Q17101 y además de la base del Q17403. Q17403 se llega a polarizar directamente, el cuál conecta los +12V al Amplificador de RF de VHF. Cuando BSv/u va a un nivel Bajo la base del Q17404 se polariza directamente, el cuál suministra +12V al Amplificador de RF para UHF, Q17101 y a la base del Q17403. Q17403 se llega a polarizar directamente y remueve +12V del amplificador de RF de VHF, Q17102.

Q17101 y Q17102 son transistores MOSFETs (Transistor de Efecto de Campo con Semiconductor Oxido Metálico) de doble compuerta usados para amplificar el RF. El voltaje de CAG RF proveniente de la circuitería de FI se envía al G2 de los transistores, para ajustar la ganancia del sintonizador para niveles de señal variados. La señal amplificada es luego aplicado al filtro sintonizado doble.

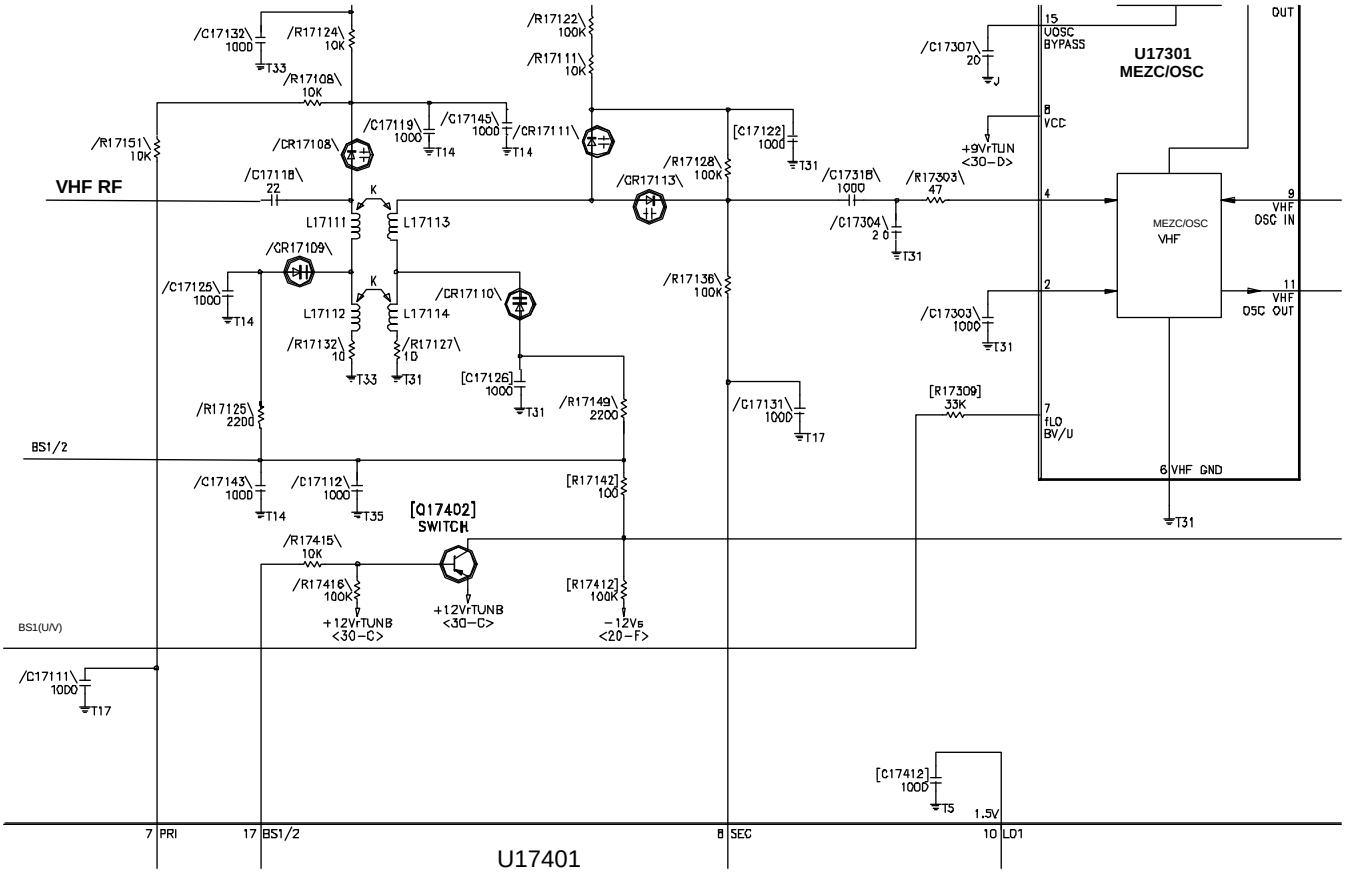


Figura 5-10, Filtro Sintonizado doble de VHF

La figura 5-10 es un diagrama simplificado del filtro sintonizado doble de VHF en el sintonizador del CTC203. Los voltajes PRI (terminal 7), SEC (terminal 8) y BS1/2 (terminal 17) provenientes del U17401 son aplicados al filtro para sintonizarlo. La señal filtrada es aplicada a las entradas del U17301.

El U17401 contiene una sección de PLL y una sección de CDA (Convertidores digitales a analógicos) y son controlados por el microprocesador U13101, a través del bus Run IIC. La sección de PLL contiene toda la información requerida para controlar los VCOs (Osciladores Controlados por Voltajes) de UHF y VHF en el U17301. El PLL genera el voltaje de sintonía (terminal 5) y señales de control adicional. La sección de D a A (digitales a analógicos) genera tres voltajes de varactores, ST (terminal 6), PRI (terminal 7) y SEC (terminal 8), para alimentar todos los varactores del sintonizador, los cuáles están optimizados individualmente con voltajes de control para las frecuencias que están siendo sintonizadas. Los tres convertidores D a A poseen una resolución de 6 bits (5 bits mas el signo). Los voltajes de salida analógicos son de CD. Los convertidores están preamplificados en las salidas análogas por amplificadores operacionales con un rango de voltaje de salida que es igual que es igual al rango de voltaje de sintonía (alrededor de 0 a 30V) Los voltajes de salida de los convertidores D a A son iguales al voltaje de sintonía mas una compensación negativa o positiva de hasta 31 pasos. Los amplificadores operacionales están arreglados tal que una compensación positiva o negativa pueda ser generada del voltaje de sintonía. Durante el alineamiento automático primero permite el amarre del PLL a una frecuencia apropiada y luego busca optimizar los otros voltajes del varactor.

La señal de VHF o UHF se envía a los circuitos mezcladores de VHF o UHF, U17301. U 17301 posee un VCO para VHF y otro para UHF y mezcladores para bandas de VHF/CATV y UHF. BS1 U/V se envía a la terminal 7 y es usado para conmutar entre las bandas. El voltaje de sintonía es enviada a las secciones VCO de UHF y VHF. El mezclador bate la señal de RF con la salida del circuito oscilador, con cualquier sección activa. Esto produce la señal de FI (frecuencia intermedia) con un ancho de 6 MHz con la señal de video localizada a 45.75 MHz. El CI también incluye un amplificador de FI cuya salida está en la terminal 1.

Los valores de alineamientos almacenados en la EEPROM (U13201) para los 18 “canales de alineamientos” proveen los ajustes para las salidas de los filtros sintonizado simple, primario y secundario del U17401. Se usa interpolación lineal para ajustar los voltajes para estas redes de sintonía para todo el rango de canales sintonizados por el sistema. El alineamiento de estos 18 “canales de alineamiento” son críticos. Ver el manual de servicio del CTC203 para las instrucciones de alineamiento específico. A mayor voltaje de sintonía mayor efecto tienen los alineamientos sobre los voltajes de sintonía. Esto es porque toma mas cambios de voltaje a voltajes de sintonía altos para obtener el mismo cambio en capacitancia en los diodos varactores. Esta es una característica de los diodos varactores. Los canales de alineamiento y las localizaciones de frecuencias de todos los canales se muestran en el Apéndice A al final de este manual.

Sintonizador modular

En algunas versiones del chasis CTC203, se utiliza un sintonizador modular. Este sintonizador se parece a los sintonizadores previos de "botes" usados antes de la introducción de la tecnología superficial (TOB). Actualmente, TCE planea implementar un sintonizador modular en todos los chasis CTC185 y CTC203 iniciando con la producción a fines de 1999.

No se requiere de alineamientos de las etapas de RF en el sintonizador modular, sin embargo será necesario un alineamiento de chasis, CAG Retardado, cada vez que sea reemplazado este sintonizador. Las diferencias insignificantes entre este alineamiento en los chasis TOB y los chasis que usan sintonizador modular serán identificados posteriormente.

El sintonizador es un módulo de conversión simple cubriendo el espectro de RF comercial y CATV, desde 47 MHz hasta 801 MHz en tres bandas. Requiere de seis conexiones para el chasis principal mas una entrada de RF. En este caso, el módulo ha sido diseñado para instalarlo directamente e el chasis CTC203. Las seis conexiones son:

- CAG de RF
- Datos de IIC
- Reloj de IIC
- +5V
- +33V
- Salida d FI

Además, para evitar un cambio en el panel trasero se agrega un conector de RF al panel con un cable de RF conectándolo al módulo usando una conexión tipo "phono".

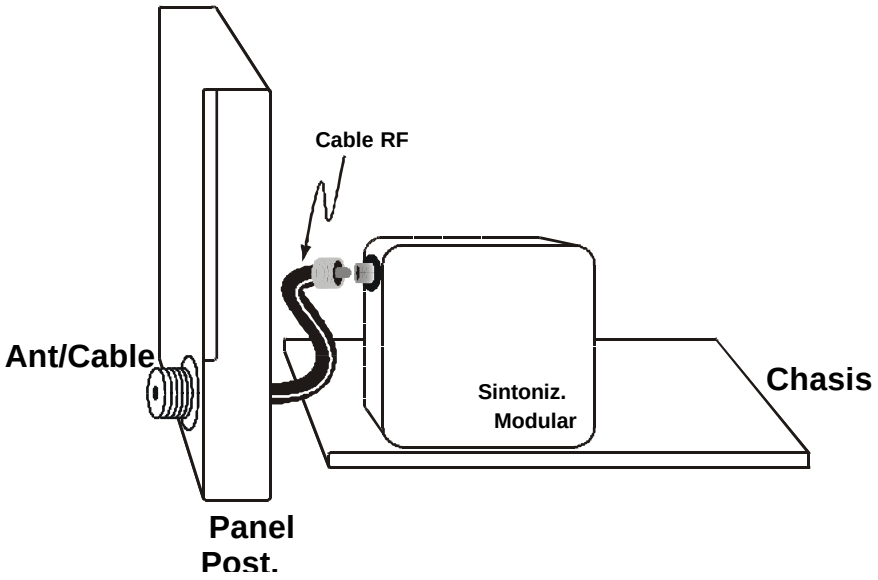


Figura 5-11, Localización y conexión del módulo sintonizador.

Búsqueda y solución de fallas en el sintonizador modular

No existen ajustes de campo o alineamientos asociados directamente con el sintonizador modular. Si se sospecha una falla de sintonía, siga los siguientes pasos.

1. Verifique la salida de FI del módulo sintonizador. Si existe un nivel de señal alrededor de 400mVpp, 45.75 MHz, es probable que el sintonizador esté correcto. Pase a las secciones de Video/FI.

2. Verifique que las fuentes de +5V y +33V operen en forma apropiada. Note que la tolerancia normal de la fuente de +/-10% se aplique a la fuente de +5V, sin embargo el voltaje de sintonía de +33V debe estar dentro de los +/-5%. Si no está correcto, resuelva la falla en la fuente defectuosa.

3. Pruebe las líneas de reloj y datos IIC usando los métodos de diagnóstico asociados con estas señales.

4. Monitorear la línea de CAG RF. El rango normal es de alrededor de +2.0V. Si es posible, cambie los canales mientras monitorea el CAG. Debe ser Alto (>4.0V), luego debe regresar a alrededor de +2.0V después de que el canal es capturado.

Reemplazo del sintonizador modular

Si se reemplaza el sintonizador modular, no requerirá de ningún alineamiento directo. Sin embargo, los ajustes de nivel del aparato, esos requeridos para “casar” al sintonizador con el chasis, serán necesarios. En el caso del sintonizador modular, solamente requiere de un ajuste de CAG RF Retardado.

Ajuste del CAG RF

1. Encienda el aparato y déjelo por lo menos 30 segundos en calentamiento antes de iniciar este ajuste.

2. A pesar de que el ajuste no requiere de entrada al sintonizador, el técnico deberá aplicar una señal activa del canal 6 a la entrada de la antena y sintonizar el aparato a esta señal para inicializar al sintonizador apropiadamente.

3. Aplique una señal de FI de 45.75 MHz a 224 mVpp a la entrada del filtro SAW, SF12301-1. (El sintonizador superficial TOB utiliza 316 mVpp para este ajuste).

4. Ajuste acero el alineamiento de CAG RF Retardado usando el Chipper Check™ mientras monitorea la línea CAG RF en U12101-5 con un voltímetro digital. Iniciar incrementando el valor de cero hasta que la CAG RF esté $\geq$ +2.0V (+/-20%). (TOB utiliza $\geq$ +3.2V). El alineamiento del CAG RF Retardado está ahora completado.

Búsqueda y solución de fallas en el sintonizador superficial TOB.

El diagnóstico del TOB se puede llevar cabo mejor con un multímetro digital y con el programa de diagnóstico y alineamiento de TCE, Chipper Check™. Haciendo mediciones de resistencia y voltajes, la falla de sintonizador pueden ser aislados en una cantidad de tiempo razonable. Sin embargo, deberán observarse ciertas precauciones. Después del servicio, siempre poner de nuevo los blindajes y soldarlos si fueron desoldados. Asegurar de que ninguna de las bobinas en el sintonizador hayan sido movidas o de alguna forma reposicionadas. (Esto prevendrá hacer alineamientos de bobinas cuidadosamente mas tarde). Los puntos de soldadura deberán estar limpios y finos. No usar mas soldadura que la necesaria.

Si se reemplaza cualquiera de los diodos varactores en cualquiera de los circuitos VHF (CR17106, CR17107, CR17108, CR17111, CR17113 y CR17302) o UHF (CR17101, CR17102, CR17103, CR17114, CR17301 y CR17304), deberán cambiarse todos los diodos en el circuito respectivo. Los diodos de repuesto están igualados para las características de capacitancia y viene como un juego. Si no se siguen estos lineamientos el sintonizador no podrá alinearse correctamente y tendrá sintonía de canales pobre. El número de parte para el juego de diodos es 215492 (CR17101....) y 215494 (CR17106.....)

Diagnóstico de fallas
El programa de diagnóstico y alineamiento de TCE, Chipper Check™ es usado para leer los códigos de la EEPROM y se requiere para realinear al sintonizador. Nota: Antes de alinear al sintonizador siempre se debe anotar los valores actuales de la EEPROM.

Aparatos con GEMSTAR
Siempre restablezca o desconecte el módulo de GEMSTAR cuando diagnóstica y soluciona una falla de sintonizador. Cuando un aparato con GEMSTAR se configura para usarse con una caja de Cable, el módulo de GEMSTAR pasa las órdenes para cambios de canal (Canal Arriba/Abajo) a la caja de Cable. El GEMSTAR cambiará el desplegado de número de canal en la pantalla (OSD) de acuerdo al canal que esté almacenado en la lista de exploración. El sintonizador del aparato será amarrado al canal de entrada para la caja de Cable. Si se miden los voltajes del sintonizador del aparato se verá que no cambiará aun cuando el número de canal en el OSD esté cambiando.

No opera una banda
Si el sintonizador sintonizara los canales de todas las bandas excepto una, limite la búsqueda de falla a la circuitería específica de la banda. Obviamente, si una banda está funcionando, U13101, U13102 y por lo menos parte del U17401 y U17301 están operando en forma apropiada.

1. Verifique los voltajes de las fuentes +5V, +12V, -12V hacia el sintonizador.

2. Si el problema está solamente en VHF banda baja (2-6) o VHF banda alta (7-13), asegúrese de que el voltaje de conmutación de bandas BS ½, provenientes de la terminal 17 del U17401, se encienda y se apague. Si lo hace, verifique que el voltaje de conmutación de bandas proveniente del colector del Q17402 active (o desactive) a los CR17112, CR17105, CR17109 y CR17110.

3. Si el problema es que solamente el VHF o UHF esté presente. Verifique para asegurar de que el voltaje de conmutación de bandas BS u/v de la terminal 14, U17401 se encienda y se apague. Si lo hace, verifique que los Q17404 y Q17403 estén siendo conmutados apropiadamente y que estén correctos las polarizaciones en los respectivos MOSFETs amplificadores de RF (Q17101-UHF, Q17102-VHF).

Hay imagen pero no es correcta.

1. Verifique el voltaje de CAG.

2. Verifique todos los voltajes de alimentación hacia el sintonizador: +5V, +12V, -12V y +33V.

3. Verifique los voltajes de sintonía para los sintonizados simple, primario y secundario (ver tabla de voltajes al final de esta sección).

4. Verifique que existan voltajes correctos en U17401.

5. Verifique que los valores de la EEPROM estén correctos, tratando de mejorar un canal realineando los D/As (asegúrese de registrar el valor original para restaurarlo si el alineamiento no soluciona el problema).

6. Pasar al síntoma de abajo “No sintoniza” y verifique la respuesta del CAG RF.

No sintoniza

1. Verifique que cambie el número de canal en la pantalla. Si el OSD no responde a las ordenes de cambio de canal, el problema está en otro circuito. Inicie con la sección de búsqueda y solución de fallas en el *circuito sistema de control*.

2. Verifique todas las fuentes de voltaje hacia el sintonizador: +5V, +12V, -12V y +33V.

3. Verifique que existan los voltajes de conmutación correcta en las terminales 14 y 17 del U17401, terminal 7 del U17301 y el colector del Q17402.

4. Verifique el voltaje de sintonía en la terminal 5 del U17401 y compárelo con la tabla de voltajes. Si el voltaje de sintonía está amarrado a un nivel Alto ó Bajo, existe un problema en la malla del PLL. Verifique que exista una señal del oscilador de 4 MHz en Y17401.Dependiendo de la carga del osciloscopio, debe ser de alrededor de 1Vpp con una prueba de X10.

5. Verifique el voltaje del OL en los varactores CR17301, CR17304 y CR17302. El voltaje deberá incrementarse así como se incrementa el número de los canales en una banda y disminuir así como se reduce en número los canales. Si existe ausencia de voltaje verifique la conexión entre la terminal 5 del U17401 y los varactores. Además verifique cortos o fugas en CR17301, CR17302 y CR17304.

6. Verifique los voltajes de sintonía para los diodos varactores del sintonizado simple, primario y secundario.

7. Verifique la respuesta del CAG RF. Atenúe la salida del modulador de servicio. El voltaje de CAG RF deberá incrementarse.

8. Verifique la polarización del MOSFET en Q17101 y Q17102.

9. Verifique la salida de FI en la terminal 1 del U17301.

Circuito FI

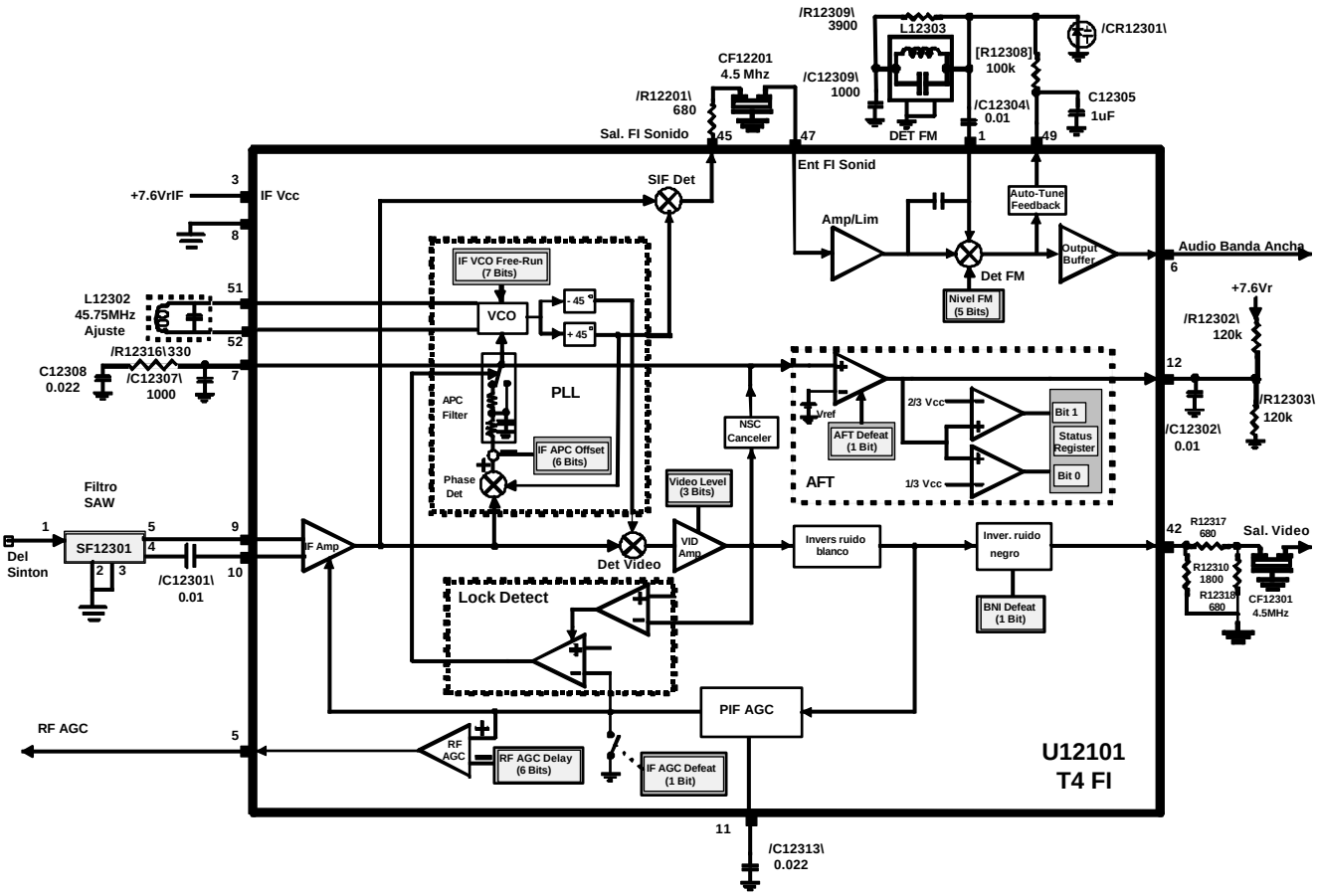


Figura 8-1, Circuito de FI

Los circuitos de FI integrados en el U12101, T4-Chip y sus circuitos asociados proveen:

- La mayor parte de la selectividad de los canales deseados.
- Control Automático de Ganancia (CAG) de los amplificadores de RF y FI para optimizar la distorsión y el rechazo señal a ruido (S/N).
- Detección de la Sintonía Fina Automática (AFT) y retroalimentación.
- Demodulación de las señales pasabandas de audio y video de los canales deseados.

Todos los bloques funcionales de FI de sonido (SIF) y FI de video (PIF) son una parte del T4-Chip, U12101, con la excepción de un filtro pasabanda BPF) de cerámico de 4.5 MHz, CF12201, en el canal SIF y un trampa de sonido de cerámico de 4.5 MHz, CF12301, en la señal de salida de video.

La señal de FI de 45.75 MHz proveniente del sintonizador se aplica a la entrada de un filtro de Onda Acústica Superficial (SAW) del tipo interportadora, SF12301. El filtro SAW posee una pendiente Nyquist, una tabla de sonido de 41.25 MHz, trampa de sonido y video adyacentes, y rechazo al FM educacional.

Filtro SAW

Un filtro SAW (Filtro de Ondas Acústicas Superficiales) utiliza un efecto piezoeléctrico en un medio de propagación sólido para convertir señales eléctricas a señales mecánicas, ondas acústicas pequeñísimas. Las ondas acústicas viajan a través del medio hacia la salida donde son convertidos de nuevo a señales eléctricas. Se pueden usar el control de las propiedades del medio para hacer componentes de control de frecuencias específicas tales como filtros. El medio es usado para clasificar las señales por frecuencias. Su ventaja sobre las tecnologías de los Filtros Pasabandas tradicionales es su tamaño y estabilidad bajo ambientes severos.

La salida del filtro SAW se aplica directamente a la entrada de FI diferencial del U12101, terminales 9 y 10. La señal es amplificada por un amplificador de FI de ganancia variable de 3- etapas y luego dividida en los canales PIF y SIF.

FI de Video

La detección de video se lleva a cabo usando un sistema PLL para remover la portadora de FI de 45.75 MHz. El PLL posee 2 controles del bus IIC. Uno controla la frecuencia de carrera libre del VCO y el otro provee una compensación para el Control Automático de Fase (APC). La malla PLL posee suficiente ancho de banda para eliminar el ruido de fase del oscilador local del sintonizador.

Siguiendo al detector de video, la señal de video se pone a través de un ruido blanco y luego al inversor de ruido negro para impulsar la inmunidad del ruido. La señal de video compuesta se obtiene en la terminal 42. La señal de sonido se filtra entonces del video compuesto por el CF12301, trampa de sonido de cerámico de 4.5 MHz.

El voltaje de control del VCO proveniente del PLL es también usado para la detección del AFT. El voltaje de control es amplificado y aplicado a un comparador alto y bajo cada uno con una bandera de estado de 1 bit. La bandera de registro de estado son usados para indicar cuando el voltaje de AFT esté a un nivel de, ya sea debajo de 1/3 de VCC o sobre 2/3 del nivel de VCC. El microprocesador del chasis ajusta la frecuencia del oscilador local (OL) del sintonizador, luego lee el registro de estado del AFT sobre el bus IIC, intenta centrar al OL a donde ninguna bandera de estado este ALTO. Una malla de CAG PIF es usado para optimizar el nivel de señal en el amplificador de FI y para generar un voltaje de CAG RF usado para optimizar los niveles de señales del sintonizador.

FI de Sonido

El VCO del PLL está también desfasado 90 grados y usado por el primer detector SIF para bajar la portadora de sonido de 41.25 MHz a 4.5 MHz. El desfase de 90 grados es también usado para suprimir video en la salida SIF de 4.5 MHz. La salida del primer detector SIF se aplica al FPB de cerámico de 4.5 MHz, CF12201. Un detector de FM a PLL de 4.5 MHz, L12303 y circuitería asociada, recupera la señal de audio de banda ancha (WBA), L+R, L-R y SAP.

El nivel de FM se ajusta sobre el bus IIC y controla la amplitud de salida del WBA, cambiando la actual en el multiplicador del PLL. Puede haber “zonas muertas” en uno o ambos extremos del rango de control, donde el PLL no está amarrado y la salida es esencialmente cero.

La característica mas importante del U12101 es que todos los alineamientos de FI son controlados electrónicamente sobre el bus IIC. Los alineamientos de APC, VCO, Video y CAG RF Retardado son los mismos que los del T-Chip usados en el CTC179/189.

F2PIP

Generalidades

En las siguientes discusiones, nos referiremos como imagen “principal” a la imagen mas grande y a la ventana de imagen sobre la pantalla será referido como imagen “PIP”.

El F2PIP está diseñado para proveer una sola función de imagen sobre imagen (PIP). La fuente de video que inserta el PIP puede ser seleccionado de varias fuente de video. Además provee un filtro Comb digital adaptable para la separación Luma/Croma (Y/C) de la imagen principal. El F2PIP contiene interruptores análogos para efectuar las funciones de traslape e inversión entre el video del sintonizador, video auxiliar o fuentes de 2 componentes (S-Video). El módulo está controlado por el micro principal del chasis U13101 a través de las comunicaciones IIC.

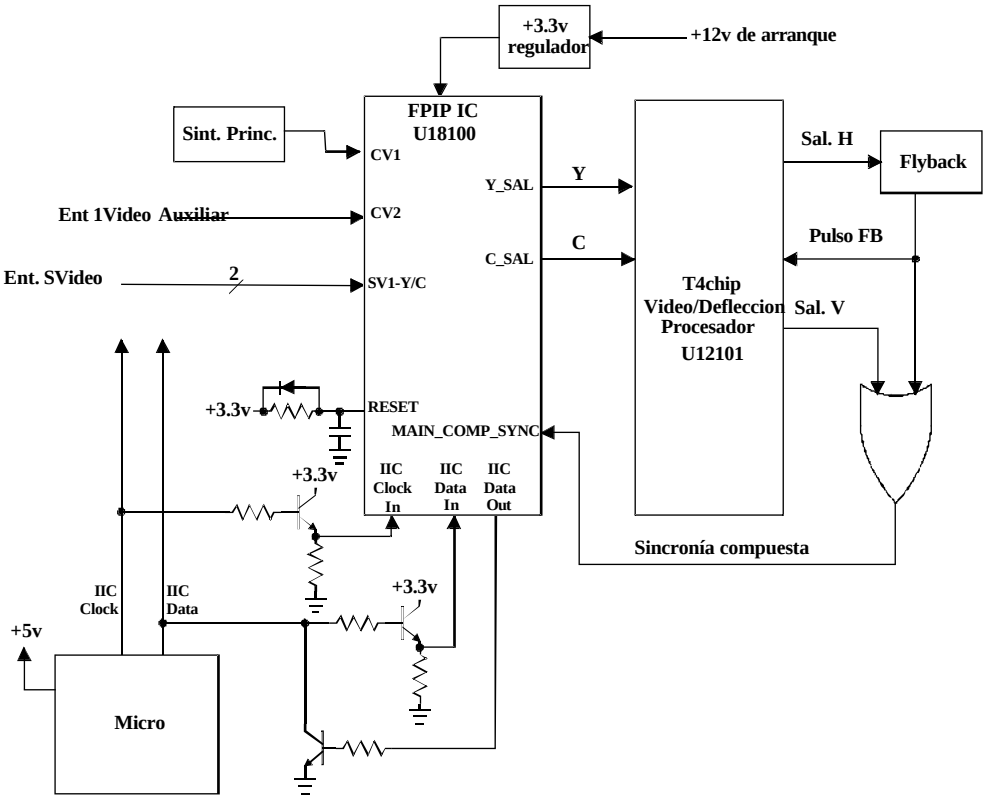


Figura 7-1, Diagrama a bloques del módulo F2PIP

El módulo también contiene conectores de audio. El módulo F2PIP no hace nada con éstas señales sino que las envía al chasis principal a través de redes de entradas de descargas electroestáticas en conjunto con las pistas de cobre.

U18100

El módulo F2PIP está construido alrededor del U18100, CI CMOS FPIP (Filtro Comb/ PIP). Este CI está diseñado a ser una solución en un solo chip para la función de imagen sobre imagen (PIP). El diseño del CI F2PIP es con la intención de mantener los componentes externos al mínimo. Todas las entradas están diseñadas para aceptar fuentes de video estándar de la industria 1 Vpp (un 20% arriba está permitido), y todas las salidas están diseñadas para proveer una salida estándar de la industria de 1 volt. El F2PIP contiene interruptores análogos, (para efectuar funciones de inversión y traslape), A/D's (convertidores analógicos a digitales), D/A's (convertidores digitales a analógicos), un reloj a cristal y circuitos digitales necesarios para procesar y controlar la imagen traslapada de PIP (imagen sobre imagen).

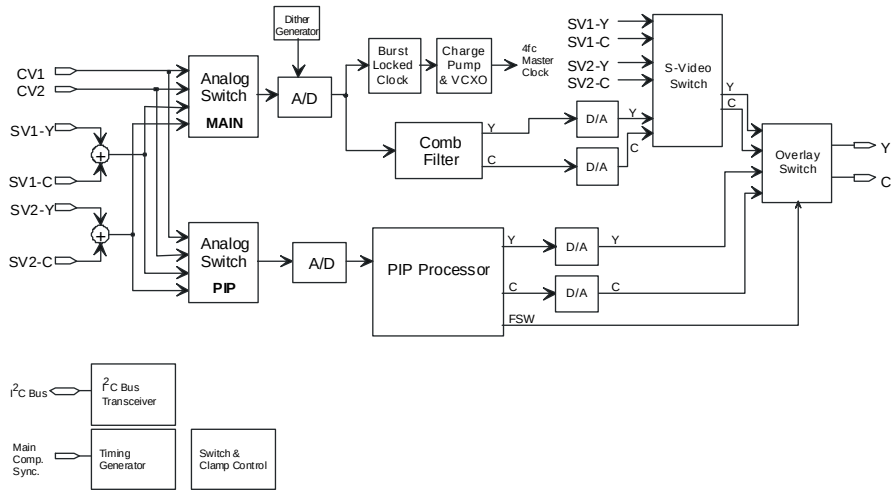


Figura 7-2, Diagrama a bloques del U18100

El F2PIP está dividido en varias secciones; interruptores análogos, procesador PIP, reloj de amarre de ráfaga, Filtro Comb adaptable, interruptor S-Video y secciones transceptores de comunicación.

Los *interruptores análogos* son duales, interruptores de 4 entradas. Uno es usado para seleccionar la fuente de la imagen principal y la otra para seleccionar el PIP.

El sección del *procesador PIP* incluye subsecciones de un decodificador, codificador y RAM de campo. La subsección decodificador toma una forma de onda de video compuesto y lo decodifica en Y, R-Y y B-Y para almacenarlo en la memoria de campo interno. La subsección codificador toma la información almacenada en la memoria de campo interno y codifica la croma con el y luego a la salida separa las señales Y/C para la imagen PIP. Estos están combinados para formar una señal de video compuesta para ser traslapado en la señal de video compuesta principal.

La sección del *Reloj de Amarre de Ráfaga* genera el reloj para el sistema. El BLC se amarra a la subportadora de color de la señal de video compuesta principal.

El *Interruptor de S-Video* selecciona entre la salida Y/C del filtro Comb o de otras dos fuentes Y/C S-Video. Luego sacan la señal Y/C de la imagen principal. Esto se pasa al interruptor de traslape PIP.

La sección *transceptora de comunicación* controla la funcionalidad del F2PIP. Los registros que mantienen la información de control están distribuidos a través del CI.

Procesamiento de señal del CI

El CI puede aceptar dos señales de video compuesta (CV1 y CV2) y dos señales S-Video (SV1 y SV2) para imagen-sobre-imagen. Una señal llega a ser la imagen principal y las otras de las fuentes pueden ser usada para la imagen PIP (la misma señal puede ser usada para ambas). La comunicación IIC controla la selección de las fuentes. Estas señales deben ser acopladas con un capacitor al F2PIP para que opere con los sujetadores de pedestal de sincronía análogos.

Interruptores analógicos

El CI tiene dos interruptores analógicos que seleccionan las fuentes principal y el PIP. Cada interruptor análogo posee 4 entradas, video compuesta principal, video compuesta auxilia y dos entradas Y/C de S-Video (solo uno es usado). Una vez dentro del CI la señal de croma y luma de S-Video son combinados para formar una tercera señal compuesta. Las tres señales de entrada de video compuesta son aplicados a los dos circuitos de interruptores analógicos. La salida de uno de los interruptores es usado para la imagen principal y la salida del otro es usado para la imagen PIP. Cualquiera de las cuatro entradas pueden ser enviadas a cualquiera o a ambas de las salidas. La salida de ambos interruptores analógicos se aplican a los convertidores A/D de 8 bits (analógicos a digitales).

Procesamiento de la señal principal

La salida del interruptor analógico que procesa la señal principal se aplica al convertidor A/D principal produciendo una representación digital de 8 bits de la señal compuesta. La salida digital es enviada al Reloj de Amarre de Ráfaga y a la línea Comb.

Reloj de Amarre de Ráfaga

El Reloj de Amarre de Ráfaga provee una señal de control de ganancia PIP ADC para igualar la amplitud de la croma del PIP a la amplitud de la croma del principal. También genera las señales de carga y descarga usadas para controlar al circuito "VCXO Surtidor de carga" (El VCXO está compuesto de un desfasador controlado por voltaje integrado y una red de cristal externa). La señales de carga y descarga son usadas para el amarre de fase de la salida del VCXO a la ráfaga de la imagen principal. El surtidor de carga, carga o descarga al filtro con voltaje proporcional al error de fase del reloj con respecto a la ráfaga de la imagen principal.

Línea Comb

El filtro de Línea Comb separa la información de croma y luma de la imagen principal digital. Las señales digitales son convertidas de nuevo a señales analógicas por un convertidor D/A (digital-analógico) de 8 bits (luma) y un convertidor D/A de 10 bits (croma). Luego, la señal de luma sale del CI por la terminal 49 y es preamplificada por el Q18108. Posteriormente se reenvía a la terminal 43 del CI donde es aplicado al interruptor de S-Video. La señal de croma principal sale de la terminal 47 del CI y se preamplifica por el Q18107. Luego, se reenvía a la terminal 45 donde se aplica también al interruptor de S-Video.

Procesamiento PIP en el F2PIP

La salida del interruptor análogo que procesa la señal de PIP se aplica al convertidor A/D de PIP produciendo una representación digital de 8 bits de la señal compuesta. La salida digital es enviada al procesador de PIP.

Procesador de PIP

El circuito procesador de PIP separa la información de croma y luma de la imagen de PIP digital. También produce una señal "Fast-Switch" (Conmutador-rápido) derivado de la sincronía. Las señales separadas de luma y croma de PIP digital son de nuevo convertidos a analógicos a través de dos convertidores D/A de 8 bits. Los convertidores D/As poseen una corriente de salida. La referencia para la corriente está provista dentro del CI F2PIP. La corriente de referencia para el D/A de croma varía con la amplitud de la ráfaga del video principal para que la salida de croma cambie al mismo nivel de la croma del video principal. La referencia D/A de luma es controlable en 64 etapas a través de la comunicación IIC. La señal de luma de PIP análogo sale entonces del CI a través de la terminal 33, luego se preamplifica por el Q18104 y se reenvía a la terminal 37. Las señales de croma y luma de PIP se aplican entonces al interruptor del PIP.

Interruptor S-Video

El interruptor S-Video es usado para seleccionar la fuente de la imagen principal. Elige entre la salida Y/C del interruptor análogo principal y la entrada de S-Video en las terminales 3 y 5. La salida del interruptor S-Video siempre sirve como el video para la imagen principal y se aplica al interruptor de PIP.

Interruptor del PIP

El interruptor de PIP combina las señales de croma (Y/C) y luma análoga de la imagen principal y de la imagen del PIP con la señal de PIP en la parte superior de la imagen principal. Esta señal sale después por la terminal 39, luma y por la terminal 41, croma. El Q18105 y Q18106 preamplifican estas señales. Las señales preamplificadas Y y C son enviadas al T4 Chip, U16201 a las terminales 38 y 40 para otro procesamiento.

Cancelador de expansión de negros (Black Strech Defeat)

La salida de la terminal 30 FSW T7 es usado para eliminar la expansión de negros. Siempre que la ventana del PIP este activo e la imagen, la terminal 30 tendrá un pulso presente. El pulso esta preamplificado por el Q18111 y sale por la terminal 37 del T4-Chip.

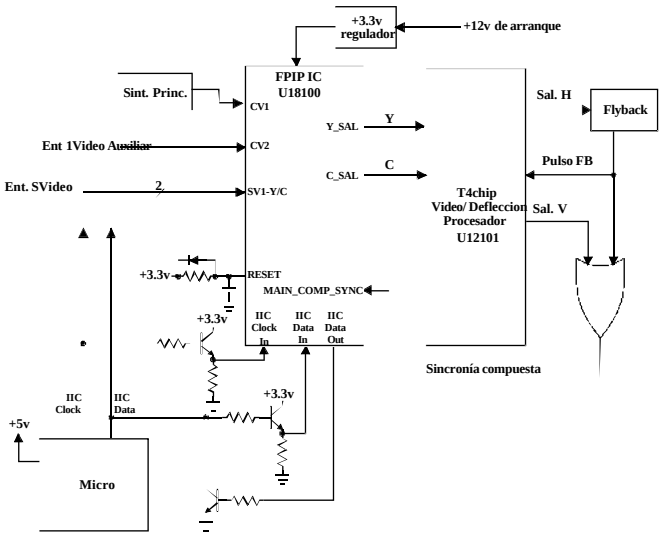


Figura 7-3, Diagrama a bloques del módulo F2PIP

Operación del módulo F2PIP

Conmutación de la entrada de video

El módulo F2PIP acepta video compuesta del sintonizador del chasis y posee conectores para video compuesto de S-Video externo y Auxiliar construido dentro del módulo. El módulo puede usar uno o una combinación de dos de las fuentes para desplegar la ventana del PIP dentro de la pantalla principal.

Los diodos zener están adjuntos a la entrada auxiliar en la terminal 1 y a las entradas de Y/C de S-Video en las terminales 3 y 5, para prevenir daños al CI de niveles de entradas de video excesivo o descargas electrostáticas. La matriz de conmutación interna está controlada a través de la comunicación IIC proveniente del microprocesador, sistema de control U13101.

Entradas del módulo F2PIP

Fuente de alimentación:

El F2PIP y circuitos asociados operan con +3.3V. Esta fuente es derivada de la fuente de +12V por la terminal 3 del regulador U18101. Existen filtrados considerables entre el regulador y el CI para reducir radiaciones emitidas.

Comunicación IIC:

El F2PIP se comunica con el micro del chasis principal a través de la comunicación IIC. La comunicación de chasis IIC opera con pulsos de 0-5 V. Como el CI F2PIP opera con 3.3V, necesita entonces una comunicación de 0-3.3 V. Por lo tanto, se necesita de una circuitería de interfase que involucra al Q18100, Q18101 y Q18102. El CI F2PIP no responde con la línea de Reloj, por lo tanto la interfase es meramente un transistor excitador (Q18100) con un divisor de voltaje que reduce el pulso de 5V a 3.3V. La comunicación de datos se envía al CI a través de un transistor excitador (Q18101) con un divisor de voltaje que reduce el pulso de 5 a 3.3V. El F2PIP debe ser capaz de comunicarse a través de la línea de datos para enviar datos. Esto se lleva a cabo con un transistor Q18102 de la terminal “Salida de Datos” del CI.

Sinc. Compuesta:

El F2PIP necesita de la información de sincronía de la imagen principal desplegada para poder ubicar en forma apropiada la imagen del PIP. La información de sincronía viene del chasis principal. El pulso vertical viene directamente del T4-Chip. El pulso horizontal se deriva del pulso del flyback del IHVT. Estas dos señales son sujetadas, acondicionadas y sumadas por el Q18109, Q18110, Q18112 y Q18113.

Entradas de video:

El F2PIP es capaz de aceptar dos entradas de video compuestas y dos entradas de S-Video. Una entrada de video compuesta viene del sintonizador del chasis mientras que el otro viene del conector Entrada Video1 Auxiliar localizado en el módulo. El módulo F2PIP usa solamente una de las dos entradas de S-Video de lo que el CI puede manejar. Esta señal de S-Video viene del conector de Entrada S-Video localizado en el módulo.

Salidas del F2PIP

Salida Y/C:
Por estas señales de salida de luma y croma del módulo se alimentan al T4-Chip para producir la imagen RGB que se despliega en la pantalla.

Cancelador de la expansión de negros (Black Strech Defeat)
El módulo entrega una señal conectado al circuito Detector de Nivel de Negros del T4-Chip. La señal es un pulso que está activo cuando la ventana de PIP está activo. Esta señal es usada para eliminar la expansión de negros en la porción de la imagen donde la ventana del PIP está insertado.

Alineamientos
Los siguientes alineamientos del F2PIP para el CTC203 pueden ser ajustados usando el Chipper Check®.

- Compuerta de Ráfaga del PIP
- Alineamiento D/A del Comb de PIP
- Alineamiento de croma del video compuesto de PIP
- Alineamiento de tinte del video compuesto de PIP
- Alineamiento de contraste del PIP
- Alineamiento de croma del S-Video del PIP
- Alineamiento de tinte del S-Video del PIP

Búsqueda y solución de fallas

Síntoma: No enciende
Probable causa : No está funcionando el oscilador de 14.318 MHz del F2PIP. Mida en la terminal 2 del U18100 para verificar el oscilador. Si está dentro de 1 KHz de la frecuencia nominal, el CI deberá arrancar, comunicarse con el bus y hacer una imagen principal razonable.

Síntoma: No hay imagen principal
Mida para ver si no falta la fuente de +3.3V de una de las terminales del CI F2PIP.
Mida para ver si esta faltando la comunicación del bus IIC.
Verifique la trayectoria de la señal de Video principal desde el T4-Chip.

Síntoma: No aparece el PIP
Verifique que existan los pulsos vertical y horizontal. Verifique que la sincronía esté completa y correcta en la terminal 24 del U18100.

Síntoma: Aparece el PIP, pero la imagen es negra.
Verifique la trayectoria de la señal PIP desde la fuente hasta el U18100.
Los alineamientos del PIP estén probablemente erróneos. Verifique los alineamientos de brillo y contraste del PIP usando el Chipper Check™.

Síntoma: Aparece el PIP, pero la imagen está distorsionada
Los alineamientos de temporización están posiblemente erróneos. El inicio de compuerta de ráfaga y el pedestal posterior estarán en la posición errónea si el número de corrección de desbalance Horizontal no es correcto. Verifique los alineamientos usando el Chipper Check™.

Procesamiento de Video

Generalidades

El procesamiento de video para el chasis CTC203 es similar al procesamiento en los CTC185 y CTC197. El chasis CTC203 utiliza la 4ª generación de T-Chip para el FI, detección de audio, procesamiento de video y procesamiento de deflexión. Como se ha discutido anteriormente, el T4-Chip es un CI controlado por la comunicación IIC. Los ajustes de la imagen de video se ejecutan a través del menú en pantalla (OSD) e incluyen: color, tinte, contraste, brillo y definición. La opción de ajuste individual incluye solamente el "autocolor" el cual es un menú de solo dos opciones, habilitar o deshabilitar. Los ajustes de usuario de los diferentes parámetros de video están almacenados en una memoria EEPROM no-volátil, U13201. Los ajustes preestablecidos de fábrica están también almacenados en la EEPROM y pueden ser recuperados a través de la función "reset" en el menú.

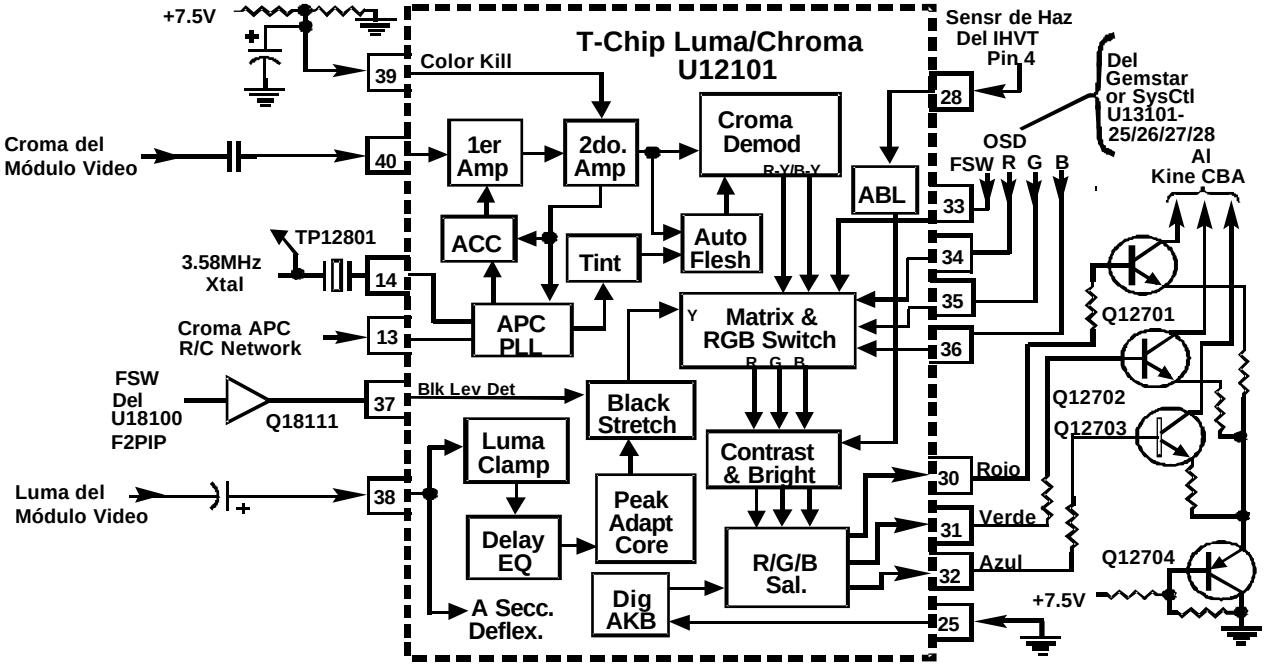


Figura 8-1, Diagrama a bloques del procesamiento de video del T-Chip

La figura 8-1 es un diagrama a bloques de la porción de procesamiento de video del T4-Chip, U12101. La sección de video del CTC203 se compone de 4 áreas principales; procesamiento de luminancia ó luma, procesamiento de croma, entradas RGB externas y salidas RGB. Con solamente pocas excepciones, todos los circuitos para estas funciones están contenidas en el T4-Chip. La señal de video compuesta proveniente del T4-Chip se envía al "Módulo de Video", así como al F2PIP, al filtro comb analógico ó a la conmutación de video donde la señal de video se separa en señales de Luma y Croma, los cuáles son enviados de nuevo al T4-Chip.

Procesamiento de Luma

El diagrama a bloques de la sección de luminancia del T4-Chip se muestra en la figura 8-2 junto con la sección de RGB. La entrada de video de la sección de luminancia se aplica a la terminal 38, ésta señal proviene de un Excitador de Luma en el Módulo de Video. La entrada a la sección de luminancia del T4-Chip se espera sea de aproximadamente 1 Volt con pedestal de sincronía a blanco. La señal en la terminal 38 está sujetado a cerca de 3.8 volts al pedestal de sincronía, atenuado por 20 dB y luego filtrado. La señal se atenúa y se sujeta para que la sección del filtro pueda operar linealmente. Demasiada señal enviaría al filtro a un área donde las características no lineales harían la salida ligeramente impredecible. La sección del filtro está controlado por el bus y puede ser conmutado entre un corte de 3.58 MHz (como el que se usa en CTC185 cuando no está disponible una separación Y/C externa), corte de 4.6 MHz y un filtro pasabanda de 8.0 MHz. Las versiones del CTC203 que tienen el F2PIP o Comb análogo utilizan el filtro pasabanda de 8 MHz. Usando este filtro pasabanda de 8 MHz nos entrega un S-Video máximo y un ancho de banda de video auxiliar. En versiones de chasis básicos que no usan Comb utilizan una trampa de .58 MHz para proveer por lo menos alguna separación Y/C. El CTC203 no utiliza un corte de 4.6 MHz.

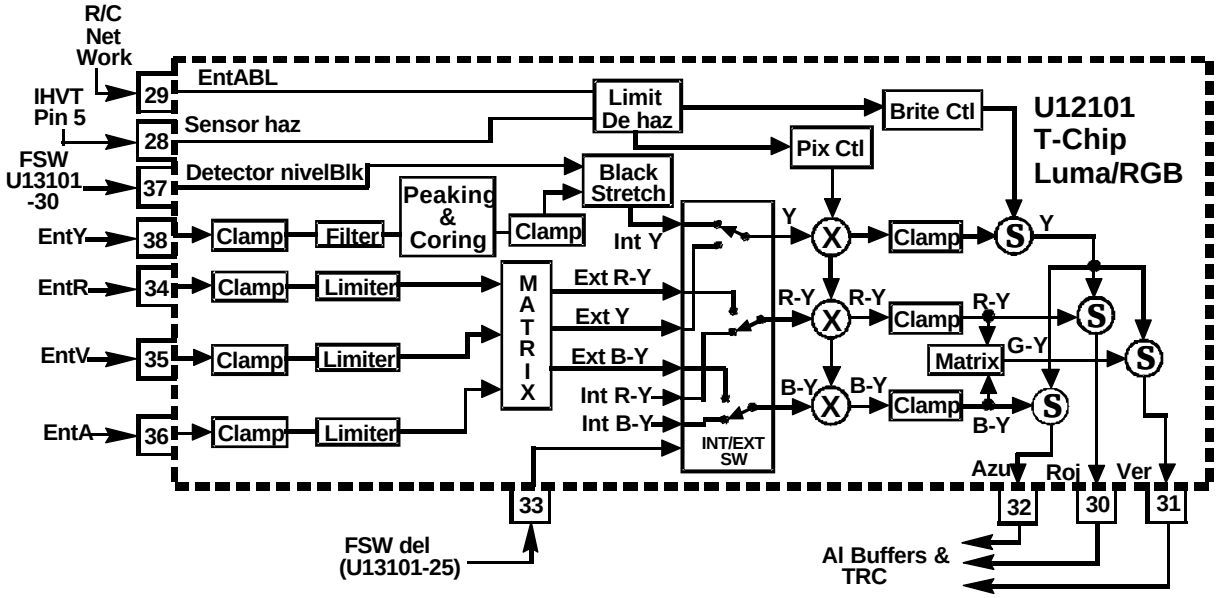


Figura 8-2, Diagrama a bloques de Luma/RGB

Después de ser filtrado, la señal de luma es de nuevo sujetado, y pasado a través del circuito de expansión de negros *(Black Stretch)*, figura 8-3. Este circuito modifica la función transferencia de video para realzar el contraste en escenas de bajo contraste. La definición de negros opera selectivamente sobre el nivel de luma y se deshabilita en la ventana del PIP. La definición de negros es un ciclo de trabajo dependiente del procesador de nivel de negros no lineal. Intenta mantener un nivel de negros consistente en la imagen mostrada. El circuito definición de negros busca a señales negras de bajo ciclo de trabajo. Si la información mas negra y con un ciclo de trabajo dentro de 15 IREs o menos, el circuito definición de blancos intentará modificar esa señal empujándolo hacia niveles negros de cerca de 2 o 3 IREs.

El ciclo de trabajo se ajusta por el C12702 yR12703 en el Detector de Nivel de Negros, terminal 37 (figura 8-3). El voltaje de operación normal es sobre 4.6 VCD. El acción de definición de negros se puede minimizar reduciendo el voltaje de la terminal 37. El módulo F2PIP entrega una señal durante el PIP para cancelar la definición de negros.

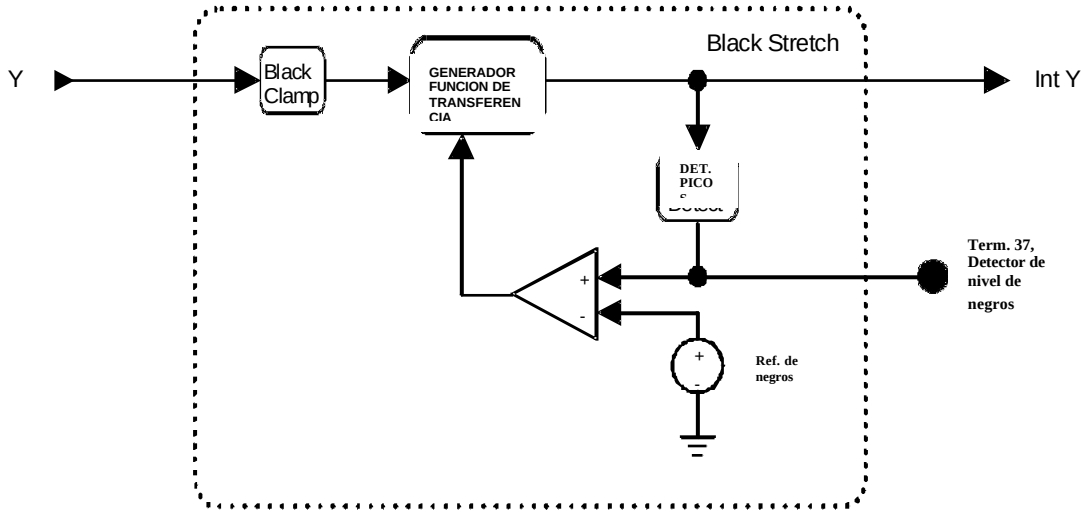


Figura 8-3, Circuito Definición de Negros.

Procesamiento de Croma

El procesamiento de croma en el CTC203 es similar al del CTC197 en el que el T4-Chip puede recibir señales Y/C separadas del Módulo de Video, así como del F2PIP ó el módulo Comb análogo. En versiones de chasis básicas el procesamiento de croma es similar al CTC185 en el que ambas entradas Y y C del T4-Chip son derivados de un punto común. En la sección de croma se espera obtener una señal en la terminal 40 cuya amplitud sea una ráfaga de aproximadamente 290 mVpp. La señal de croma se manda por un filtro pasa alto, C12805 y R12805 (Figura 8-4) para remover la luma de baja frecuencia que podría afectar al rango dinámico de CD del primer amplificador de croma.

La sección de croma incluye un filtro que está configurado como si fuera un filtro simétrico (usados para los modos de entrada auxiliar o S-Video) o filtro agudo (usado para la operación del sintonizador/FI). El filtro se controla por la comunicación IIC y puede ser filtrado por pasabandas. La señal de croma filtrada se envía a través de un amplificador de sobrecarga y luego hacia la 2ª etapa de amplificación de croma. La 2ª etapa de amplificación de croma se compone de dos amplificadores idénticos y en paralelo. La salida del amplificador B se excita por el detector de sobrecarga de croma quien controla la ganancia del amplificador de sobrecarga. Esto forma un circuito de CAG de baja ganancia que intentará mantener la saturación de croma promedio dentro de los límites prescritos.

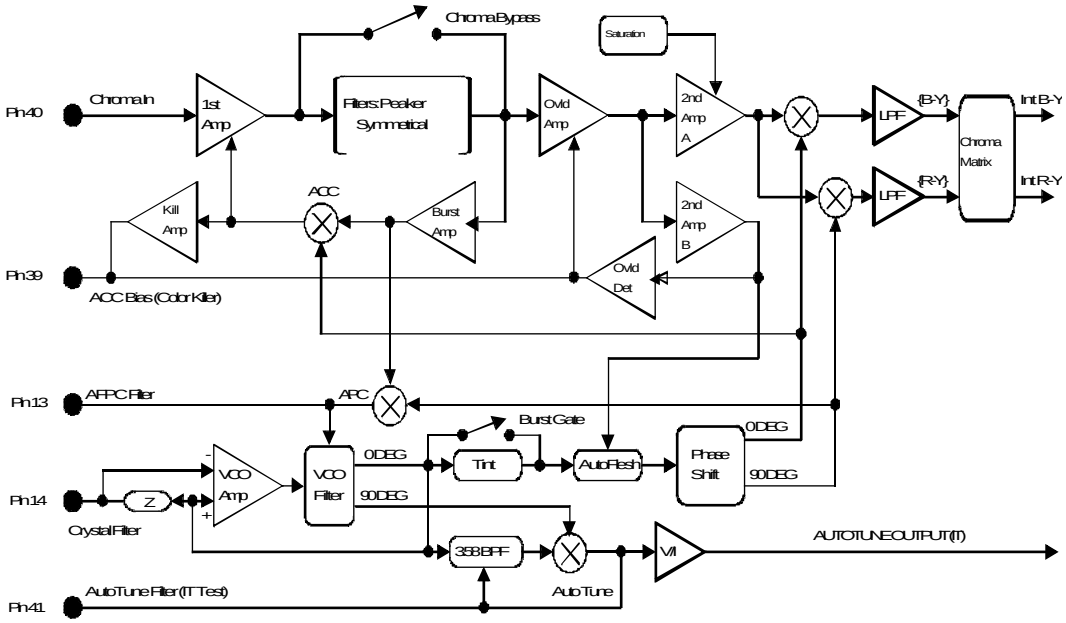


Figura 8-4, Diagrama a bloques de croma

La sobre carga de croma se habilita por la comunicación IIC. La saturación de croma se aplica a la "A" 2º amplificador de croma y luego a las entradas del demodulador. La salida del demodulador se aplica a una red pasabaja para reducir los artificios del demodulador. El bloque de crominancia también incluye un VCO, ACC (Control Automático de color), Lazo de sintonía automática, APC (Control automático de fase), Cancelador de color y Autocolor.

El VCO es el corazón del sistema de croma. Es un diseño de una simple terminal que utiliza un oscilador a cristal de 3.58 MHz. Un filtro que consiste de un cristal resonante serie a 3.58 MHz (Y12801) es conectado a tierra a través de un RC en serie (R12803 y C12803), en la terminal 14. Una retroalimentación positiva se genera a la frecuencia de resonancia del filtro manteniendo así la oscilación. El filtro VCO se sintoniza entonces para igualarse a la señal de ráfaga entrante. La salida del VCO pasa a través de un filtro cuya salida se encuentran desfasadas 0 y 90 grados con respecto a la señal de entrada. La salida de 0 grados excita a las etapas de "Autoflesh" y control de tinte, y la salida de 90 grados se usa para excitar a la sección de sintonía automática.

El detector de ACC (Control Automático de Color) monitorea la amplitud de la ráfaga a la salida de la sección del filtro y ajusta la ganancia del 1er amplificador de croma para mantener un nivel constante. La salida del ACC se compara con una referencia de umbral de cancelación en el amplificador cancelador de color. Si la amplitud de la ráfaga detectada está por debajo de aproximadamente de 2.4 IRE, el cancelador se activa, eliminando así los amplificadores de sobrecarga. Si no hay croma disponible el voltaje en la terminal 39 será de 1.5V. La terminal 39 será de 3.8V para una operación normal.

El lazo de sintonía automática compensa los efectos de procesamientos de los filtros integrados. La sintonía automática trabaja haciendo una comparación de fase de la salida desfasada de 90 grados del VCO y la entrada del amplificador VCO después del filtro pasabanda de 3.58 MHz. Si la frecuencia de resonancia del pasabanda no es correcta, el detector de sintonía automática "ve" el error y emite un voltaje de corrección. Intenta sintonizar el pasabanda de tal manera que la frecuencia central del pasabanda sea igual a la frecuencia central del oscilador de croma. La salida del lazo de sintonía automática es una corriente (IT), la cuál se usa para sintonizar el filtro pasabanda de croma. Adicionalmente, la salida de sintonía automática corregida se envía a cada filtro en el CI. El lazo de autosintonía posee un filtro externo (C12704 y R12705, figura 8-6) en la terminal 41 (TEST_IT FILTER). El voltaje nominal en la terminal 41 es alrededor de 5.5 VCD.

El APC (Control Automático de Fase) provee un ajuste exacto de la fase de la ráfaga, el cuál está siempre a una referencia de 180 grados. El filtro APC, terminal 13, posee un circuito externo que consiste de una constante de tiempo RC, C12806 y R12808 (figura 8-6), y una fuente de voltaje de polarización de 5 VCD formado por el divisor R12806 y R12907. El voltaje nominal en la terminal 13 es alrededor de 1.5 VCD.

La cancelación de color se lleva a cabo tomando la salida del detector de ACC y se compara con una referencia en el amplificador de cancelación. Si la amplitud de la ráfaga detectada esta por debajo de aproximadamente 2.4 IRE el cancelador se activa. Cuando el cancelador está activo el voltaje en la terminal 39 es llevado a cerca de 1.5 VCD.

El Auto-color es una combinación de dos características, saturación de croma y el color de piel automático (Autoflesh). El Auto-color se habilita a través de la comunicación IIC. En el bloque de "Autoflesh" un detector de fase compara la croma de la salida de la sección B del 2ndo amplificador de croma con la subportadora del control de tinte. Cuando la fase de la croma entrante está cercano al "tono de piel" (aproximadamente 123°, dependiendo del ajuste de tinte del usuario), una corrección de fase es aplicada a la subportadora para moverlo hacia el ajuste del color de la piel.

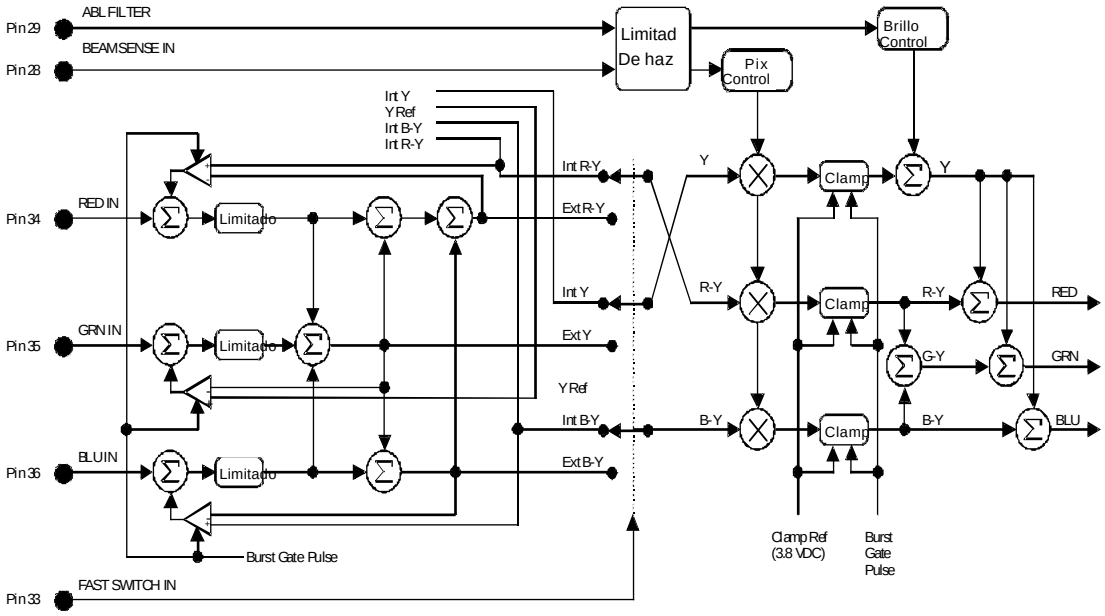


Figura 8-5, Diagrama a bloques del RGB del T4-Chip

RGB

La figura 8-5 es el diagrama a bloques de la sección RGB del T4-Chip.

Procesamiento de la entrada externa del RGB
Las entradas externas de RGB en el CTC203 son usadas para el procesamiento del OSD (Desplegado en pantalla). Las señales de OSD provenientes del microprocesador y el módulo de Gemstar son aplicadas a las entradas externas de RGB (terminales 34, 35 y 36, a través de los capacitores sujetadores de entrada). La señales están limitadas a aproximadamente 700mVpp (correspondiente a 100 IRE). En el CTC203 el nivel de excitación de entrada será algo menos que esto, típicamente en el rango de 70 IRE o 500mVpp. La señales están dematrizadas en luminancia (Y Ext.), R-Y Ext. y B-Y Ext.

Conmutación Interno/Externo del RGB
La selección del RGB Externo (OSD) o del RGB Interno (Video) se lleva a cabo con el interruptor int/ext. La señales de video interno y externo se aplican al interruptor int/ext. La selección del interruptor entre las señales depende del voltaje en la entrada del interruptor rápido ("fast switch"), terminal 33. Cualquier voltaje superior a aproximadamente 0.7 Volts seleccionará la señal externa de RGB (OSD). Después del interruptor, las señales seleccionadas se van a una interfase y a la sección de salida.

Sección de Salida e Interfase del RGB
La interfase RGB es un control de nivel y sección de matriz. El control de contraste (ó control de Pix) ajusta la ganancia de los amplificadores de Y, R-Y y B-Y y varía la amplitud de la señal del negro al blanco en la salidas RGB. Posee un rango de ajuste de aproximadamente 10 dB. Estas señales son luego sujetadas. La R-Y y B-Y son matrizadas para obtener el G-Y, luego las tres señales diferencia de color (R-Y, B-Y y G-Y) y la luminancia (Y) son matrizadas para obtener la señales componentes Rojo, Verde y Azul. El control de brillo ajusta el nivel de señal de luma (Y) y que a su vez ajusta el nivel de negros de las señales de salida de RGB. Esto eleva el nivel de CD de estas señales. El control de Brillo posee un rango de aproximadamente de cerca de +/- 20 IRE. Una salida típica del RGB, terminales 30, 31 y 32, tendrá un nivel de negros de cerca de 2.65 VCD y voltaje pico de negro a blanco de cerca de 2 volts para un pulso de 100 IRE limitado sin haz a máximo contraste. La señal de borrado ha sido insertado en este punto y la porción de borrado de la señal deberá reducirse hasta 1 volt. Estas señales para excitar la circuitería del cinescopio.

Sección de salida del RGB
Después de la selección de la fuente, el control de contraste ajusta la amplitud de las señales Y, R-Y y B-Y. Luego estas son sujetadas y el control de brillo se aplica a la señal Y. R-Y y B-Y son matrizadas para formar una señal adicional G-Y, y la componente Y es sumada con las tres señales diferencia de color para formar las señales componentes rojo, verde y azul.

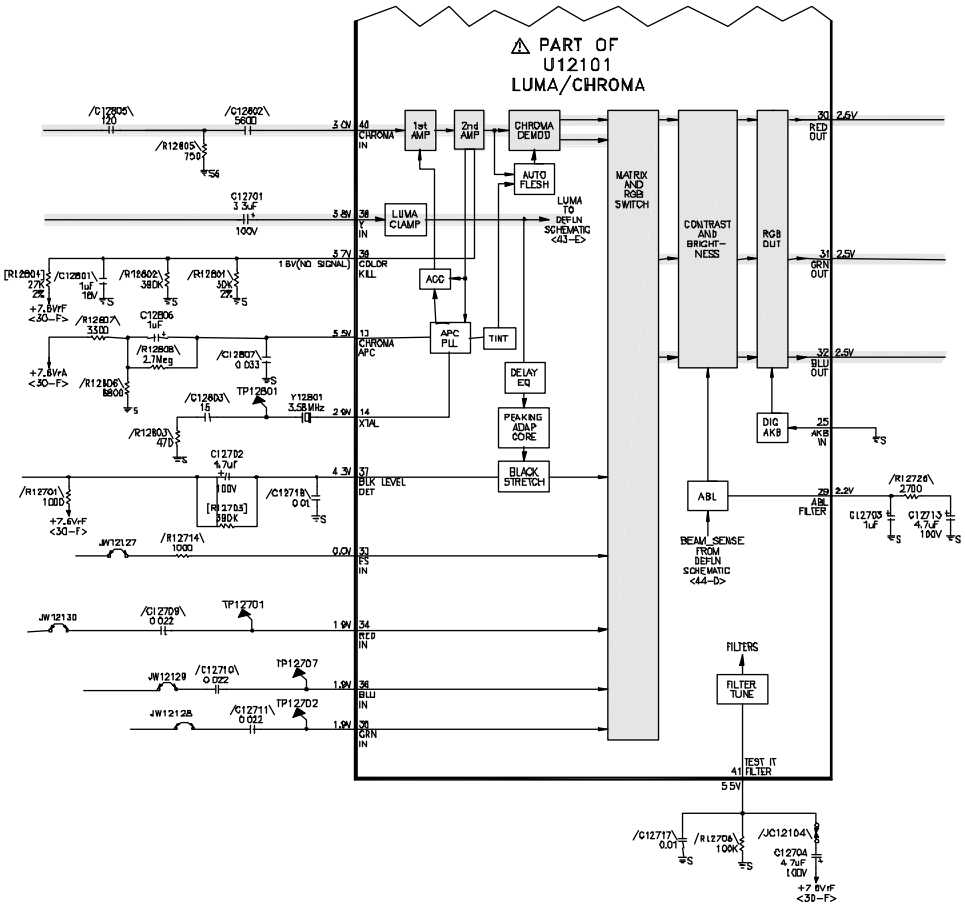


Figura 8-6, Diagrama Croma/Luma

Búsqueda y solución de fallas en Luma/Croma

No hay luminancia

1. Verifique los controles de contraste y brillo del menú de usuario.

2. Verifique la señal de entrada en la terminal 38 del U12101. Deberá ser aproximadamente 1 Vpp, con la sincronía a 100 IRE.

3. Verifique el voltaje de control del limitador de haz en la terminal 28. El circuito está activo por debajo de 6 volts.

4. Verifique la entrada del interruptor rápido “fast switch” en la terminal 33. U voltaje mayor de 0.7 volts obscurecerá el video por hacerlo a través del OSD.

Los problemas de color pueden diagnosticarse mejor usando un osciloscopio y un voltímetro digital.

No hay croma

1. Verifique los controles de tinte y color del menú de usuario.
2. Verifique el nivel de entrada de croma en la terminal 40 del U12101. Deberá ser aproximadamente 300 mVpp.
3. Elimine la circuitería Cancelador de Color aplicando aproximadamente 4 volts de CD a la terminal 39 del U12101. La croma en carrera libre deberá verse en la pantalla (poste de barbero) si el oscilador de 3.58 MHz está funcionando.

Confirmación del Autocolor/Autoflesh

Encienda y apague la función de autocolor en el menú del video mientras observa una señal de barras de color NTSC.

- La barra de color magenta deberá desplazarse hacia el rojo.
- La saturación de croma deberá reducirse ligeramente.

Nota: El valor de los resistores conectados a la terminal 39 del U12101 (R12804, R12802 y R12801) son críticos para una saturación de color apropiada.

Control de TRC

El T4-Chip también provee procesamiento de señal de bajo nivel para las funciones de control del TRC incluyendo el nivel negros y la limitación del haz. Al igual que el CTC185, el CTC203 no utiliza la función AKB (Automatic Kine Bias, Polarización Automática del Cinescopio) del T4-Chip.

Limitación de Corriente del Haz

El limitador de haz dirige al control de contraste así como el control de brillo dentro de los circuitos de procesamiento de video del T4-Chip, Figura 8-5. La corriente del haz se sensa por la terminal 28, monitoreando el devanado secundario del flyback quien suministra la corriente del haz. Una limitación del haz normal se lleva a cabo reduciendo el contraste. Sin embargo, si el nivel de negros se ajusta demasiado alto por el control del usuario, y la limitación del haz es requerido, entonces el control de brillo reduce al primer nivel del Y (luminancia) sin mover el OSD de usuario. Si no se lleva a cabo una reducción suficiente de corriente del haz, el limitador puede ir a una reducción de brillo de emergencia. En este modo, el brillo se reduce a un nivel muy bajo (Puede reducirse hasta casi negro). El umbral del limitador del haz se ajusta primeramente por el R14706. El voltaje en la terminal sensora del haz, terminal 28, es de cerca de 7.5 VCD a cero haz y 6 VCD a máximo haz. Un filtro ABL (Nivel Automático de Brillo) en la terminal 29 ajusta el tiempo de respuesta del circuito ABL. Normalmente la limitación del haz iniciará dentro de las 30 o 40 líneas horizontales.

Excitadores del TRC

Generalidades

Los amplificadores excitadores del TRC reciben la señales RGB del T4- Chip y los amplifican para excitar a los cátodos del TRC. Los amplificadores son capaces de amplificar aproximadamente 150 Vpp con un ancho de banda de aproximadamente 5 MHz. El chasis CTC203 utiliza amplificadores en configuración cascode para excitar el TRC, figura 8-7. Este es un cambio visto a partir de los chasis CTC187 y CTC185 quienes usan un simple transistor en configuración emisor común. El circuito cascode no es nuevo, sin embargo, el circuito usado en el CTC203 es básicamente el mismo al del CTC169 o simplificado del CTC197.

Descripción del circuito

La configuración cascode es un amplificador de 2 transistores con el transistor de entrada conectado como un emisor común y el transistor de salida conectado como base común. La señal entra a la base del transistor inferior (transistor emisor común) y sale por el colector del superior (transistor base común). La corriente de colector de cada transistor es aproximadamente el mismo. Sin embargo, el voltaje Vce de cada dispositivo es con diferencia muy grande. El dispositivo superior puede tener un Vce de arriba de 120 V. El dispositivo inferior puede tener un Vce máximo de solamente 12. Por lo tanto, la potencia en el dispositivo superior puede ser 10 veces que en el inferior.

El diagrama de la figura 8-7 muestra la circuitería del circuito excitador del TRC. Este circuito está dividido entre el circuito impreso principal y el impreso de la base del cinescopio. Para esta discusión consideraremos solamente el color verde. El rojo y el azul son circuitos idénticos.

El emisor del Q12704 forma una “tierra virtual” donde las corrientes de las tres salidas regresan. Este transistor provee una tierra de CA que no es 0 VCD. Esto es requerido para polarizar correctamente el circuito. Cambiando el voltaje de CD en la base del Q12704 cambia el voltaje de CD en el colector del Q15102. El emisor del Q12704 es una unión con caída de voltaje sobre el divisor de la base. El valor del R12713 es diferente para los diferentes tamaños de tubos de imagen. Esto es debido a que los tubos muy grandes (VLS) operan con un G1 a 20 VCD mientras que los cinescopios de tamaño pequeños el G1 está aterrizado. Esto significa un voltaje de corte de 150 Volts (Vcorte-VG1), el negro debe estar a 170 volts. En las versiones de reja aterrizada, el negro está a 150 volts.

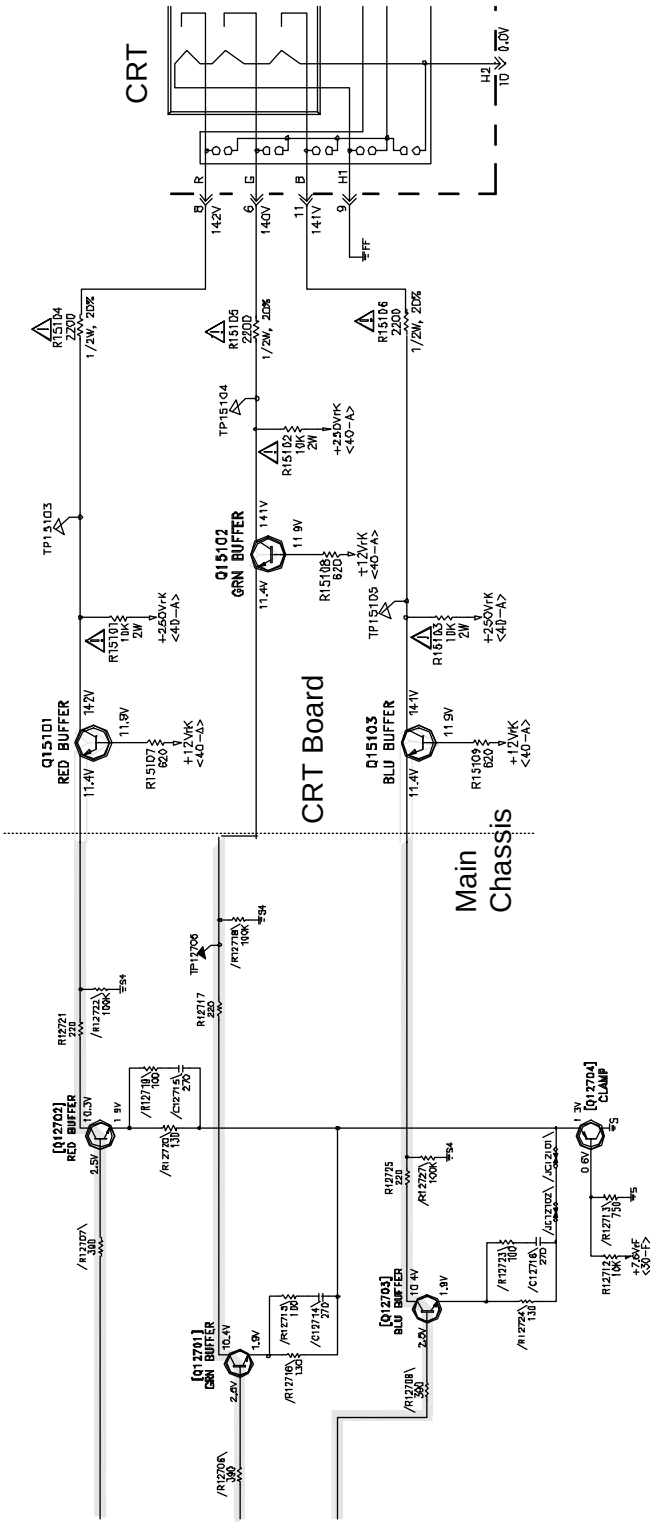


Figura 8-7, Diagrama del excitador del TRC

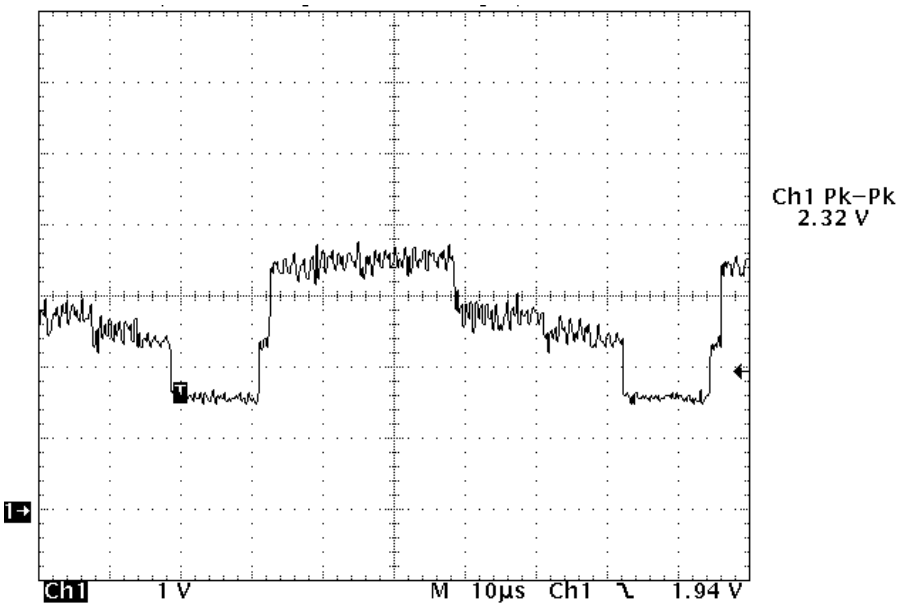


Figura 8-8A, Q12701-B

La señal verde se obtiene de la terminal 31 del T4-Chip y se aplica a la base del Q12701, Figura 8-8A. Cuando la señal disminuye, el Q12701 recibe menos polarización directa reduciendo la corriente del colector. Esto causa que la corriente en el Q15102 disminuya causando que el voltaje de colector se incremente. figura 8-8B. Cuando la señal se incrementa, el voltaje de colector del Q15102 empieza a incrementar tendiendo al voltaje de alimentación del colector de +250V. Esto es también el voltaje del cátodo para el cañón verde del TRC. Note que como esta señal se incrementa, en realidad se está moviendo hacia el pedestal de borrado, o negro. La corriente del haz en un TRC es proporcional al voltaje de polarización entre el cátodo y la reja pantalla. Cuando el voltaje de polarización disminuye, la corriente del haz disminuye, ya que la reja pantalla está normalmente fijada a cerca de +300-400 volts y como el voltaje de colector tiende al voltaje de la fuente de alimentación de +250V, la polarización disminuye, disminuyendo así la corriente del haz.

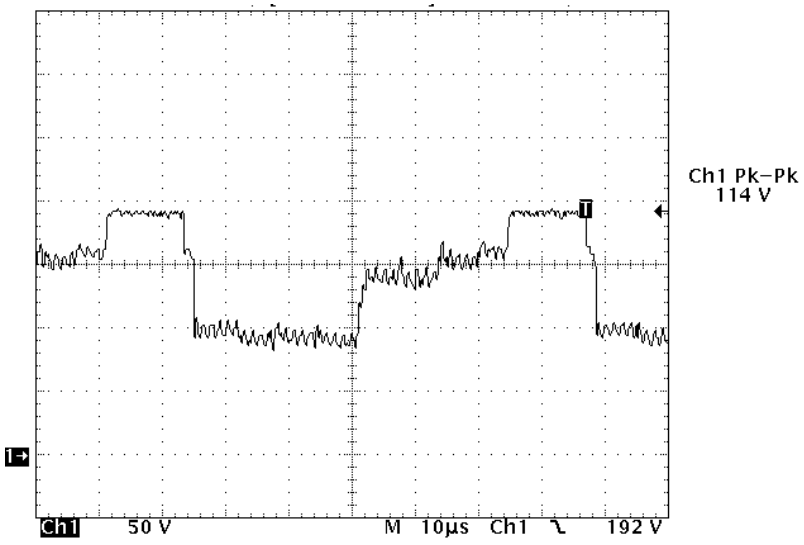


Figura 8-8B, Q15102-C

El R15102 es la resistencia de carga para el amplificador. El resistor limita la potencia en Q15102. Su valor es seleccionado para que el transistor de salida Q15102, trabaje a una disipación de potencia óptima y ancho de banda. El R15105 es el resistor que limita la corriente del TRC en caso de arqueamientos internos. R15108 conecta la polarización de +12 V a la base del Q15102 y también limita la corriente de base. Esto ayuda a reducir la posibilidad de saturación. R12718 sirve para mantener ligeramente conduciendo al Q15102 inclusive durante el borrado. Esto disminuye el RFI generado de la conmutación de los transistores desde el apagado completo hasta el encendido de nuevo. Su efecto puede ser visto comparando el voltaje del borrado al nivel de la fuente del TRC. Sin este resistor, el nivel de borrado estaría al voltaje de la fuente. El R12717 es usado para limitar la corriente en el Q12701 en caso de arqueamiento del TRC. El R15102 determina la ganancia del amplificador. Esta combinación de 10K/130 ohm es la misma que se usa en el CTC187. El R12715 y el C12714 provee algunos máximos (ó picos) y extiende el ancho de banda del circuito. Esto se lleva a cabo reduciendo efectivamente el valor del R12716 cuando se incrementa la frecuencia.

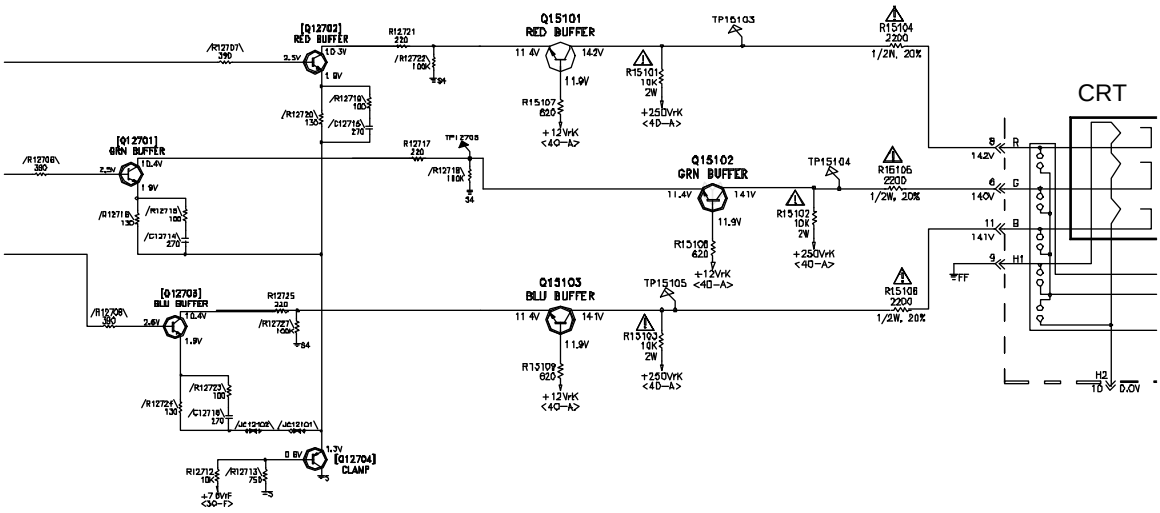


Figura 8-7, Diagrama del Excitador del TRC (Repetido)

Módulo de Video del CTC203

Generalidades

El chasis CTC203 ha sido diseñado para que la diferencia de características entre modelos se lleve a cabo en mayor parte por el uso de diferentes Módulos de video. La figura 8-9 es un diagrama a bloques del sistema de video del CTC203. El módulo de video puede tener varios números de conectores externos para Audio, Video compuesto y S-Video. El módulo de video será uno de los siguientes, Filtro Comb Análogo, F2PIP, Interruptor de Video o solamente una alimentación de video para modelos de 0 conectores.

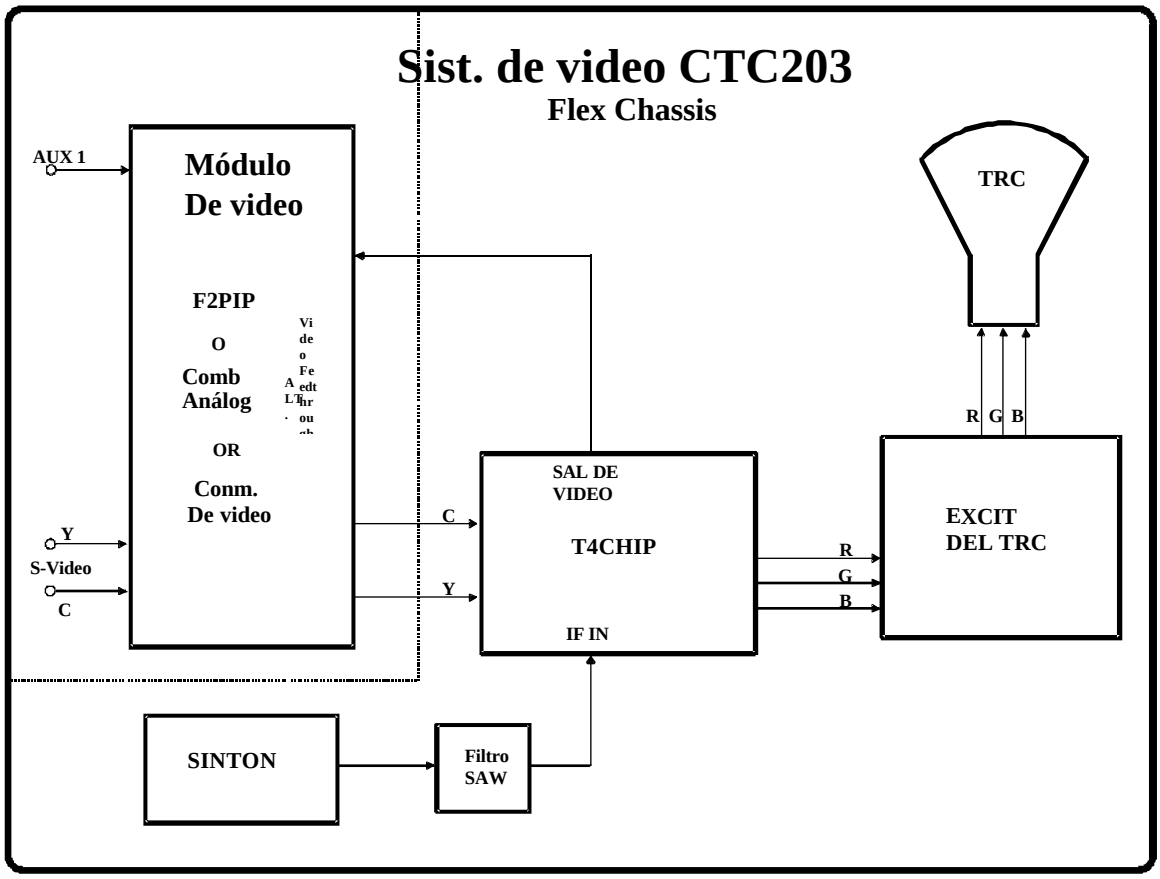
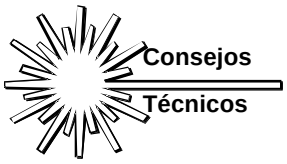


Figura 8-9, Diagrama a bloques del Video del CTC203

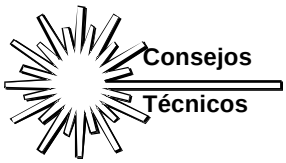
Sin tener en cuenta la configuración, el módulo de video usan los mismos conectores que el circuito impreso principal para todas las aplicaciones. La interfase de conexión en el chasis principal es idéntico para todos los módulos, sin embargo no todas las señales se usan en todas las configuraciones. El chasis trabajará con cualquier módulo conectado.



Si el módulo de video es removido, el aparato no producirá la imagen. Para diagnosticar el aparato sin el módulo de video ponga un puente de la terminal 8 del J12101, a las terminales 5 y 6 del J12101. Esto conecta el video preamplificado de salida de TV proveniente de la terminal 42 del T4-Chip a las entradas Y/C, terminales 38 y 40.

Entradas del módulo
+12V:
La fuente de arranque de +12V se provee para los módulos. Los módulos pueden usar los +12V de arranque para derivar a voltajes específicos que necesiten.

Tierra:
Es la referencia de tierra del chasis principal.



Video de TV:
Es el video compuesto principal proveniente del T4-Chip.

Interruptor de video compuesto:
Es una línea lógica proveniente del U13101 y se usa para conmutar entre el video auxiliar y el video compuesto principal en el Comb Analógico.

Interruptor del S-Video Comb:
Es una línea lógica proveniente del U13101 y se usa para conmutar entre la Y/C Comb y la Y/C S-Video en el Comb Analógico.

Comunicación IIC:
El chasis principal se comunica con los módulos a través de la comunicación IIC. La comunicación IIC del chasis opera con pulsos de 0-5 V. Solamente el móduloF2PIP utiliza la comunicación IIC.

Sincronía Vertical:
Los pulsos de sincronía vertical provienen de la deflexión, usados por el módulo F2PIP para ubicar la imagen de PIP.

FP (Pulso del Flyback):
Los pulsos de sincronía del horizontal provenientes del flyback, se usan por el módulo F2PIP para posicionar la imagen del PIP.

Salidas del módulo

Croma (C):
Es la señal de croma para el T4-Chip

Luminancia (Y):
Es la señal de luminancia para el T4-Chip.

Eliminación de la definición de negros
Esta señal es solamente una salida que proviene del F2PIP y se conecta al circuito detector de nivel de negros del T4-Chip. La señal es un pulso que está activo durante el tiempo en que está la ventana del PIP. Esta señal es usada para cancelar la definición de negros dentro de la ventana del PIP.

T4-Chip, U12101

Generalidades del T-Chip

El chasis CTC203 utiliza la 4ª generación y mas reciente de una serie de CIs específicos para TV denominados "Chip Único Thomson" diseñados para efectuar principalmente el procesamiento de señales de bajo nivel en un chasis de televisión. Estos chips únicos combinan todas las funciones requeridos para un chasis de televisión NTSC. Un diagrama a bloques se muestra en la figura 9-1. Las funciones que incluyen son:

- FI de imagen con AFT análogo
- FI de sonido y demodulador FM
- Control de volumen de audio
- Procesamiento de video con filtros pasabajos integrados seleccionables vía bus
- Procesamiento de croma con filtros pasabandas integrados seleccionables vía bus
- Deflexión vertical y horizontal con un generador de parábola este/oeste
- Conmutación RGB externa
- Circuitería AKB Digital
- Control de Bus de todos los controles de usuario y alineamientos de fábrica

El T4-Chip es compatible con el bus de comunicación de datos serie bidireccionales de 2 líneas Philips Inter IC (IIC).

Comunicación específica del T4-Chip

Esta sección es una revisión general de la norma de comunicación IIC y no pretende ser una descripción detallada. Se enfocará en la estructura de comunicación y el procesamiento de video efectuado por el T4-Chip. Dentro de la definición de comunicación IIC, el T4-Chip está considerado sea solamente un dispositivo esclavo. Esto es porque el CI no puede iniciar una transacción de datos pero puede solamente responder a los comandos provenientes de una comunicación IIC de un dispositivo maestro tal como el microprocesador del chasis. El transceptor de comunicación del T4-Chip soporta solamente un modo de lectura y un modo de escritura.

Operación POR (Restablecimiento del encendido)

El T4-Chip incluye un monitor de fuente de alimentación de espera referido como POR. Este circuito detecta cuando el voltaje de Vcc de espera (+7.6Vs) ha caído por debajo del rango normal y apaga al CI deteniendo la salida horizontal. La salida del circuito POR está disponible al micro para un control de estado. La salida del circuito POR está amarrado y se restablecerá solamente con una transición de APAG a ENC del bit EN/APAG. Esto significa que cuando un televisor está ENC y ocurre una transición del Vcc de espera y el circuito POR se dispara, es necesario enviar una orden de APAG, seguido por una orden de ENC para hacer que el aparato encienda de nuevo. Si el Vcc de espera está todavía demasiado bajo cuando la orden de ENC se recibe, el CI permanecerá en el modo de APAG y el proceso deberá ser repetido.

Restablecimiento del transceptor de comunicación

El transceptor de comunicación del T4-Chip contiene un circuito de reset interno sensible al nivel de Vcc de espera. Este circuito de reset está separado del circuito POR (Restablecimiento de encendido) del CI y está diseñado para mantener la comunicación del bus activo a niveles del Vcc de espera que pueden ser mas debajo de lo normal. El POR ocurre a 6.3 volts mientras que el transceptor de comunicación permanecerá operando a niveles de Vcc de espera por debajo de +2.5 volts. Cuando se detecta un reset del transceptor de comunicación el circuito entra en un modo de descanso-espera en el que el SDA (Comunicación de datos serie) se deja en Alto y las comunicaciones del bus se ignoran. Cuando el Vcc de espera es mas bajo que lo normal pero mayor a +2.5 volts, el transceptor de comunicación permanecerá operando. Sin embargo, la saturación de voltaje en la línea SDA no se garantiza. Ambas líneas, el SDA y el SCL (Comunicación del Reloj) se sujetan internamente al Vcc de espera a través de diodos de protección.

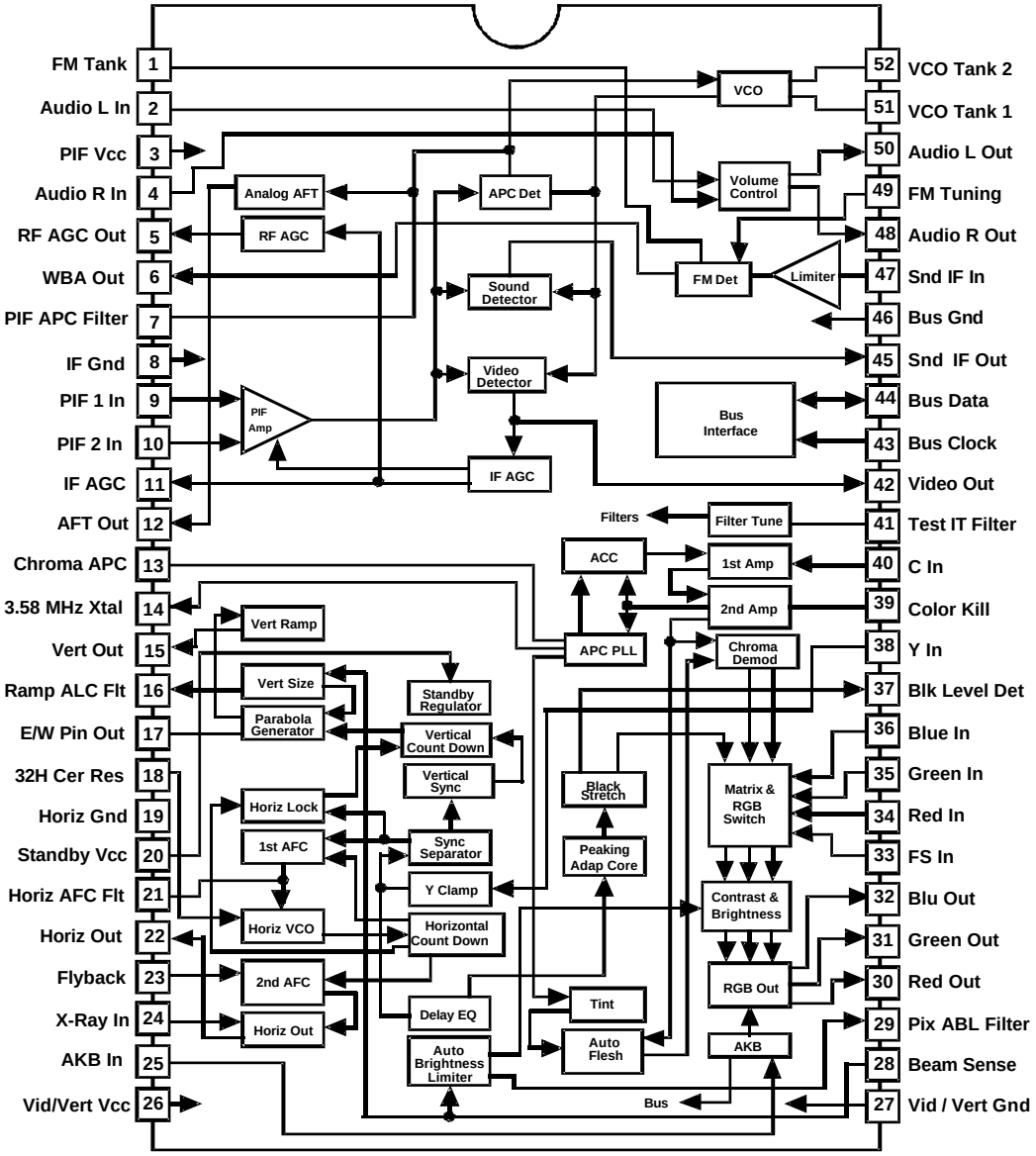


Figura 9-1, Diagrama a bloques del CI T4-Chip, U12101

Fuente de alimentación del transceptor y volatibilidad de registros
Cada registro está alimentado por el mismo Vcc para el circuito que sirve. Por ejemplo, El registro que controla la rampa vertical está alimentado por el Vcc del Vid/Vert. Esto significa que cada registro debe ser actualizado (refrescado) si su Vcc cae por debajo del rango de operación normal Los únicos registros con valores garantizados para un arranque son Audio Mute y Video Mute.

Procesamiento de FI
El T4- Chip acepta una señal de FI proveniente de la circuitería del sintonizador y provee el procesamiento que requiere para recobrar la portadora de 45.75 MHz y separar la señal en FI de audio y FI de video. Existe también una salida de voltaje de CAG para el control de nivel de señal. Para mayor información vea la sección de la operación del sintonizador. El video se obtiene como una señal estándar de video de banda base NTSC.

Detección de audio
La señal de FI de sonido es procesado por el T4-Chip donde primero es recobrado de su componente de 4.5 MHz. Es después limitado en nivel y detectado por FM. El audio se obtiene como una señal de audio de banda ancha.

Control de TRC
Los circuitos protección de Rayos X, corrección Este/Oeste y la limitación del haz están todos integrados dentro del T4-Chip. Todos han sido discutidos en alguna parte de este manual.

Procesamiento de deflexión
Todos los procesamientos y control de señales de bajo nivel para la deflexión horizontal y vertical así como todos los procesamientos de las señales de sincronía se ejecutan dentro del T4-Chip. Los controles de geometría están disponibles al técnico usando el programa de diagnóstico Chipper Check™ o en los parámetros en pantalla del Menú de Servicio. Para mayor información vea la sección de Deflexión o Sistema de Control.

Procesamiento de video
La circuitería de procesamiento de video en el T4-Chip recibe las señales de video de croma y luma provenientes del Módulo de video (F2PIP o Comb) y permite tanto al técnico como al usuario la modificación de las formas de onda que salen a otros circuitos de procesamiento o al TRC. El procesamiento de video incluye brillo, color, tinte, contraste y definición. Todos los alineamientos que se efectúan por el T4-Chip están controlados por el microprocesador a través de la comunicación IIC y están disponibles a los técnicos usando el programa de diagnóstico Chipper Check™ o en los parámetros en pantalla del Menú de Servicio. Para mayor información vea la sección de procesamiento de video.

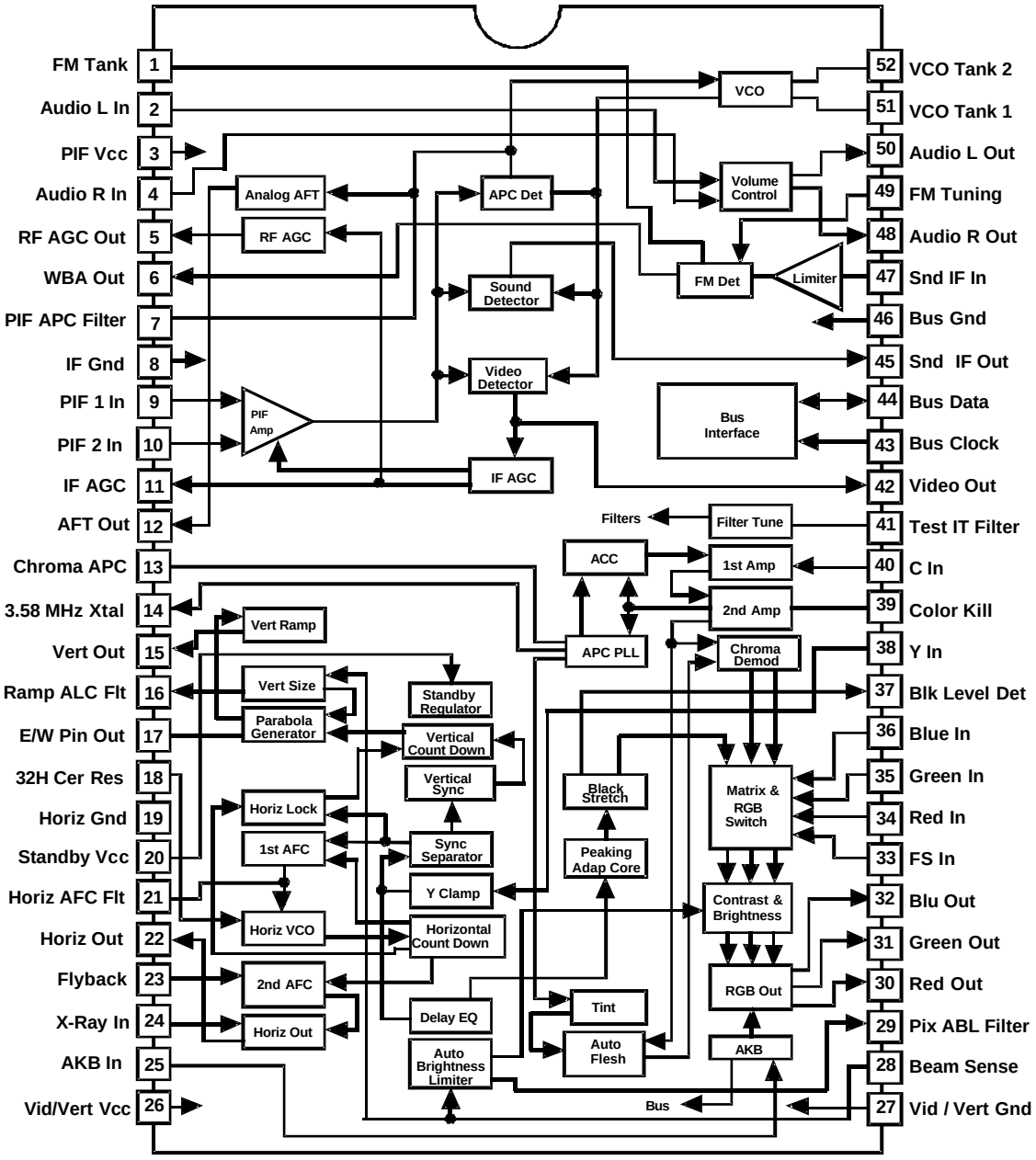


Figura 9-2, Diagrama a bloques del CI T4-Chip, U12101 (Repetido)

Módulo Comb Análogo

Módulo Comb Análogo es usado en lugar del módulo de F2PIP en algunos modelos del CTC203. La figura 10-1 es un diagrama a bloques del módulo. Los conectores de entrada, Audio/Video Auxiliares y S-Video están montados en el módulo. El módulo espera una señal de video compuesta de 1Vpp con sincronía negativa.

El módulo posee cuatro secciones principales.

1. **Interruptor del video compuesto:** El módulo es capaz de conmutar entre el Video de TV compuesto, proveniente del sintonizador y el video compuesto del Video Auxiliar.

2. **Filtro Comb Análogo**: El módulo provee el procesamiento de la señal de video compuesto seleccionado y las salidas procesadas de croma y luma.

3. **Interruptor S-Video:-** El módulo es capaz de conmutar entre la señal Y/C procesada y la señal Y/C de S-Video quien normalmente no necesita ser procesada por el Comb.

4. **Conectores Entrada/Salida:** El módulo puede tener 0, 3 ó 5 conectores para señales de audio y video.

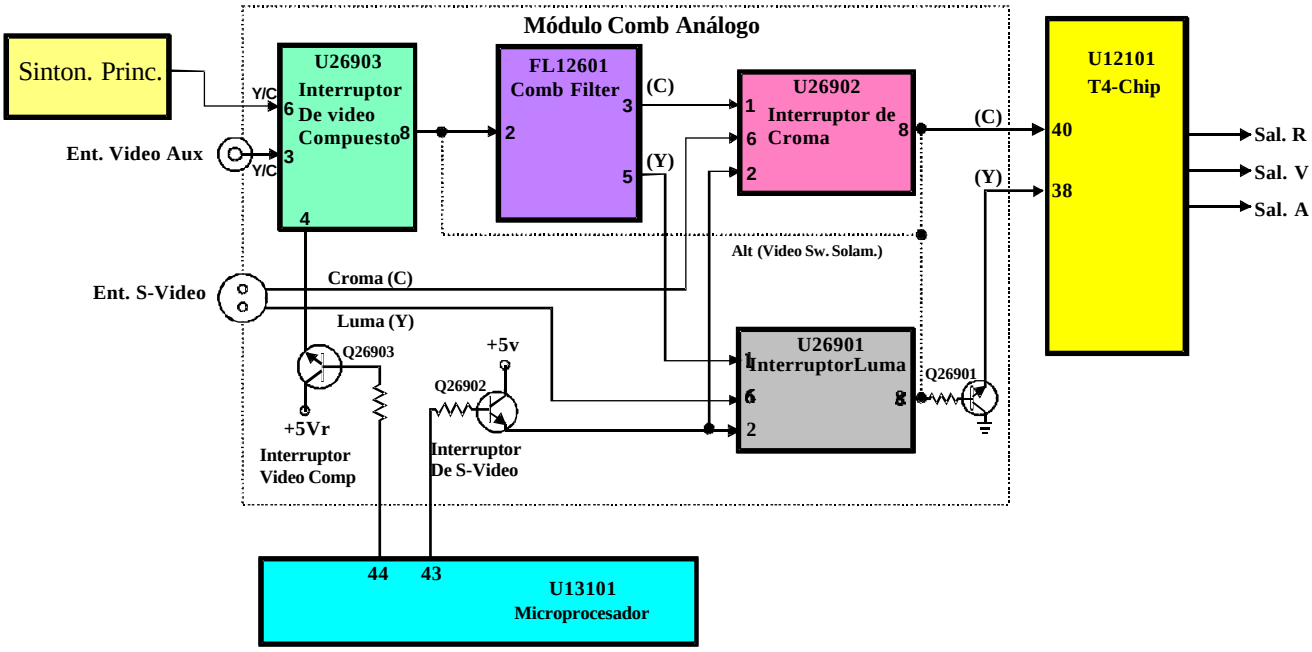


Figura 10-1, Diagrama a bloques del Módulo Comb Análogo

El módulo puede también ser usado como un interruptor de video sin usar el filtro Comb. En tales casos el filtro Comb, conector S-Video e interruptores S-Video no están cargados en el circuito impreso y la salida del interruptor de video compuesto se aplica a las dos salidas del módulo, Y y C.

Interruptor de Video Compuesto

La conmutación del video compuesto es manejado pro el U26903. El CI posee dos entradas de video compuesto; video de TV principal proveniente del sintonizador que entra por la terminal 6 y el video compuesto proveniente de los conectores de entrada de video auxiliar, que entra a través de la terminal 3. La conmutación se lleva a cabo usando una línea lógica del sistema de control, U13101-44, al U26903-4 a través de un interruptor de video compuesto Q26903. El video compuesto de la TV principal es seleccionado cuando el Q26903 está APAG (en corte) y la terminal de control es llevado a BAJO (~0V). Cuando la terminal de control se forza a ALTO (~5V) por el Q26903, entonces se selecciona la entrada de video auxiliar. La señal seleccionada sale por la terminal 8.

Fuente	**Destino**	**Entr.**	**Salida**	**U26903-4**
Sinton.	Princ.	6	8	Bajo
Entr 1	Compuesto	3	8	Alto

Figura 10-2, Lógica de control para el interruptor de video compuesto

Comb Análogo

La salida del interruptor de video compuesto U26903-8, es llevado al filtro Comb, FL12601-2. Una imagen de color de video compuesto (Y/C) está conformada de información de color (Croma) que está entrelazada con la señal de blanco y negro (Luma). La croma puede causar ruido en la porción de luma (Y) del video. Esto puede aparecer como ruido de color ó puntos de interferencia.

El circuito procesador del Comb de líneaes una combinación de circuito integrado y una línea de retardo a cristal. Su propósito es “peinar” (separar) de la señal de video compuesto NTSC en su componente de luminancia (B&N) y de la componente de crominancia (color). Usando la línea de retardo, las líneas de TV adyacentes pueden ser sumadas o restadas permitiendo que la luminancia (Y) sea separada de la crominancia (C).

La luminancia se envía al Interruptor de Luma, U26901-1. La crominancia se envía al Interruptor de Croma, U26902-1. U26901 y U26902 son interruptores de video idénticos.

Fuente	Ent seleccionad	Salida	U26901-2	U26902-2
Ent S-Video Y	U26901-6	U26901-8	Bajo	Bajo
Ent.S-Video C	U26902-6	U26902-8	Bajo	Bajo
Y Princ.	U26901-1	U26901-8	Alto	Alto
C Princ.	U26902-1	U26902-8	Alto	Alto

Figura 10-3, Lógica de control para el interruptor de S-Video

Interruptor de S-Video
Con ambas entradas, ahora en formato de S-Video, la selección entre Y/C principal y Y/C S-Video se lleva a cabo usando los interruptores de video U26901 y U26902 en forma separada y localizados en el módulo. La luma separada proveniente del interruptor de video compuesto principal U26903 se aplica al U26901-1 y la Croma se envía al U26902-1. La luma (Y) proveniente de la entrada externa de S-Video se aplica al interruptor de luma U26902-6. La croma proveniente de la entrada externa de S-Video se aplica al interruptor de croma, U26902-6. La lógica de conmutación es controlado por el sistema de control U13101-43, y se conectan a los interruptores por la terminal 2 a través del interruptor de S-Video Q26902. Cuando la línea de control de la terminal 2 del U26901 y U26902 es ALTO, se selecciona la entrada de la terminal 1 para obtenerse en la terminal 8. Cuando la línea de control es BAJO, se selecciona la entrada de la terminal 6 para obtenerse en la terminal 8.

Cuando el Y/C principal se selecciona, el sistema de control enciende al Q26902 poniendo una señal de control ALTO (+5V) en los U26901-2 y U26902-2. Esto selecciona la entrada 1 de ambos interruptores. El U26901-1 es la Y principal y el U26902-1 es la C principal.

Para seleccionar el Y/C S-Video, el Q26902 se apaga llevando a un nivel BAJO el U26901-2 y el U26902-2. Esto selecciona las entradas de la terminal 6. La Y S-Video es seleccionada en U26901-6 y la C S-Video es seleccionada en U26902-6. La señales seleccionadas se obtienen a través de la terminal 8.

La croma proveniente del módulo se envía directamente al T4-Chip, U12101-40. La luma se preamplifica por el Q26901, luego, la salida del módulo se envía al T4-Chip, U12101-8.

Conectores de entrada
Los tipos de conectores de entrada disponibles en el módulo pueden incluir:

- **Entrada de Video:** (Video Compuesto Auxiliar)
- **Entrada de S-Video:** que posee entradas de video Y y C separadas.
- **Entrada de Audio Derecho e Izq./Mono:** Dos entradas de audio monoaural ó estéreo.
  (Las señales de audio pasan a través del módulo pero no son procesadas por el.)

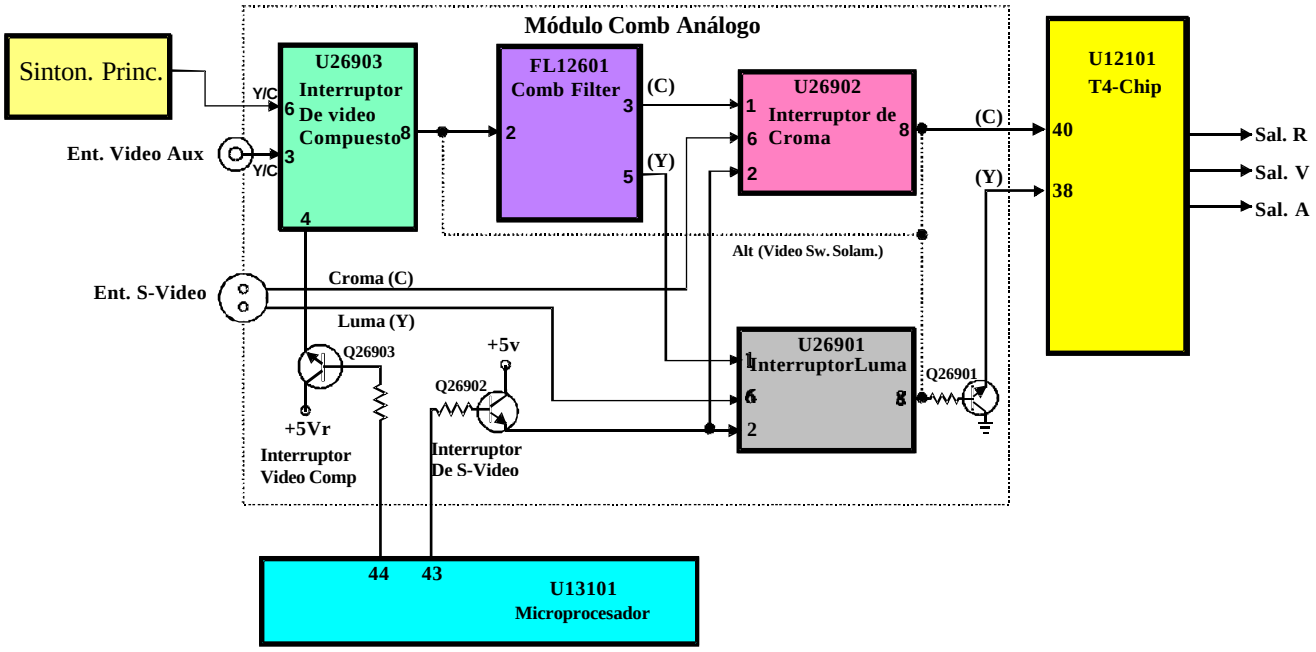


Figura 10-4, Diagrama a bloques del Módulo Comb Análogo

Conectores de salida

Los tipos de conectores de salida que pueden estar disponibles en el módulo son:

Salida Derecha e Izquierdo/Mono: Par de salidas de audio estéreo. (Estas señales pasan a través del módulo pero no son procesadas por el.)

Fuentes de alimentación

La fuente de arranque conmutada de +12V se envía al módulo Comb análogo, a partir de esta fuente, el módulo genera las fuentes de 9 y 5 Volts. El paquete Comb análogo opera a partir de la fuente de +9V y los interruptores de video a partir del +5V.

Audio

Generalidades

La parte medular del sistema de audio en el CTC203 es el U11601, un CI de procesamiento de audio hecho a la medida. El U11601 contiene el decodificador estéreo, decodificador de segundo programa de audio (SAP), interruptores de selección de audio, deénfasis (dbx), procesamiento del Tono/Volumen/Balance (TVB) y una interfase de comunicación IIC. Todas las funciones y alineamientos son efectuados a través de las órdenes del IIC.

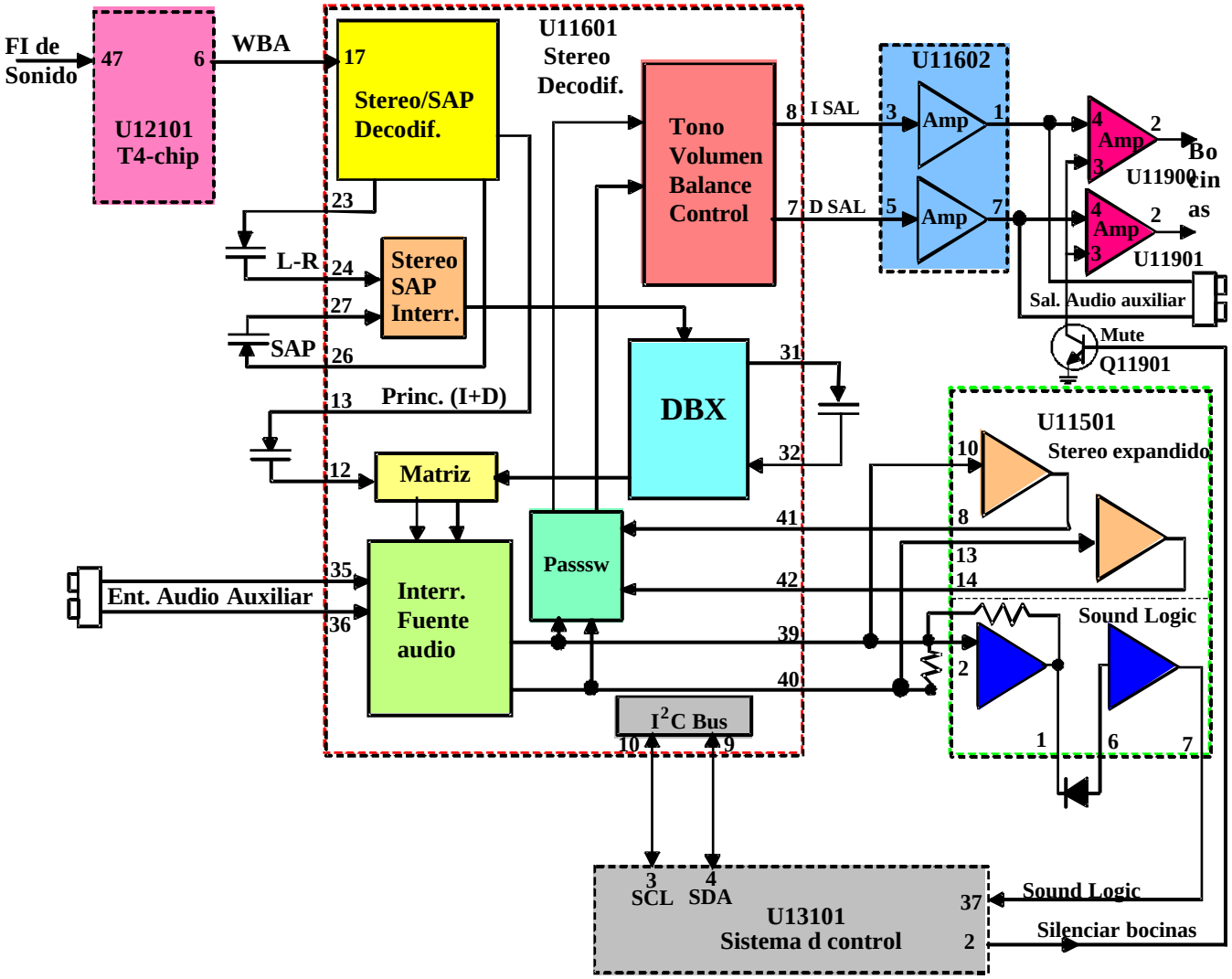


Figura 11-1, Diagrama a bloques del Audio

El U11501 utiliza la salida estéreo decodificada proveniente del U11601 para producir un voltaje de referencia de CD para la función Lógica de Sonido (Sound Logic) y para producir las señales de Estéreo Expandido. El U11602, un TL082 dual, provee la preamplificación para las salidas de audio izquierda y derecha provenientes del U11601. Las salidas de los amplificadores excitadores proveen señal a los conectores de salida Hi-Fi y a los amplificadores de potencia. El U11900 y el U11901, ambos TDA7267, se usan como amplificadores de potencia. Los excitadores de salida pueden proveer una señal de 2.83 Vrms a una bocina de carga de 8 ohms para producir 1 Watt por canal.

Decodificador SAP/Estéreo

El T4-Chip, U12101 decodifica el FI de sonido y provee una salida de Audio de banda ancha demodulada (WBA). La salida del T4 Chip es aproximadamente 425 mVrms, con una desviación de portadora de audio de 25 kHz (100%). Una película resistiva en la trayectoria de la señal reduce la señal a 245 mV para enviarlo al U11601-17. Esta es la entrada a los decodificadores Estéreo/SAP. Los decodificadores de estéreo y SAP son PLLs (Bucles de Amarres por Fase) que amarran sus frecuencias al piloto de estéreo y a la subportadora del SAP en la señal de audio de banda ancha, WBA. Los Osciladores Controlados por Voltajes (VCOs) para los dos decodificadores están alineados a través de la comunicación IIC. Cuando un piloto de estéreo y/o SAP se detectan, una bandera de estado de "presencia" se hace disponible al bus IIC donde puede ser leído por el microprocesador.

La señal principal (L+R) recuperada se envía a través de un filtro pasabajo (LPF) para suprimir el SAP, luego se cancela el piloto de la portadora. Después de que el piloto es cancelado pasa entonces a través de un segundo LPF para bloquear la señal L-R. La frecuencia está de-enfatizada, por ello su característica es aplanada, y luego se envía a la matriz.

La señal L-R sigue la misma trayectoria que la señal principal hasta después de que se cancela el piloto. La L-R no posee señal de portadora, como si fuera una señal modulada en amplitud de doble banda lateral con portadora suprimida. La señal para cancelar el piloto se usa también para regenerar la señal portadora y así habilitar la señal L-R a ser demodulada. La señal L-R demodulada se envía al conmutador Estéreo/SAP.

El SAP es un señal de FM que posee una frecuencia portadora de 5 veces la frecuencia horizontal. La señal de SAP se toma de la señal WBA usando un filtro pasabanda (BPF) de SAP. La señal es luego detectada en FM, filtrada y de-enfatizada. Luego se envía al conmutador Estéreo/SAP.

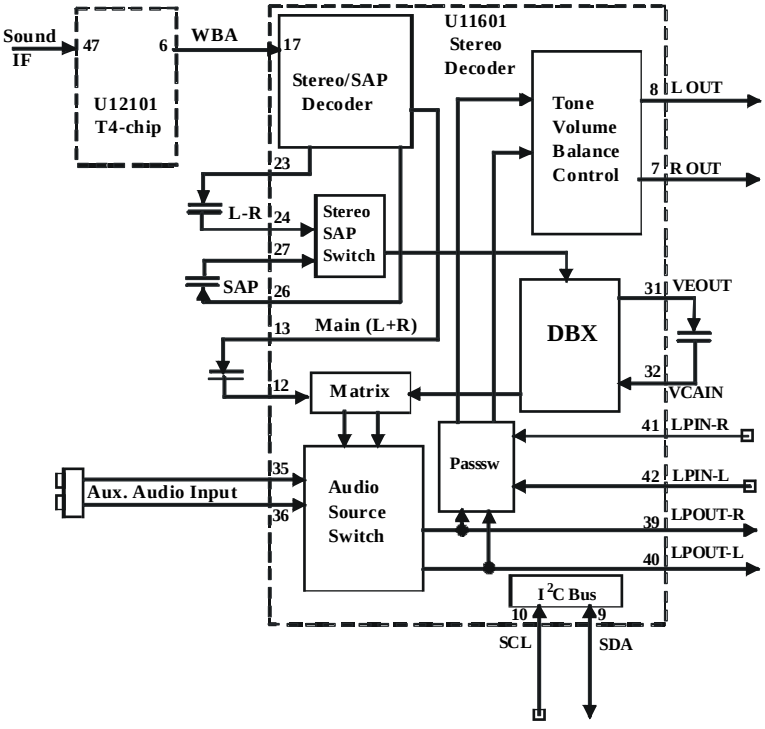


Figura 11-2, Decodificador Estéreo

Conmutador Estéreo/SAP

El conmutador Estéreo/SAP está controlado por el bus IIC. Selecciona entre la señal L-R y el SAP en cuanto a quién enviar al DBX.

DBX

Cualquiera de las señales SAP ó estéreo L-R se envían al expansor dbx por el conmutador Estéreo/SAP. La señal de entrada pasa a través de un circuito de de-énfasis fijo y luego a través de un circuito de de-énfasis variable (VE). La señal VE OUT se pasa a través de un capacitor externo y se aplica al amplificador controlado por voltaje, VCA IN. La salida VCA se envía al control matriz. Todos los alineamientos del expansor de dbx están controlados por el bus IIC.

Matriz

La matriz acepta las señales L+R, L-R y SAP. La matriz convierte estas señales en señales estéreo izquierda y derecha, mono y SAP según las órdenes del bus IIC y siempre que estén presentes los pilotos de SAP y estéreo. La salida de la matriz se envía al conmutador de fuente de audio.

Conmutador de fuente de Audio

El conmutador de fuente de audio posee entradas provenientes del control de la matriz (ST-L, ST-R) y provenientes de los conectores de entrada de audio auxiliar. La señal sale por el conmutador de audio y es controlada por el bus IIC. La salida del conmutador de audio se envía al bloque passsw y sale también por las terminales 39 (LPOUT-R) y 40 (LPOUT-L).

Lpout ("Loop Port Out")

Las terminales 39 y 40 entregan señales de audio decodificadas. Estas señales son usadas en el CTC203 para producir el voltaje de referencia para controlar el Sonido Lógico (Sound Logic) y para producir la señales de estéreo expandido. Estas señales están siempre presentes si el decodificador de estéreo está trabajando en forma apropiada y deberá estar una señal constante de 490mV rms, modulada a 100%.

Lpin ("Loop Port In")

Las terminales 41 y 42 reciben señales de estéreo expandido en el CTC203, después, las señales Lpout son acondicionadas por un circuito de estéreo expandido externo, ½ del U11501. Estas señales están siempre presente si el decodificador estéreo está funcionando apropiadamente.

PASSSW (Conmutador "By-Pass")

El conmutador "By-Pass" posee entradas provenientes del conmutador fuente de audio y del Lpin, señales de estéreo expandido. Este conmutador se controla por el bus IIC y las señales seleccionadas las aplica al control Volumen/Graves/Agudos.

Control de Tonos/Volumen/Balance

Este bloque procesador de sonido contiene la sección de Tonos/Volumen/Balance (TVB). La señal es procesada de acuerdo a los ajustes del usuario de volumen, graves, agudos y balance. La señal controlada sale en las terminales 34 y 35. El nivel Cero-dB es 500mV rms.

Bus IIC

El bus IIC s encuentra en forma interna al U11601 y provee la lógica para controlar al conmutador Estéreo/SAP, Conmutador fuente de audio y conmutador Passsw. Además, todos los alineamientos para el CI se llevan acabo electrónicamente sobre el bus.

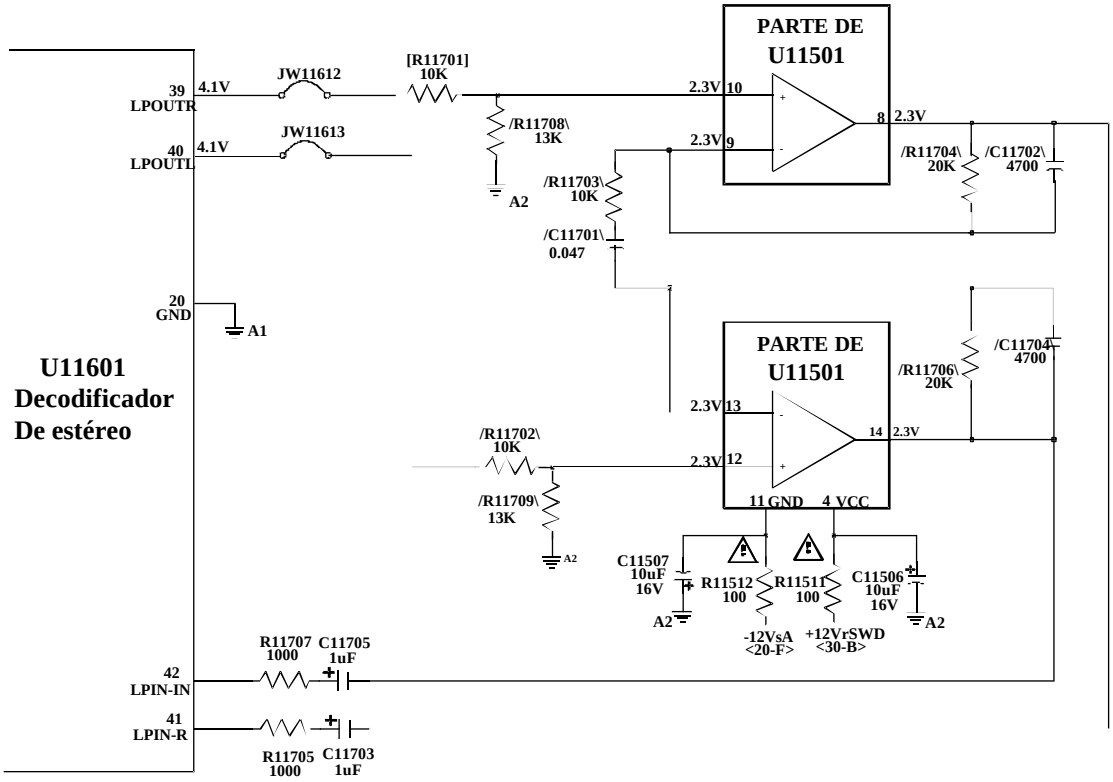


Figura 11-3, estéreo expandido

Estéreo Expandido

Una mitad del U11501 y sus componentes asociadas componen al Circuito de Estéreo Expandido (Vea la figura 11-3). Las señales de audio decodificada sales al U11601 a través de la terminales 39 y 40, LPOUTR & LPOUTL. Las señales deberán tener un nivel constante de 490 mV rms con 100% de señal de audio de entrada. Las señales se envían a los dos amplificadores operacionales U11501. La salidas de los amplificadores del U11501 mezclan la información de los canales izquierdo y derecho a través del R11703 y C11701. El circuito de Estéreo Expandido amplía el campo del sonido para producir un incremento en la percepción de la separación de estéreo para que los efectos de sonido y la música parezca que envuelve al que escucha con sonido de muchas direcciones. La salida del estéreo expandido se envía de nuevo al U11601, terminales 41 & 42, LPIN-R & LPIN-L, después hacia el conmutador “by-pass”.

El estéreo expandido es una opción que se selecciona a nivel de usuario a través del menú de Audio. El conmutador “by-pass” es controlado por el bus IIC ajustándolo en el menú de Audio. Cuando el usuario selecciona el Estéreo Expandido en el menú de audio, entonces el “Passsw” entrega la señal de estéreo expandido al control TVB. La circuitería de la lógica expandida está siempre activa.

Sonido Lógico ("Sound Logic")

El sonido lógico es una opción que se selecciona a nivel de usuario en el menú de Audio. El circuito de Sonido Lógico reduce el golpe molesto del volumen del sonido durante los cortes comerciales, y además amplifica los sonidos mas suaves en los programas. Su propósito es eliminar la necesidad de que el usuario ajuste contantemente el volumen.

El circuito de Sonido Lógico se muestra en la figura 1-4. El sistema de Sonido Lógico es un poco mas simple. El único circuito que involucra es un circuito detector de nivel de audio construido a partir de la mitad del U11501 y componentes asociados. El circuito integra el nivel del audio contra el tiempo y entrega un voltaje de CD. El nivel de CD detectado se lee por el microprocesador U13101-37. Luego, el sistema de control ajusta el volumen en base a un algoritmo interno. El detector de Sonido Lógico está siempre activo pero es ignorado por el microprocesador cuando le opción "Sonido Lógico" no ha sido activado por el usuario.

Consejos Técnicos

Para probar el detector conecte un voltímetro digital a la salida del Sonido Lógico (cátodo del CR11503). Sintonice un canal con un audio fuerte, preferentemente monoaural, ó introduzca una señal senoidal de 1kHz al conector de entrada de audio auxiliar 1/Mono. El nivel de señal en las terminales de 39 y 40 del U11601, LPOUTR & LPOUTL, debe ser un nivel constante de 490mV rms con 100% de señal de audio. La salida del detector debe ser aproximadamente 4 V CD. Sintonice un canal sin audio ó remueva la entrada de señal del conector de entrada auxiliar 1. La salida del detector debe ser menos de 100 mV CD.

La salida del detector debe variar con el nivel de señal de audio. Esto puede ser verificado sintonizando a un canal con programación o introduciendo un programa a la entrada auxiliar 1 y observando que el voltaje de CD varíe con el nivel de sonido.

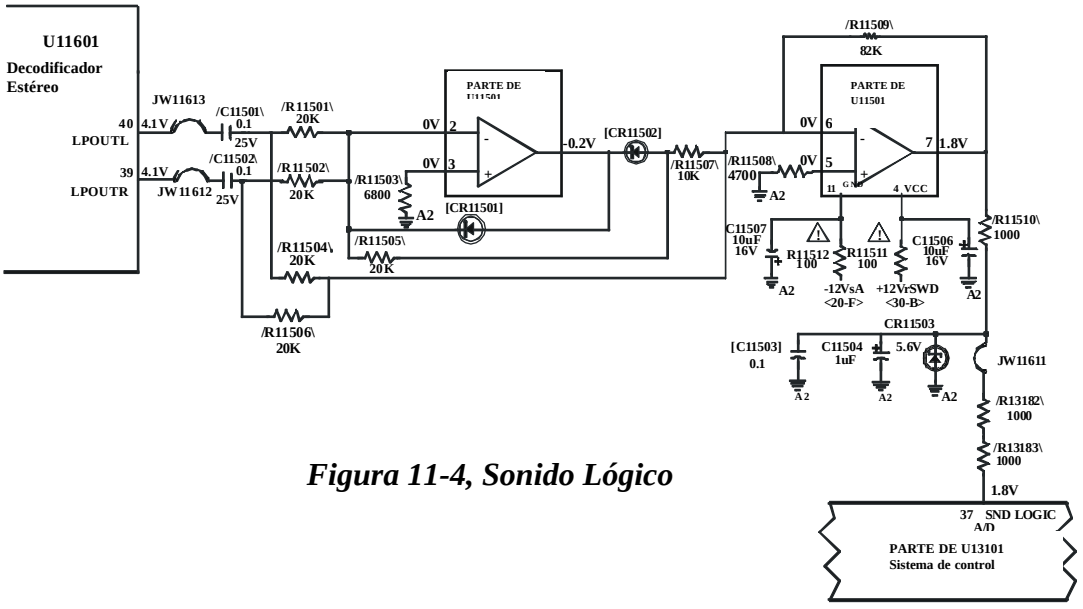


Figura 11-4, Sonido Lógico

Excitadores de audio

Los excitadores de audio (Figura 11-5) son usados para aislar el U11601 de los conectores de HI-FI y para excitar la etapa amplificadora de potencia. El U11602 es usado como el excitador de audio y como preamplificador de los conectores de HI-FI. Utiliza un amplificador inversor de una sola etapa con una ganancia aproximada de 7. Provee aislamiento entre el decodificador de Estéreo y las diferentes impedancias de carga aplicadas a los conectores de HI-FI y provee cerca de 1.75V a los conectores a potencia total.

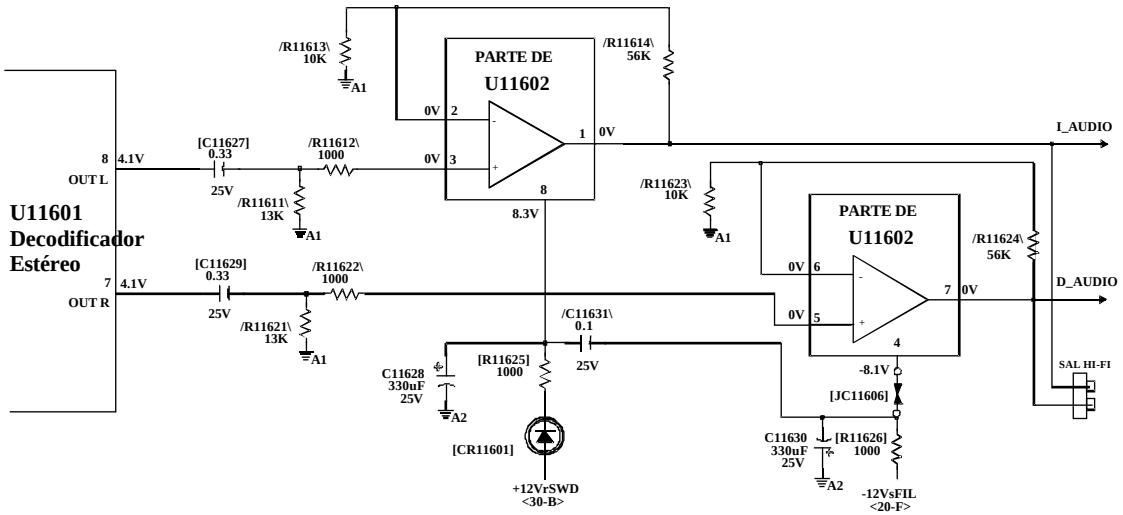


Figura 11-5, Excitadores de Audio

Amplificadores de potencia

Existen dos tipos de amplificadores de potencia, U11900 y U11901. Ellos pueden producir hasta 1 W por canal y con una bocina de 8 ohms. La impedancia de las bocinas del CTC203 es de 8 ohms. No está provista de conexión de bocinas externas.

Los amplificadores de potencia pueden ser silenciados, para prevenir los transitorios (picos) en las bocinas cuando el aparato se encienda o se apague y para permitir también al cliente silenciar manualmente las bocinas. Cuando la terminal 3 de los módulos amplificadores es de un nivel alto (~8V), el amplificador opera normalmente. Cuando la terminal 3 cae por debajo de +1V, la salida es silenciada. Una señal de silenciamiento proveniente del microprocesador U13101-2, para el conmutador de silenciamiento Q11901, controla la terminal 3 de los amplificadores. El U13101-2 es una salida con colector abierto. Durante la operación normal la salida pone un nivel bajo en esta terminal. Sin ninguna polarización en el conmutador de silenciamiento Q11901-B, este está apagado. Esto deja abierto al U11900-3 y al U11901-3 y los amplificadores funcionan normalmente.

Durante el silenciamiento, la salida del colector abierto proveniente del microprocesador, U13101-2 está abierto. La polarización del Q11901 es ahora provista por el divisor de voltaje R11917 y R11918 poniendo cerca de +5V en su base. El conmutador de silenciamiento se enciende poniendo un voltaje bajo en U11900-3 y U11901-3 silenciando los amplificadores.

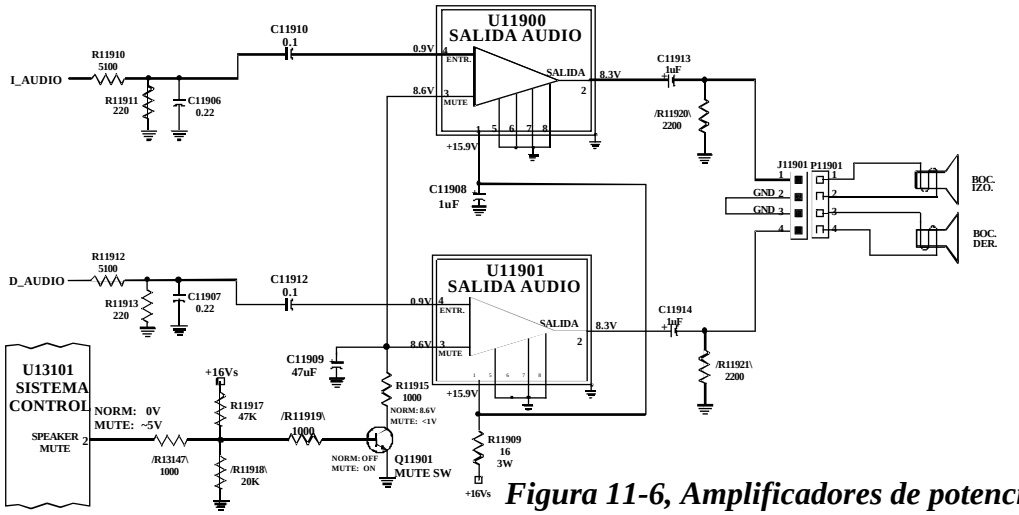


Figura 11-6, Amplificadores de potencia

GEMSTAR

Generalidades

El TV Guide Plus+ es una guía de programa en pantalla interactiva generada por el módulo GEMSTAR que lista los programas de TV para un área y permite al TV tener un control directo de la caja de cable y la VCR. La información de programas es transportada durante el Intervalo de Borrado Vertical (VBI) en las líneas 10-20 para canales de una red seleccionada. El módulo GEMSTAR contiene memoria para almacenar los datos del TV Guide Plus+, control del OSD y las salidas para el desplegado específico del GEMSTAR, la interfase de usuario para el GEMSTAR y los códigos del control remoto universal (necesario junto con el ratón IR para permitir la " grabación con una sola tecla" a partir de la guía de TV). La guía GEMSTAR utiliza el PIP (en modelos de chasis con la característica PIP) para ver el canal seleccionado mientras se está en la guía. La figura 12-1 de abajo es un diagrama a bloques del módulo GEMSTAR.

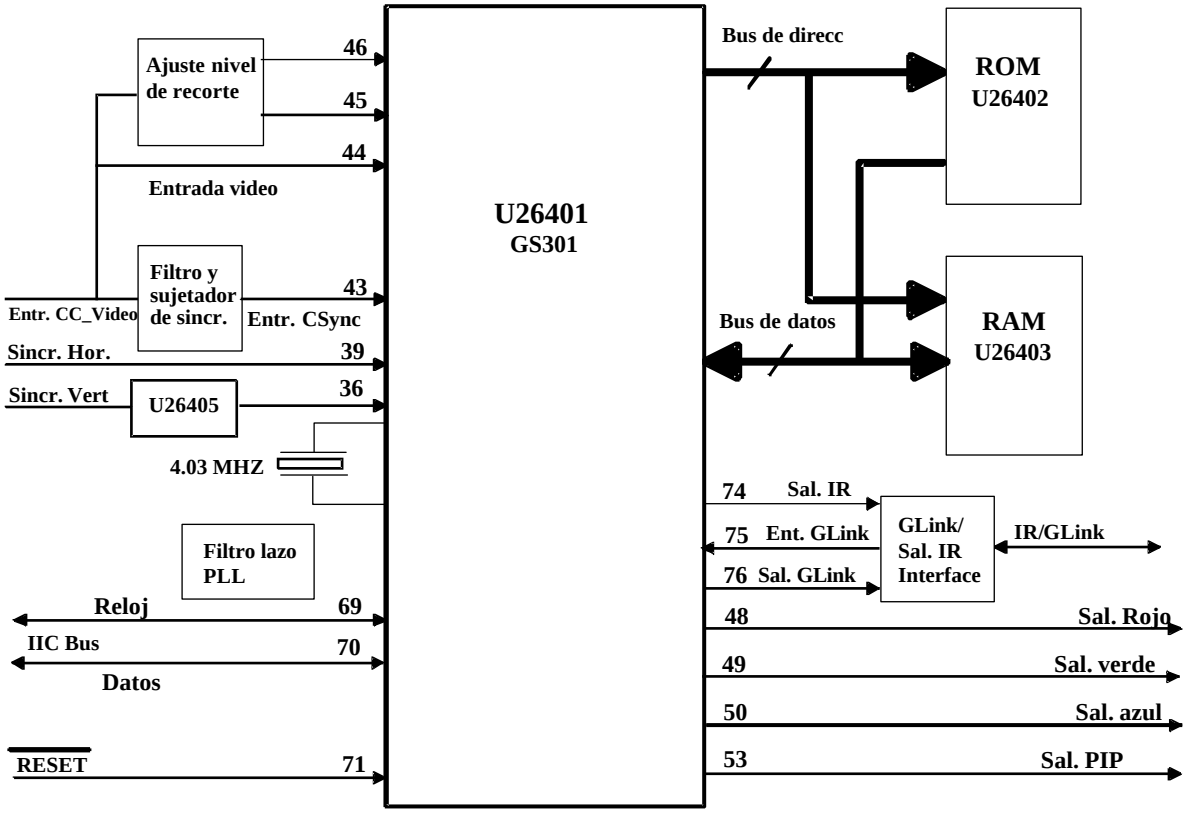


Figura 12-1, Diagrama a bloques del GEMSTAR

El mínimo nivel de señal de RF garantizado para una operación ininterrumpida es de 100 µV @ 75 ohms. El OSD del GEMSTAR es sumado con el OSD del micro principal y se envía a las entradas RGB del T4-Chip. El OSD para el GEMSTAR se pretende no tenga alineamientos. Existen locaciones en la EEPROM que controlan la posición del OSD del GEMSTAR y está disponible a través del menú de servicio si se requiere. El centrado del PIP en la guía puede requerir alineamientos después del servicio. Un comando para servicio se provee para permitir que la posición del PIP sea alineado.

Denominación de la terminales del U26401

Definición del tipo de puertos

I – Entradas
O – Salidas
I/O – Bidireccional
P – Alimentación

PIN	PIN Name	Type
1	CAS	O
2	A0	O
3	A1	O
4	A2	O
5	A3	O
6	A4	O
7	A5	O
8	A6	O
9	A7	O
10	A8	O
11	A9	O
12	VDD0	P
13	VSS0	P
14	A10	O
15	A11	O
16	A12	O
17	A13	O
18	A14	O
19	A15	O
20	A16	O
21	A17	O
22	CSO	O
23	D7	I/O
24	VDD1	P
25	D6	I/O
26	D5	I/O
27	D4	I/O
28	D3	I/O
29	D2	I/O
30	D1	I/O
31	VDD2	P
32	VSS1	P
33	D0	I/O
34	OVL IN	I
35	CSI	O
36	VERT	I/O
37	DRAM OE	I/O
38	PDOWN	I/O
39	HSYNC_IN	I
40	VSS2	P

PIN	PIN Name	Type
41	AVSS1	P
42	AVDD2	P
43	V/SYNC_IN	I
44	VIDEO IN	I
45	VIDEO H IN	I
46	VIDEO L IN	I
47	TH CAP	O
48	R OUT	O
49	G OUT	O
50	B OUT	O
51	AVDD0	P
52	AVSS0	P
53	OVL OUT	O
54	TEST1	I
55	B IN	I
56	G IN	I
57	B IN	I
58	VVREF CAP	O
59	VVREF	I
60	AVSS1	P
61	AVDD1	P
62	PO	O
63	VCNT	I
64	R VCO	I
65	VDD3	P
66	OSCI	I
67	OSCO	O
68	VSS3	P
69	I2C CLOCK SCL	I/O
70	I2C DATA SDA	I/O
71	RESET	I
72	TEST0	I
73	VDD4	P
74	IR OUT	O
75	GLINK IN	I
76	GLINK OUT	O
77	RAS	O
78	MWE	O
79	CASO	O
80	VSS4	P

Descripciones de las terminales:

VDD	Terminal de la alimentación digital
VSS	Retorno a tierra digital
AVDD	Terminal de alimentación análoga
AVSS	Retorno a tierra análoga
A0-A17	Direcciones del bus para la RAM y la ROM
D0-D7	Bus de datos bidireccionales
RAS	Ráfagas de direcciones de renglones del DRAM
CAS0-1	Ráfagas de direcciones de columnas del DRAM
MWE	Habilitación de escritura de la memoria
CS0-1	Selección del Chip ROM
DRAM OE	Control de habilitación de salida, carga externa
SCL, SDA IIC	Interfase, Datos y reloj serie bidireccionales
IR Out	La Salida IR se va a un nivel bajo cuando el IR está para ser encendido
R Out	Salida del rojo usado para producir el PIP para la imagen de TV actual
G out	Salida del verde usado para producir el PIP para la imagen de TV actual
B out	Salida del azul usado para producir el PIP para la imagen de TV actual
OVL out	Salida PIP, se va a un nivel alto cuando existen señales en R, G, B, OUT.
VVREF	Entrada de referencia de voltaje ajustado por el divisor de voltaje externo.
VVREF Cap	Capacitor referencia de voltaje
VIDEO IN	Entrada de video compuesta al comparador recortador de datos VBI
VIDEO L IN	Interruptor de nivel de recorte VBI para ajustar el nivel del Cap TH
VIDEO H IN	Interruptor de nivel de recorte VBI para ajustar el nivel del Cap TH
TH Cap	Capacitor de almacenamiento
HSYNC IN	Entrada de sincronía horizontal para usarse en la generación de gráficos del OSD
VERT	Entrada de sincronía vertical para usarse en la generación de gráficos del OSD
V/SYNC IN	Entrada de sincronía compuesta. La sincronía compuesta es tomada de la señal de video compuesta usado en el recorte de datos de VBI
OSCI	Entrada del oscilador de cristal
OSCO	Salida del oscilador de cristal
PO	Salida del almacenamiento de carga del comparador de fase/frecuencia alimentado al filtro de lazo
VCNT	Entrada del filtro de lazo
R VCO	Resistor de carga para el control del oscilador controlado por voltaje (VCO)
RESET	Entrada POR (Power On Reset). El pulso de pendiente negativo forza al U26401 a regresar a su estado inicial
TEST0,1	Prueba de fabricación del CI

Controlador

El U26401 es un ASIC (Circuito Integrado de Aplicación Específica) diseñado específicamente para el módulo GEMSTAR. Posee las siguientes características.

- Un microprocesador a la medida con una ROM (Memoria de solo lectura) integrada internamente.
- Controlador de memoria para una memoria de acceso aleatoria (RAM) y una ROM.
- Controlador de acceso de memoria directo (DMA) para el video del PIP.
- Separador de sincronía.
- Salidas D/A RGB.
- Recortador de datos del Intervalo de borrado vertical (VBI) y el módulo de adquisición.
- Módulo de comunicaciones IIC.
- Modo de protección ante fallas de alimentación.

Operación

La información del programa TV Guide Plus+ es transmitida durante el VBI (Intervalo de Borrado Vertical) en las líneas 10-20 en los canales de una red seleccionada, similar a las transmisiones del desplegado de textos (closed captioning). La figura 12-2 de abajo es un diagrama a bloques de la trayectoria de la señal de video en un CTC203.

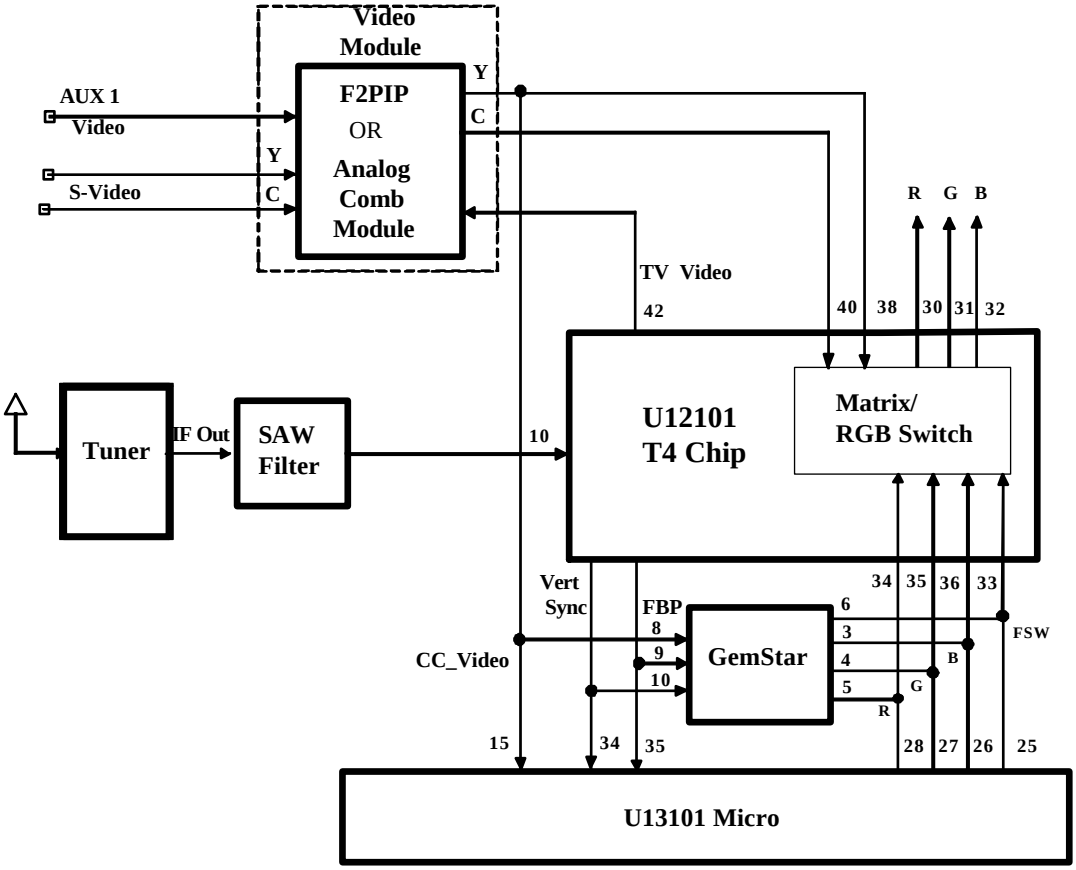


Figura12-2, Trayectoria de la señal de video en el CTC203

La señal de video compuesto es tomado de la línea de luminancia (Y) después del módulo de video (F2PIP, Comb Análogo) y antes del T4-Chip, U12101. Esta se envía al módulo GEMSTAR junto con la sincronía vertical y un pulso horizontal del flyback para decodificar la información del programa.

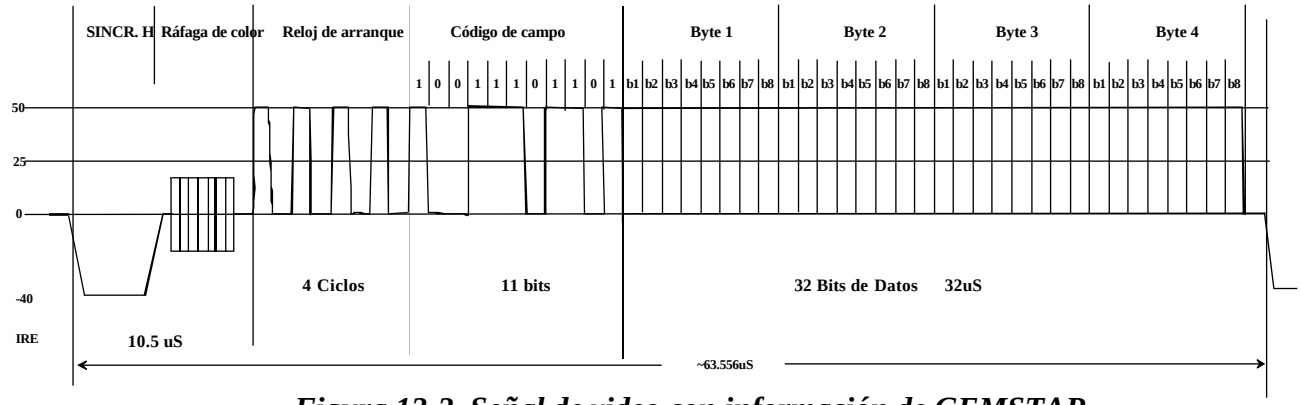


Figura 12-3, Señal de video con información de GEMSTAR

LA figura 12-3 es una representación de una línea de exploración horizontal con información de GEMSTAR codificada en la señal de video. La forma de onda es similar a la línea 21 usado para la información de desplegado de textos (closed captioning), vea el sistema de control. La transmisión consiste de 4 ciclos de un reloj de arranque, 11 bits par el código de bloque y 4 bits de datos. Un byte de datos está conformado por 8 bits. El punto medio del reloj (media amplitud ó 25 IRE) debe ser el mismo que el punto medio para el código de bloque y los bits de datos.

Video CC

Los datos de GEMSTAR es detectado usando un recortador de datos interno al ASIC U26401. Los datos del GEMSTAR es sincronizado al ASIC por una secuencia de 4 ciclos de reloj (Reloj de Arranque) de 503 kHz después de la sincronía horizontal y la ráfaga de color. El Reloj de Arranque está en fase y posee la misma amplitud que los datos consecutivos. Esto es seguido por un código de bloque de 11 bits que describe que tipo de datos está siendo transmitido. Cada línea contiene 4 bytes de datos. Cada byte de datos está conformado de 8 bits, lo que nos da un total de 32 bits de datos.

La terminales 45 y 46, entrada de video L y entrada de video H, son interruptores de nivel del recortador de datos usados para ajustar el nivel de recorte. El nivel de recorte se ajusta en la terminal 47, TH CAP, el cuál retiene el nivel de recorte por la duración de la línea de exploración que está siendo decodificada.

Sinc

Existen 3 entradas de sincronía al ASIC; Horizontal, Vertical y Compuesta.

La sincronía horizontal es aplicado al módulo GEMSTAR por la terminal 39. LA sincronía horizontal proveniente del pulso del flyback es filtrado, sujetado y luego aplicado al ASIC. La sincronía horizontal es usado junto con la sincronía compuesta para la sincronización del recortador de datos VBI, y también es usado para generar la salida del OSD de la Guía para que esté sincronizada con la señal de video que entra por la antena.

La sincronía vertical es aplicado al módulo GEMSTAR por la terminal 36. La sincronía vertical proveniente del circuito de deflexión es usado para disparar un multivibrador monoestable, U26405, el cuál entrega la onda cuadrada deseada para el ASIC. La sincronía vertical es usada junto con la sincronía compuesta para la sincronización del recortador de datos VBI.

La entrada de CC- Video es alimentado también al Filtro y circuito Recortador de Sincronía para extraer la sincronía compuesta. La sincronía compuesta está aplicado a la Entrada de V/Sync, terminal 43. La sincronía compuesta es usada junto con la sincronía vertical y horizontal por el recortador de datos VBI para la información de temporización. Es usado para extraer los datos de GEMSTAR cuando la sincronía regular no esté disponible. Esto permite que el módulo de GEMSTAR adquirir información aún cuando el aparato este "APAG" (Ver la sección de encendido en la parte de abajo).

Si el módulo de GEMSTAR no posee sincronía presente entonces no habría salida del Guide. Si la sincronía está presente pero en forma inestable entonces habría una salida desgarrada de la Guía OSD.

Encendido
El módulo GEMSTAR necesita poder recoger los Datos de la Guía mientras que el aparato esté "APAGADO". Esto requiere que la fuente de alimentación del aparato este "ENC" mientras que los datos sean adquiridos. En vez de complicados diseños de la fuente de alimentación para permitir que parte del chasis este "ENC" para recoger estos datos, el aparato "ENC" todas la fuentes de alimentación del chasis exceptuando las fuentes generadas por el flyback. Este modo está activo después de que el usuario haya ido a través de la rutina de ajuste para buscar los canales, después una pérdida de alimentación para recoger la hora del día y durante las horas programadas normales ajustados por el GEMSTAR.

Las horas de descarga programadas normales son siempre la "hora local" y ocurre en los siguientes horarios: 2:05 AM, 7:00 AM, 10:45 AM y 2:00 PM. Los tiempos de descarga programadas normal se administran por las compañias de cable y transmisores del área local.

Restablecimiento
La terminal 71 es usado para el restablecimiento de encendido (POR). La terminal es una entrada de un disparador Schmitt que es forzado a un nivel bajo para restablecer el ASIC. Cuando se restablece el ASIC, este regresa a su estado inicializado. El POR es también usado para tomar la salida del ASIC de su estado de ahorro de baja alimentación. El ASIC introduce este estado de baja potencia si la fuente de voltaje de +2.5 volts es detectado que esta cayendo.

Bus IIC
El sistema de control, U13101, se comunica con el ASIC GEMSTAR a través del bus IIC GEMSTAR. As líneas de datos y reloj son recibidas por las terminales 70y 69. El U13101 detecta automáticamente el módulo de GEMSTAR a través del registro del módulo a través del IIC. Si el módulo no es detectado no habría una opción del menú para el menú "GUIDE PLUS+" en el menú principal del aparato.

Salida RGB
Las terminales 48, 49 y 50 son las salidas del Rojo, Verde y Azul. Estas tres terminales junto con la terminal 53, salida PIP, son usados para producir la salida del OSD hacia el T4 Chip, U12101. El rango para las salidas RGB van de 0V (no color) a aproximadamente 0.92 V (color muy intenso).

La terminal 53, salida del PIP, es una señal compatible TTL que es > 1.5 V, existe en cualquier momento una salida activa en las terminales RGB.

Memoria
El módulo GEMSTAR posee dos tipos de memoria, Memoria de Acceso Aleatorio Dinámico (DRAM), y Memorias de solo lectura (ROM).

El módulo de GEMSTAR utiliza una memoria DRAM para almacenar la información del Guide Plus+. Si se remueve los 5 V del módulo por un periodo largo la información del Guide Plus+ se perderá.

El módulo de GEMSTAR usa una memoria ROM par almacenar los menús del Guide Plus+, códigos IR universales y la información de programación ASIC.

El ASIC utiliza 18 líneas de direcciones y 8 líneas de datos para comunicarse con la DRAM y la ROM. Habrán pulsos de comunicación en estas líneas siempre que sea accesado el menú del Guide Plus+.

Conexión IR

La terminal 74 es la salida IR proveniente del ASIC. Permite al GEMSTAR controlar una caja de cable si el IR está conectado a la caja de cable y el módulo estaba ajustado apropiadamente. Cuando el GEMSTAR se ajusta para controlar una caja de cable, el sintonizador del aparato se amarra al canal de entrada o a la entrada de video usada por la caja de cable. El módulo GEMSTAR cambiará el desplegado del número de canal en la pantalla aún cuando el canal del sintonizador no es cambiado.

EL IR también permite la "grabación con una sola tecla" si el IR está conectado a la VCR.

Prueba para Diagnóstico

El módulo GEMSTAR posee una prueba para diagnóstico interno que puede ser accesado con el control remoto del Guide Plus+. NOTA: Al accesar la prueba para diagnóstico se borrará toda la información del Guide Plus+ proveniente de la memoria.

Sintonice el aparato a un canal con información VBI Guide Plus+ conocida como aceptable.

- Seleccione "Menú principal"
- Seleccione "Menú GUIDE PLUS+"
- Seleccione "Ajuste GUIDE PLUS+"
- Presione en el control remoto "Retroceso" ("Go Back")
- Presione en el control remoto "TV"

Esto nos llevará a la prueba para Diagnóstico. El GEMSTAR efectuará 6 pruebas de módulos.

1. ROM. El Módulo verificará la ROM interna para ver si la información está siendo leída correctamente.
2. RAM. El Módulo verificará la RAM interna para ver si la información está siendo escrita y leída correctamente.
3. VBI. El Módulo determinará si la información VBI está siendo recibida. Si falla esta prueba asegúrese de que el aparato está sintonizado a un canal con información VBI conocida como aceptable.
4. GLINK. Esta prueba es usada solamente en la fábrica y mostrará siempre "Falló".
5. IR. Esta prueba de IR se efectúa en la fábrica a través del GLINK y siempre fallará para el técnico. Para probar el enlace IR, conecte el cable IR y ponga el LED en frente de una VCR e intente grabar usando una sola tecla. Ver el manual de usuario para mas información de cómo ajustar el aparato usando una sola tecla.

6. VBI. Estadística de paquete de VBI: Esta prueba es una prueba de descarga del VBI. El número de paquetes de datos del VBI recibidos y decodificados por el canal de datos actual se muestran como “bueno”, “fijo” o “malo”. La mayoría de los paquetes deberían ser mostrados como “buenos”. El número de paquetes “malos” es un producto de que tan bien el ASIC pudo decodificar la información que le llegó. Los datos “malos” pueden ser causados por una señal de entrada de video débil. Si existe una señal disponible de video fuerte entonces deberá verificarse el módulo de GEMSTAR.

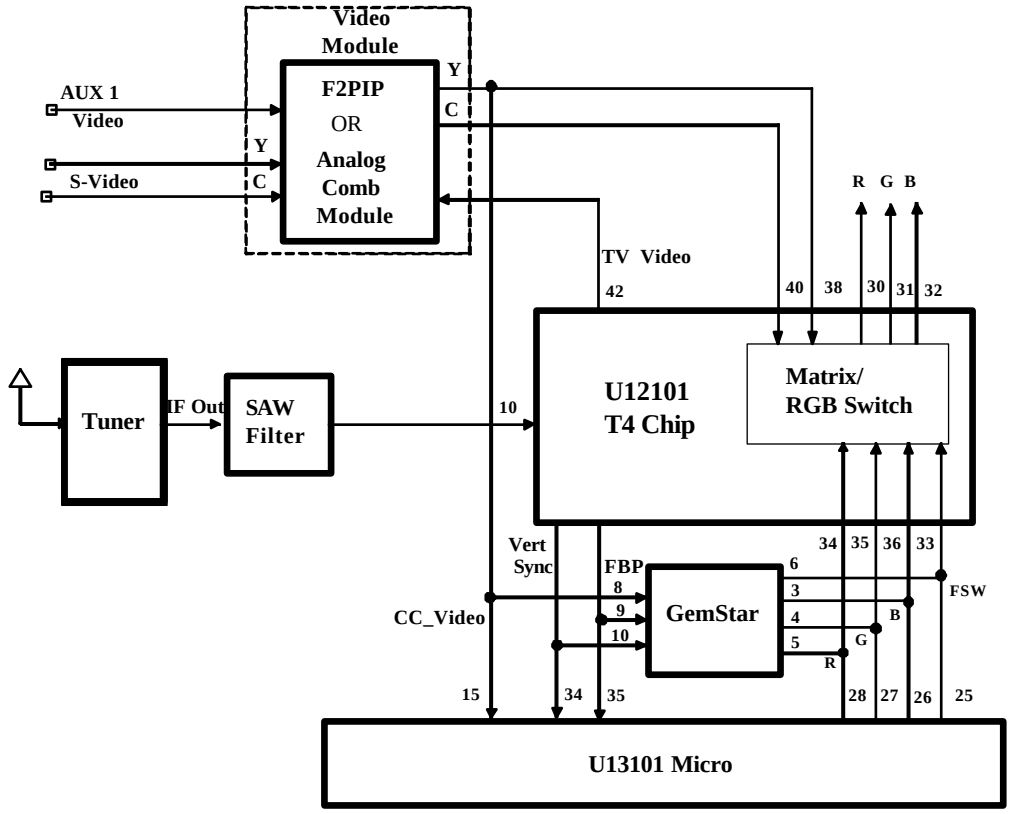


Figura 12-4 Trayectoria de la señal de video en el CTC203 (repetición)

Búsqueda y solución de fallas

No hay la opción de Guide Plus+ en el menú principal.

- Verifique para ver si el menú principal del aparato incluye la opción "Menú Guide Plus+". Si esta opción no está presente U13101 está imposibilitado para comunicarse con el módulo GEMSTAR.
- Verifique el cableado al módulo del GEMSTAR. Asegúrese de que todos los conectores estén insertados apropiadamente. Si este es el problema la opción aparecerá una vez que los conectores estén insertados apropiadamente.
- Verifique que exista los +5.2 volts en e módulo GEMSTAR y a las terminales del VCC de los CIs.
- Verifique que el oscilador de 4.03 MHz este oscilando y a la frecuencia apropiada del ASIC.
- Verifique para ver si existen los pulsos presentes en las líneas de datos y reloj del bus IIC.

La opción Guide Plus+ está presente en el menú principal pero sin las opciones del menú del Guide Plus+

Estas señales pueden ser verificadas en el conector J26402.

- Verifique los pulsos de sincronía vertical y horizontal en las terminales 6 (GEM VERT) y 7 (GEM FBP1).
- Verifique si existe video compuesto en la terminal 8.
- Verifique el reset en la terminal 6 (GEM RESET). Debe ser de aproximadamente +5.2V.
- Verifique las salidas RGB en las terminales 11, 12 y 13.
- Verifique la salida del PIP en la terminal 10 (FSW).
- Vuelva a verificar todos los cables y asegúrese de que estén insertados en forma apropiada.

Datos incorrectos y no hay datos almacenados para el Guide

- Verifique que el aparato este sintonizado a un canal fuerte con los datos de GEMSTAR VBI.
- Utilice una prueba para diagnosticar la operación del módulo.
- Verifique el manual de usuario en los procedimientos de ajuste del "Guide Plus".

El Manual de servicio del CTC203 contiene un diagrama completo del módulo Gemstar. Si el técnico desea diagnosticar con mayor detalle en el módulo, empiece por seguir las señales. Existen varios componentes en esta trayectoria de señal cuyas fallas pueden provocar que el módulo opere en forma impropia.

El programa del Guide Plus+ posee un modo disponible de demo/aprendizaje especial para el consumidor. Muchos de los aparatos contienen un alfiler insertado en el conector de VCR CONTROL en el panel posterior del aparato y habilita automáticamente este modo. Esta terminal activa el modo cada vez que el aparato se enciende. Si bien el aparato introduce inmediatamente el modo de demo, este puede ser obtenido a través de la selección del menú en pantalla. Sin embargo, a medida que el alfiler permanezca en el panel posterior, el aparato no recibirá los canales superior al 13 de VHF aunque el modo de demo este activo ó inactivo. El aparato debe ser apagado, el alfiler removido y el aparato debe ser encendido nuevamente para que regrese a su operación normal.

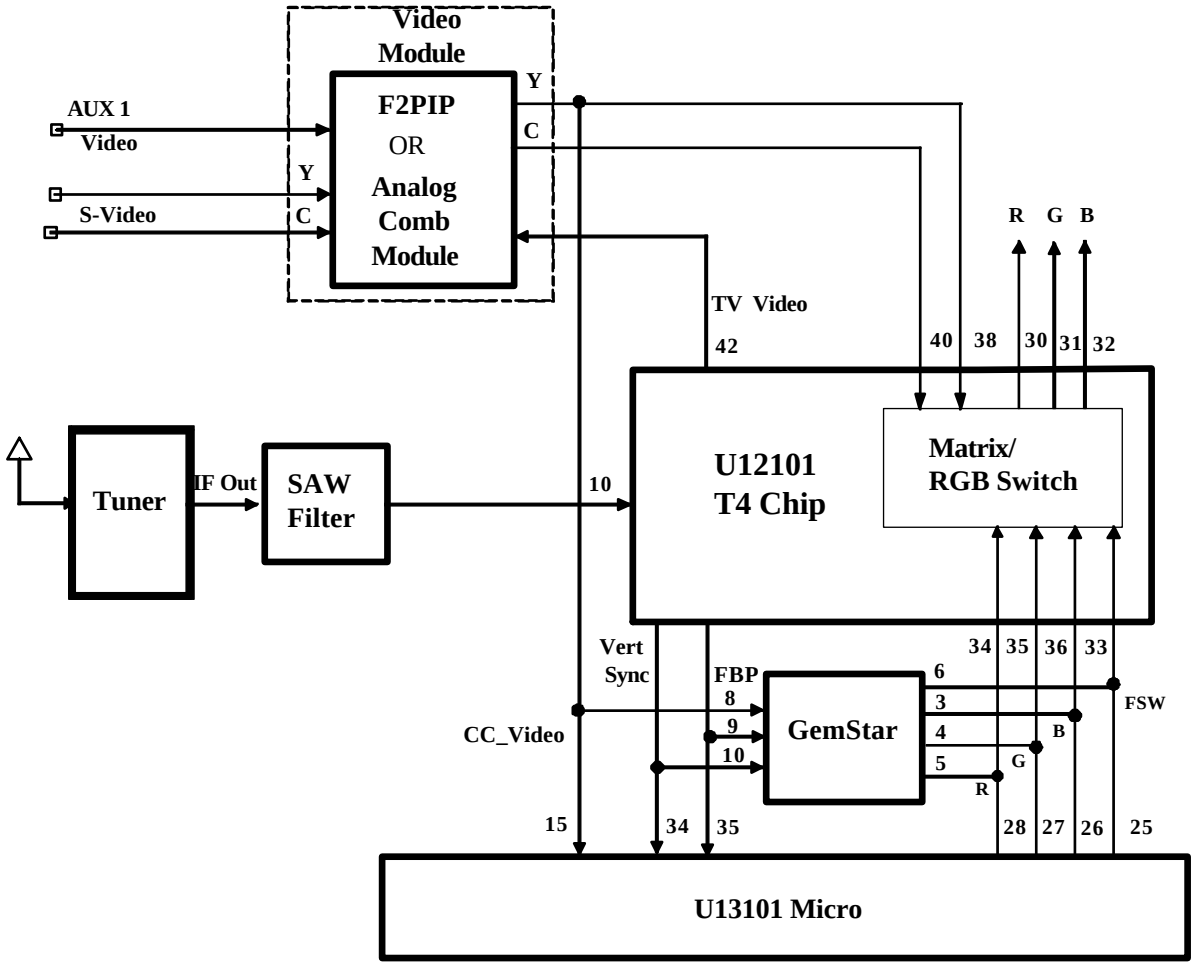
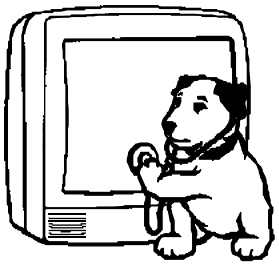


Figura 12-5 Trayectoria de la señal de video en el CTC203 (repetición)

Generalidades del Chipper Check™



Chipper Check™

La evolución de los primeros televisores análogos a los televisores modernos controlados digitalmente han producido un número de nuevos retos para el técnico de servicio. Estos nuevos televisores controlados por microcomputadora pueden mostrar una variedad de síntomas que no siguen la lógica de los antiguos televisores analógicos. Además, los alineamientos ya no se efectúan ajustando un potenciómetro, en su lugar ellos han sido reemplazados por un valor digital que está almacenada en la memoria y convertido a un voltaje de CD que se aplica al circuito apropiado. En principio, este tipo de sistema puede ser confuso ya que no siempre es obvio que los ajustes se efectúen viendo simplemente el display en el cinescopio. Algunos ajustes no se incorporan hasta que el receptor se apague y es vuelto a encender, lo cuál hace muy difícil saber cuando el ajuste está correcto. El Chipper Check™ fue desarrollado para manejar estas diferencias y dar al técnico un método conveniente de efectuar los ajustes y de diagnosticar los problemas. El sistema del Chipper Check™ está compuesto de dos componentes principales. El primer componente y el mas visible es el hardware como interfase. La interfase es responsable de la conexión física de la TV con la computadora personal. La segunda parte es el software que controla a la computadora principal. Este software provee las instrucciones de que y como hacerlo.

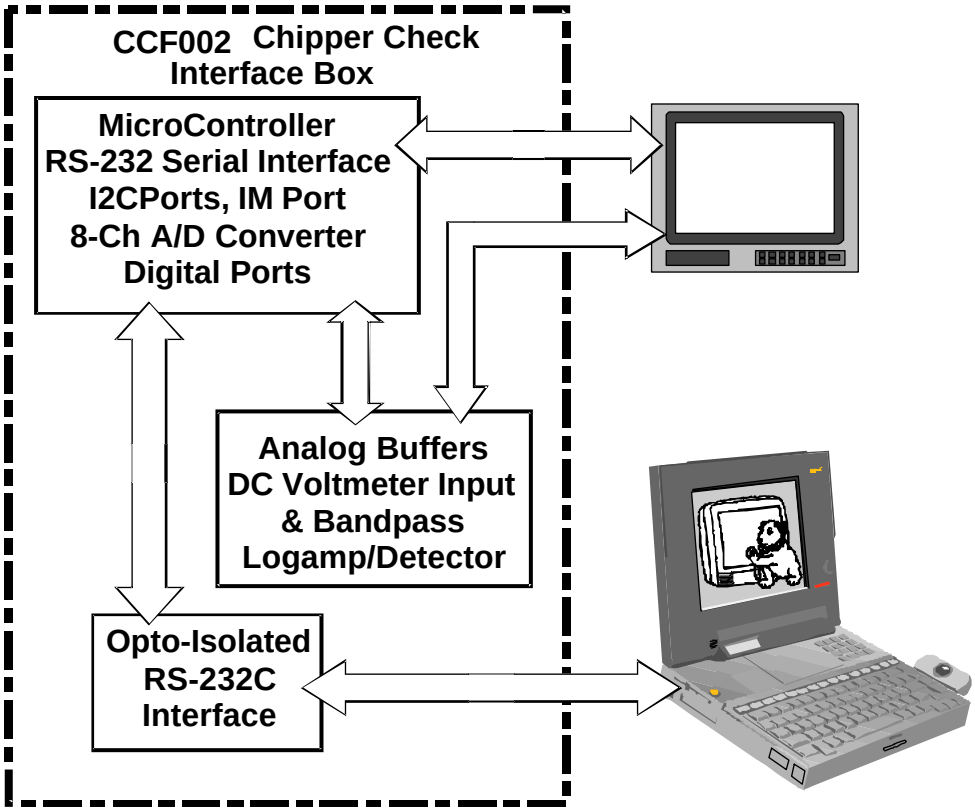
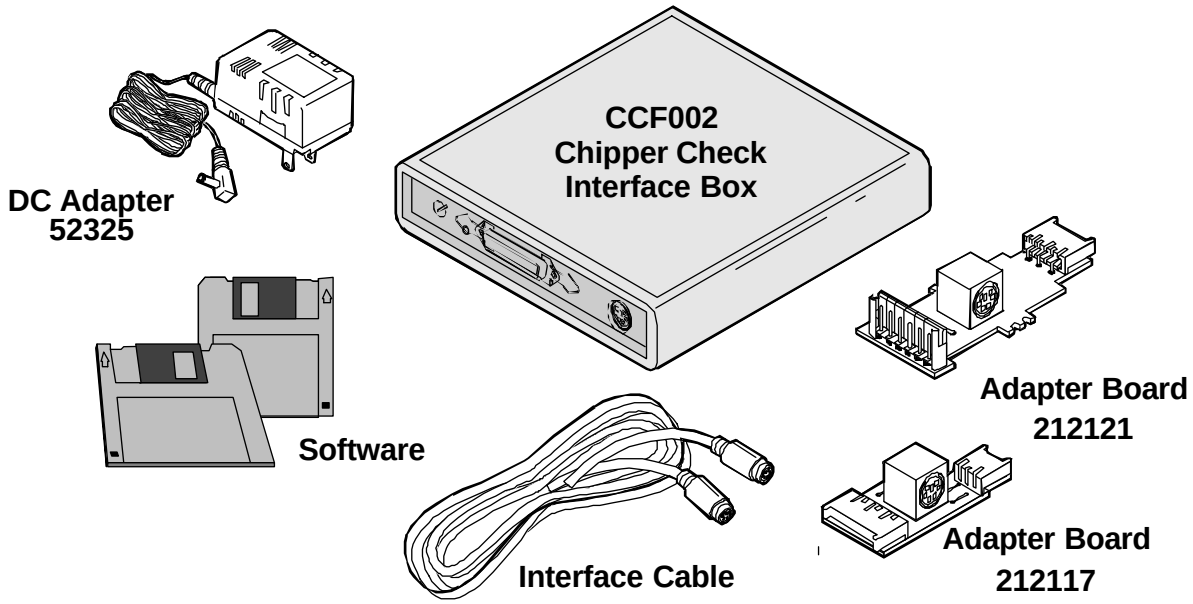


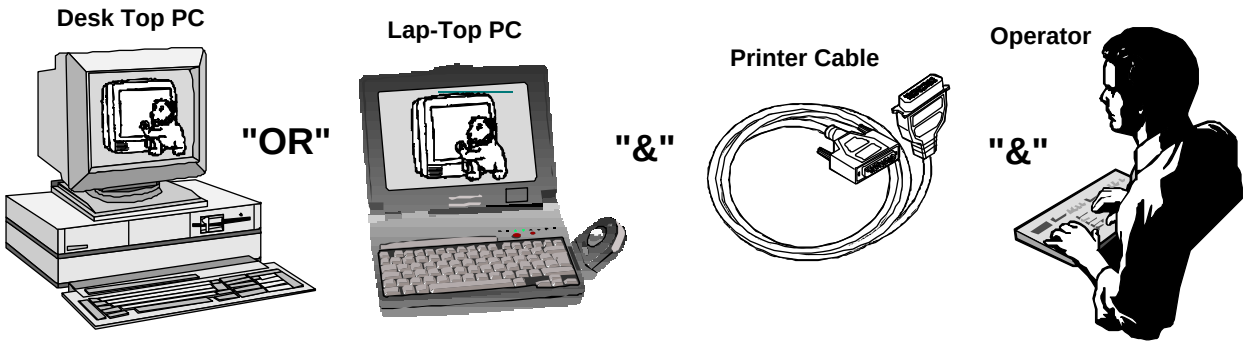
Diagrama a bloques simplificado del Chipper Check.

*Hardware del Chipper Check*Ô

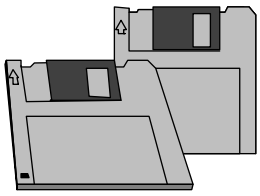
El hardware consiste de un circuito impreso adaptador pequeño que se inserta directamente al chasis a través de un puerto de comunicaciones, un cable para conectar y la caja interfase del Chipper Check™. Un cable paralelo de impresora estándar se usa para conectar la caja interfase a un número diferentes de familias de chasis. El formato de comunicación puede variar de una familia de chasis a otra y cambiando el impreso adaptador permite que la misma caja sea usada, en vez de desarrollar una nueva caja interfase para cada familia de chasis. La caja interfase del Chipper Check™ provee aislamiento eléctrico entre la computadora personal y el receptor de televisión bajo prueba. La parte de la interfase que se conecta a la computadora personal está alimentada del puerto paralelo de la computadora. La interfase contiene una fuente de alimentación que provee alimentación por el lado del receptor de televisión de la interfase. La interfase convierte las señales del puerto paralelo de la computadora a un protocolo correcto para el microprocesador de la televisión.



Partes que componen al Chipper Check

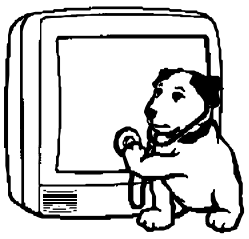


Partes del Chipper Check no suministradas



Software del Chipper Check™

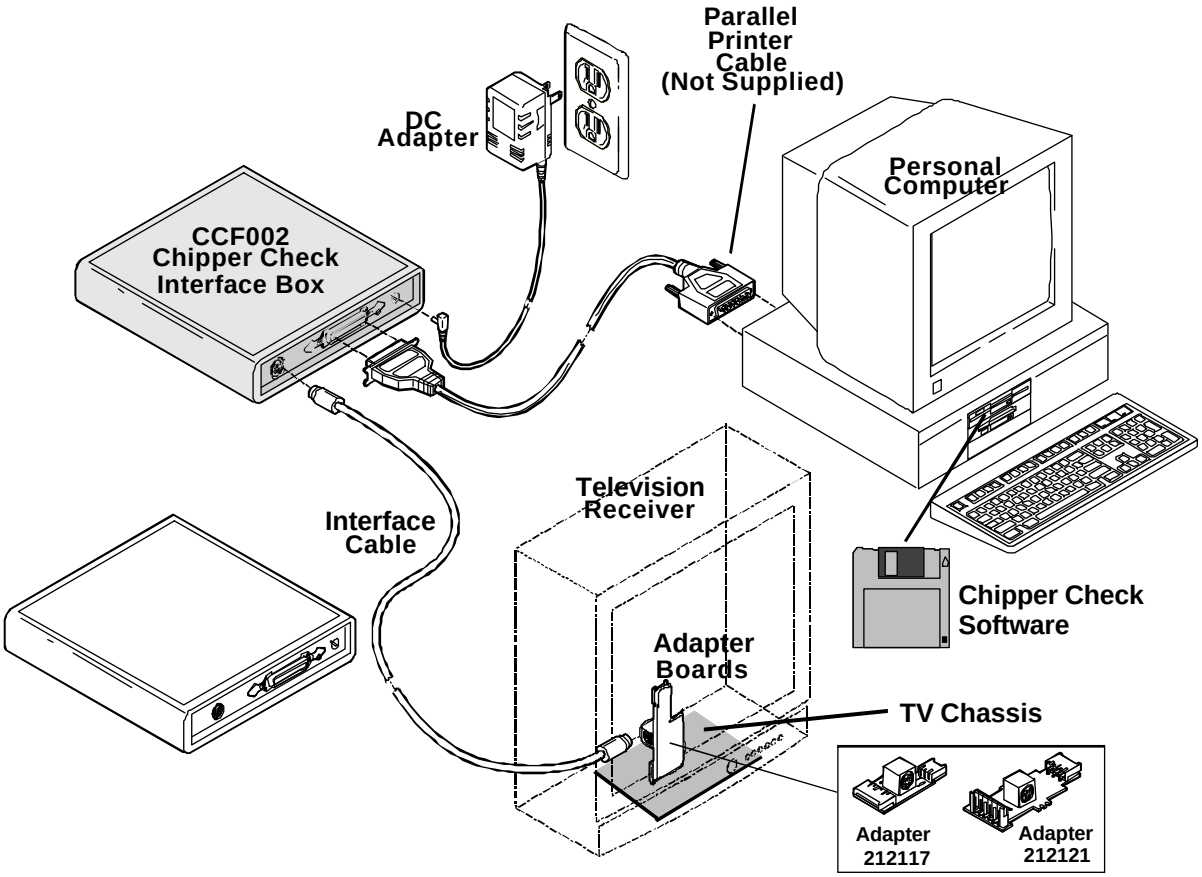
El software del Chipper Check™ le permite a los técnicos a través de una PC (computadora personal) diagnosticar, comunicar y efectuar alineamientos en un televisor controlado digitalmente. El software del Chipper Check se compone de muchas rutinas diferentes que son únicas para cada familia de chasis principal. Existe también un juego de unidades de salidas (drivers) estándar para el hardware de la interfase que son usados para todas las familias de chasis. El software ha sido diseñado para ser fácilmente actualizado cada vez que se introducen nuevos modelos ó chasis. El software contiene una función de auto-detección de chasis, pantallas de información de usuario, rutinas de diagnóstico, rutinas de alineamientos junto con archivos de ayuda en línea como guía para el técnico. La auto-detección del chasis es usado para asegurar que se efectúen solamente los alineamientos requeridos para el chasis específico. La pantalla de información de usuario le permite al técnico de servicio sobre una forma de relacionar la información almacenada por el Chipper Check™ con el aparato que este siendo reparado. Las rutinas de diagnóstico son usadas para leer cualquier código de error almacenado en el aparato e identificar que circuito integrado no está respondiendo en el chasis. Las rutinas de alineamiento proveen todos los procedimientos de alineamientos necesarios en cada chasis. Los archivos de ayuda proveen información de cómo usar el software, como efectuar los alineamientos, localizaciones de los puntos de prueba y consejos de localización de fallas.



Chipper Check™

Falla "No Enciende", localización de falla con el Chipper Check™

El Chipper Check™ posee dos modos básicos de operación, **"No enciende"** y **"Normal"**. El modo de no enciende es útil cuando los receptores de televisión no encienden. El Chipper Check™ puede ser usado para leer los códigos de falla que fueron almacenados en la EEPROM. Estos códigos de falla permanecen en la EEPROM por el tiempo en que exista el voltaje de espera en el EEPROM. En este modo, la característica de auto-detección del chasis no funciona, por lo que el tipo de chasis debe ser seleccionado manualmente a partir de una lista. Una vez recuperados los códigos de falla, indican al técnico que CI no estaba respondiendo al microprocesador. Es importante recordar que esto no necesariamente significa que el citado CI este defectuoso, simplemente que no se está comunicando con el microprocesador. La razón de esto bien pudo ser



algo mas que el propio CI, tales como componentes externos del CI, etc. Sin embargo, le da al técnico un buen punto de inicio para diagnosticar un "No enciende". Por el contrario, si la fuente de alimentación de espera no está funcionando, el Chipper Check™ no puede leer los códigos de error. Esta situación indica que el problema está probablemente localizado en la fuente de alimentación de espera y el técnico no debe requerir del Chipper Check™ para buscar fallas de fuente de alimentación. Además de leer los códigos de fallas, es posible leer y almacenar el contenido de la EEPROM. Los contenidos de las EEPROM están almacenados en el archivo de usuario el cuál permite que los alineamientos originales sean reinstalados en la EEPROM después de reparar la falla "No enciende". La información de la EEPROM PIP no pueden ser leídos o reinicializados en el modo de no enciende.

Conexionado del Chipper Check™

Para usar el Chipper Check™ en el modo normal, es necesario poner al microprocesador del televisor en el modo de "esclavo" para prevenir problemas de comunicación con el hardware de interfase. El circuito adaptador y el cable se conecta al puerto del Chipper Check™ en el chasis del televisor antes de que se encienda, mientras que el otro extremo del cable no se conecte a la caja interfase. Si se tiene conectado los dos extremos del cable puede cargar las líneas de comunicación y así prevenir que se encienda le televisor. Después de que el televisor esté en el modo de "esclavo" y el cable esté conectado a la caja interfase, entonces puede arrancarse el software del Chipper Check™.

Operación del Chipper Check™

Lo primero que el programa hace es verificar las comunicaciones entre la televisión y la computadora. Parte de este proceso es detectar que chasis está conectado. Si detecta un chasis equivocado, es posible seleccionar el tipo de chasis correcto, tenga cuidado cuando cambie el tipo de chasis porque los alineamientos son diferentes y el seleccionar un chasis equivocado que la computadora se trabe ó almacene una información incorrecta en la EEPROM de la televisión. Después de que se establece la comunicación aparece una pantalla del usuario . Esto permite que la información del cliente tal como el nombre e información del número de modelo/serie sean almacenados. Es importante notar que cuando la información de esta pantalla es salvada, los contenidos de la EEPROM todavía no están asociadas con el archivo. Esta pantalla se ubica aquí para comodidad del técnico de servicio. La información del usuario ó número de orden de servicio, etc. está almacenado al principio del proceso cuando la información está todavía disponible para leerse.

Función de diagnóstico

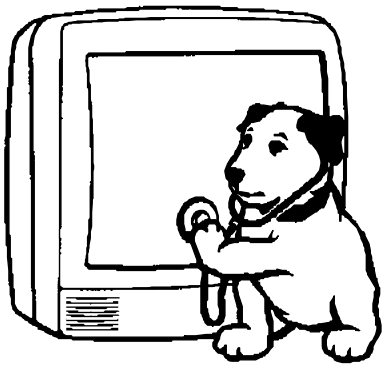
La siguiente pantalla después de la información de usuario nos da tres opciones, diagnósticos alineamientos o una parte principal que ha sido reemplazada. La parte de diagnóstico nos dá la opción de leer códigos de fallas, verificar la EEPROM ó reinicializar a la EEPROM. El código de falla indica que componente principal o CI no está respondiendo. Sin embargo, no nos dice porqué el componente no está respondiendo. Esto simplemente indica un área de problemas. Cuando es verificada la EEPROM la información es ***"escrita a"*** y ***"leída a"*** cada localización en la EEPROM. Si la computadora puede leer y escribir a cada localización, la EEPROM está funcionando correctamente y no deberá ser reemplazado. Sin embargo, esto no significa que los datos almacenados en la EEPROM estén correctos. Por esta razón, se provee la opción de reinicialización de la EEPROM. Inicializando la EEPROM se escribirán los ***"valores de la fábrica"*** a ciertas locaciones de la EEPROM. Estos son los puntos que necesitan ser ajustados a ciertos valores para asegurar una operación inicial apropiada. Ninguno de los datos de alineamientos son modificados, no así la información del usuario tales como lista de canales y las etiquetas de canales que si cambiaron. Durante la inicialización, los controles de usuario se ajustan a los valores pre-ajustados de la fábrica. Estos incluyen los ajustes de convergencia en los televisores de proyección.

Funciones de alineamiento

La función de alineamiento posee los alineamientos de servicio agrupados en áreas de circuito ó por el efecto que ellos tienen en la pantalla. Cada grupo de alineamientos se efectúan en un orden apropiado para ese grupo. Esto es, una vez que un grupo de alineamientos es seleccionado, ellos deberán ser efectuados en el orden indicado, pero sin importar el orden en que los grupos están seleccionados. El texto resaltado en el procedimiento de alineamiento muestra las localizaciones del punto de prueba en el chasis y provee otra ayuda útil de ejecución del alineamiento. La tecla de Ayuda en la pantalla de alineamientos provee información en qué hacer si el alineamiento no pueda ajustarse apropiadamente.

Función de partes reemplazadas

La última opción es ***"parte reemplazada".*** Cuando se selecciona esta opción, el técnico debe introducir que parte principal ha sido reemplazada. Luego, el software del Chipper Check™ guía al técnico a través de todos los alineamientos que deberán ser efectuados ó verificados después de que la parte ha sido cambiada. Por ejemplo, si un componente fue cambiado en sintonizador del PIP, todos los alineamientos del sintonizador del PIP deberán ser verificados, sin embargo, no es necesario efectuar los alineamientos de tinte y color del PIP por lo que estos no deberán ser modificados.



Chipper Check™

Códigos de error

Existen tres locaciones de la EEPROM especialmente para mantener los códigos de error generados por la rutina del software del chasis. En el menú del panel frontal, ellos se localizan en las posiciones 1, 2 y 3 después de introducir la dirección de seguridad, y contiene una lectura digital del código. El Chipper Check™ también lee estas tres localizaciones y pone un texto traducido de cada código.

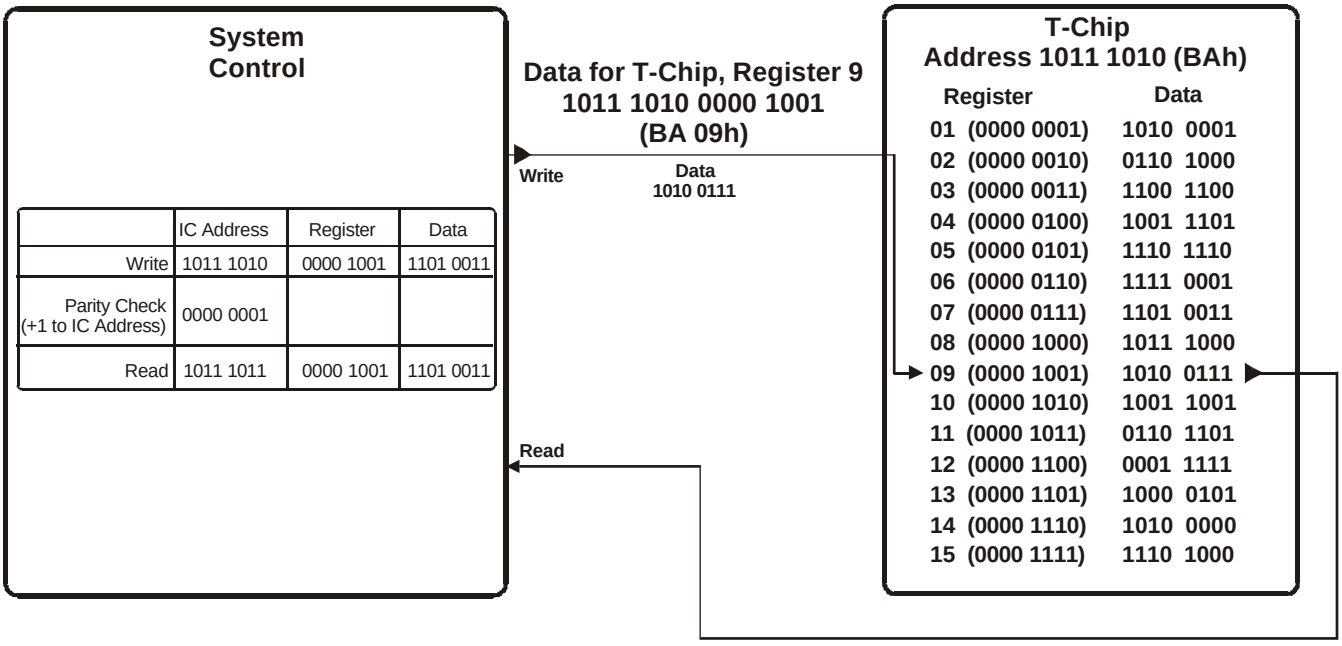
Localización del código de error	Código de error posible	Explicación del texto
1	7	Pérdida de exploración
2	3	Fuente de arranque de +12V
3	192	PLL del 2do. sintonizador

En todos los casos, la localización del error # 1 es el primer código capturado por el sistema de control, ya que la última vez todas las localizaciones de los códigos de error fueron borrados. La localización #2 es el segundo código capturado ya que las localizaciones fueron borradas. La localización #3 es la mas importante ya que contiene el código mas reciente capturado por el sistema de control. En teoría, allí pudieron haber estado cientos de códigos capturados entre #2 y #3. Sería buena práctica anotar todos los códigos de cada localización y poner todos los tres a cero. Luego, intentar arrancar el aparato de nuevo y una lista de códigos de error reciente será generada que puede ser de más ayuda al técnico en el proceso de la localización y búsqueda de la falla.

En el anterior ejemplo, las localizaciones 1 y 2 pudieron haber ocurrido en algún momento desde la fabricación original del aparato hasta los mas recientes intentos de arranque. Generalmente, sin saber cuando cuándo los primeros dos códigos fueron capturados, solamente el código de error 3, con falla de PLL del segundo sintonizador, podría ser considerado como reciente y útil. Después de efectuar satisfactoriamente una reparación todas las tres localizaciones de los códigos de error deberán ponerse a cero.

Un segundo punto importante de la lista de los códigos de error es como fueron generados y como fueron verificados. Cuando el Chipper Check™ o el sistema de control envía información al dispositivo IIC y están en la forma de palabras completas. Muchos dispositivos IIC reconocen la recepción de datos enviando el mismo dato de regreso al micro a través de una dirección de envío “mas uno”. Esto se conoce como verificación de paridad.

Por ejemplo, en el chasis CTC179, los datos de la EEPROM enviados al T2, registro 09 en binario deberán verse como esto: 1011 1010 0000 1001. El primer byte contiene la dirección T2, 1011 1010 (BAh). El siguiente es la dirección del registro dentro del T2, 0000 1001 (09h). Esto sería seguido por el byte de datos verdadero, en nuestro ejemplo sería el 1010 0111. Cuando el T-Chip reconoce que ha recibido un nuevo dato por el registro, cambia la dirección BA, incrementándolo por 1 para que sea BB. La dirección del registro del T-Chip y los datos permanecen sin cambio. El sistema de control compara los datos salientes con los que están regresando por estas dos direcciones. Si los dos son iguales continúa con su operación normal, si no, un código de error es capturado.



	IC Address	Register	Data
Write	1011 1010	0000 1001	1101 0011
Parity Check (+1 to IC Address)	0000 0001		
Read	1011 1011	0000 1001	1101 0011

El chasis puede o no ir a la rutina de “salvamento de información” dependiendo de que error fue capturado. Esto puede también causar errores no identificables generados en el menú de servicio. Dependiendo del software el código de error podría ser capturado como una dirección saliente ó direcciones de paridad. En este caso, la dirección del T-Chip es BA, el cuál está capturado en los códigos de error en formato decimal o 186. La dirección retornada es BB o el decimal 187. Cualquiera de estos dos errores puede aparecer en la los códigos de error, pero deberán ser tomados como significado de que hubo error de comunicación con el T-Chip.

Los códigos de error no necesariamente significan una falla específica de un CI. Ellos simplemente indican que los datos fueron enviados a una dirección específica y no fueron escritos en el registro correctamente, según la rutina de verificación del bit de paridad. Esto puede significar algo tan simple como un error de lectura/escritura temporal, o algo tan severo como una falla catastrófico del dispositivo o algo entre ellos. Recuerde que muchos otros factores pueden causar errores de lectura/escritura. Los códigos de error son simplemente significados para ayudar en el diagnóstico de fallas encaminando al técnico en la dirección apropiada. Ellos no pueden darle solución a un problema del chasis. Empezando por verificar la fuente de alimentación del dispositivo. Luego, verificar las líneas de reloj y datos del IIC. Finalmente, verificar todas las líneas de señal. El técnico debe todavía "demostrar" la falla del dispositivo. El "Chipper Check™, y no los códigos de error, es capaz de identificar fallas de hardware específico.

Inicialización y Archivos de usuario

Cuando se verifica a una EEPROM por posibles fallas o corrupción de datos, el técnico tiene dos opciones antes de efectuar la prueba de la EEPROM. El Chipper Check™ le permite al técnico ya sea "Inicializar" a la EEPROM ó almacenar/recuperar un archivo de "Usuario". Existen diferencias importantes en los dos archivos.

Primero, existen varias localizaciones para los datos en la EEPROM que no son usados en el servicio de campo. Esto es datos introducidos desde la fabricación y no requieren ajustes, alineamientos o verificaciones por el técnico. Sin embargo, como cualquier EEPROM, los datos en esas localizaciones todavía pueden llegar a ser corrompidas por cualquier número de razones, de los contrario la EEPROM estaría funcionando completamente. El archivo de inicialización, diferente para cada versión de chasis pone a cero *solamente esas localizaciones de inicialización* que la fábrica preajustó para los chasis específicos. Ningún otro dato se toca por el archivo.

El archivo de usuario guarda los datos en *cada localización* de la EEPROM al "drive" de la PC para una recuperación futura. Esto también incluye los datos que están en las localizaciones del archivo de inicialización. Desafortunadamente, el Chipper Check™ no puede determinar si el dato se corrompió. El archivo de usuario es útil si una EEPROM debe ser reemplazada o para usarse en el diagnóstico de fallas en os datos de la EEPROM. Deberá ser guardado a un nombre de archivo único. Si una EEPROM es reemplazada, el archivo de usuario puede entonces ser cargado de nuevo a la EEPROM. Todos los alineamientos, ajustes de usuario y la cadena de bits de inicialización se recuperan. Como la EEPROM fue reemplazada, algunos datos contenidos en ella pueden estar corrompidas. El técnico deberá verificar el aparato muy cuidadosamente antes de entregarlo. El orden apropiado para restaurar la memoria es, primero el archivo del usuario y luego reinicializar.

El Chipper Check™ NO verifica los valores válidos de la EEPROM, solamente verifica para ver si todas la localizaciones de las direcciones de la EEPROM pueden ser leídas y escritas a.

Lectura adicional

Recuerde, el Chipper Check™ no es un diagnosticador usado para reemplazar los conocimientos del técnico. Significa una herramienta mas, otras como el osciloscopio o el multímetro que los técnicos utilizan para la reparaciones y las ejecuciones de los alineamientos en los chasis de televisión de TCE.

Las publicaciones técnicas de Thomson Consumer Electronics ha dispuesto una guía de usuario del Chipper Check™. En él están las instrucciones de instalación del software, consejos para navegar con la interfase, conexiones al chasis, modos, atajos y todo acerca de los códigos de error y muchos otros detalles útiles. Ordénelo como TSP-CCUM.

Las tablas siguientes muestran las frecuencias y las asignaciones de los canales de la banda de CATV. El CTC203 requiere de alineamientos de un número selecto de estos canales (mostrados en texto resaltado). El alineamiento apropiado de los canales de alineamiento de CATV lee provee al sistema de control la información para calcular o interpolar apropiadamente los canales restantes. La banda de CATV se divide en tres pequeñas bandas para fines de alineamiento y selección de canales. Estas bandas no corresponden a las bandas de localización de canales de la FCC, solo son bandas de frecuencia simplemente seleccionadas para proveer fácil sintonía en el CTC203.

Cable Channel		Pix Freq.	Sound Freq.	LO Freq.
Band1	2	55.25	59.75	101.00
	3	61.25	65.75	107.00
	4	67.25	71.75	113.00
	1	73.25	77.75	119.00
	5	77.25	81.75	123.00
	6	83.25	87.75	129.00
	6 IRC	85.25	89.75	131.00
	95	91.25	95.75	137.00
	96	97.25	101.75	143.00
	97	103.25	107.75	149.00
	98	109.25	113.75	155.00
	99	115.25	119.75	161.00
	14	121.25	125.75	167.00
	15	127.25	131.75	173.00
	16	133.25	137.75	179.00
	17	139.25	143.75	185.00

Cable Channel		Pix Freq.	Sound Freq.	LO Freq.
Band 2	18	145.25	149.75	191.00
	19	151.25	155.75	197.00
	20	157.25	161.75	203.00
	21	163.25	167.75	209.00
	22	169.25	173.75	215.00
	7	175.25	179.75	221.00
	8	181.25	185.75	227.00
	9	187.25	191.75	233.00
	10	193.25	197.75	239.00
	11	199.25	203.75	245.00
	12	205.25	209.75	251.00
	13	211.25	215.75	257.00
	23	217.25	221.75	263.00
	24	223.25	227.75	269.00
	25	229.25	233.75	275.00
	26	235.25	239.75	281.00
	27	241.25	245.75	287.00
	28	247.25	251.75	293.00
	29	253.25	257.75	299.00
	30	259.25	263.75	305.00
	31	265.25	269.75	311.00
	32	271.25	275.75	317.00
	33	277.25	281.75	323.00
	34	283.25	287.75	329.00
	35	289.25	293.75	335.00
	36	295.25	299.75	341.00
	37	301.25	305.75	347.00
	38	307.25	311.75	353.00
	39	313.25	317.75	359.00
	40	319.25	323.75	365.00
	41	325.25	329.75	371.00
	42	331.25	335.75	377.00
	43	337.25	341.75	383.00
	44	343.25	347.75	389.00
	45	349.25	353.75	395.00
	46	355.25	359.75	401.00
	47	361.25	365.75	407.00
	48	367.25	371.75	413.00
	49	373.25	377.75	419.00
	50	379.25	383.75	425.00

Cable Channel		Pix Freq.	Sound Freq.	LO Freq.
Band 3	51	385.25	389.75	431.00
	52	391.25	395.75	437.00
	53	397.25	401.75	443.00
	54	403.25	407.75	449.00
	55	409.25	413.75	455.00
	56	415.25	419.75	461.00
	57	421.25	425.75	467.00
	58	427.25	431.75	473.00
	59	433.25	437.75	479.00
	60	439.25	443.75	485.00
	61	445.25	449.75	491.00
	62	451.25	455.75	497.00
	63	457.25	461.75	503.00
	64	463.25	467.75	509.00
	65	469.25	473.75	515.00
	66	475.25	479 75	521.00
	67	481.25	485.75	527.00
	68	487.25	491 75	533.00
	69	493.25	497.75	539.00
	70	499.25	503.75	545.00
	71	505.25	509.75	551.00
	72	511.25	515.75	557.00
	73	517.25	521.75	563.00
	74	523.25	527.75	569.00
	75	529.25	533.75	575.00
	76	535.25	539 75	581.00
	77	541.25	545 75	587.00
	78	547.25	551.75	593.00
	79	553.25	557.75	599.00
	80	559.25	563.75	605.00
	81	565.25	569.75	611.00
	82	571.25	575 75	617.00
	83	577.25	581.75	623.00
	84	583.25	587.75	629.00
	85	589.25	593.75	635.00
	86	595.25	599.75	641.00
	87	601.25	605.75	647.00
	88	607.25	611.75	653.00

Cable Channel		Pix Freq.	Sound Freq.	LO Freq.
Band 3	89	613.25	617.75	659
	90	619.25	623.75	665
	91	625.25	629.75	671
	92	631.25	635.75	677
	93	637.25	641.75	683
	94	643.25	647.75	689
	95	91.25	95.75	137
	96	97.25	101.75	143
	97	103.25	107.75	149
	98	109.25	113.75	155
	99	115.25	119.75	161
	100	649.25	653.75	695
	101	655.25	659.75	701
	102	661.25	665.75	707
	103	667.25	671.75	713
	104	673.25	677.75	719
	105	679.25	683.75	725
	106	685.25	689.75	731
	107	691.25	695.75	737
	108	697.25	701.75	743
	109	703.25	707.75	749
	110	709.25	713.75	755
	111	715.25	719.75	761
	112	721.25	725.75	767
	113	727.25	731.75	773
	114	733.25	737.75	779
	115	739.25	743.75	785
	116	745.25	749.75	791
	117	751.25	755.75	797
	118	757.25	761.75	803
	119	763.25	767.75	809
	120	769.25	773.75	815
	121	775.25	779.75	821
	122	781.25	785.75	827
	123	787.25	791.75	833
	124	793.25	797.75	839
	125	799.25	803.75	845

Las tablas siguientes muestran las frecuencias y la asignaciones de los canales abiertos ó aéreos. El CTC203 no requiere ningún alineamiento de estos canales. Los alineamientos apropiados de los canales de CATV los provee el sistema de control con la información para seleccionar los canales en forma apropiada. La banda de canal abierto se dividen en dos pequeñas bandas para fines de alineamientos y selección de canales.

AIR CHANNEL		PIX FREQ.	SOUND FREQ.	LO FREQ.
1	2	55.25	59.75	101.00
	3	61.25	65.75	107.00
	4	67.25	71.75	113.00
	5	77.25	81.75	123.00
	6	83.25	87.75	129.00
	7	175.25	179.75	221.00
	8	181.25	185.75	227.00
	9	187.25	191.75	233.00
	10	193.25	197.75	239.00
	11	199.25	203.75	245.00
	12	205.25	209.75	251.00
	13	211.25	215.75	257.00

AIR CHANNEL		PIX FREQ.	SOUND FREQ.	LO FREQ.
BAND 3	14	471.25	475.75	517.00
	15	477.25	481.75	523.00
	16	483.25	487.75	529.00
	17	489.25	493.75	535 00
	18	495.25	499.75	541.00
	19	501.25	505.75	547 00
	20	507.25	511.75	553.00
	21	513.25	517.75	559.00
	22	519.25	523.75	565.00
	23	525.25	529.75	571.00
	24	531.25	535.75	577.00
	25	537.25	541.75	583.00
	26	543.25	547.75	589.00
	27	549.25	553.75	595.00
	28	555.25	559.75	601.00
	29	561.25	565.75	607.00
	30	567.25	571.75	613.00
	31	573.25	577.75	619.00
	32	579.25	583.75	625.00
	33	585.25	589.75	631.00
	34	591.25	595.75	637.00
	35	597.25	601.75	643.00
	36	603.25	607.75	649.00
	37	609.25	613.75	655.00
	38	615.25	619.75	661.00
	39	621.25	625.75	667.00
	40	627.25	631.75	673.00
	41	633.25	637.75	679.00
	42	639.25	643.75	685.00
	43	645.25	649.75	691.00

AIR CHANNEL		PIX FREQ.	SOUND FREQ.	LO FREQ.
BAND 3	44	651.25	655.75	697
	45	657.25	661.75	703
	46	663.25	667.75	709
	47	669.25	673.75	715
	48	675.25	679.75	721
	49	681.25	685.75	727
	50	687.25	691.75	733
	51	693.25	697.75	739
	52	699.25	703.75	745
	53	705.25	709.75	751
	54	711.25	715.75	757
	55	717.25	721.75	763
	56	723.25	727.75	769
	57	729.25	733.75	775
	58	735.25	739.75	781
	59	741.25	745.75	787
	60	747.25	751.75	793
	61	753.25	757.75	799
	62	759.25	763.75	805
	63	765.25	769.75	811
	64	771.25	775.75	817
	65	777.25	781.75	823
	66	783.25	787.75	829
	67	789.25	793.75	835
	68	795.25	799.75	841
	69	801.25	805.75	847